# 特集 実践パワー・エレクトロニクス入門

パワーMOS FETとIGBTの使い方をやさしく解説

No.54

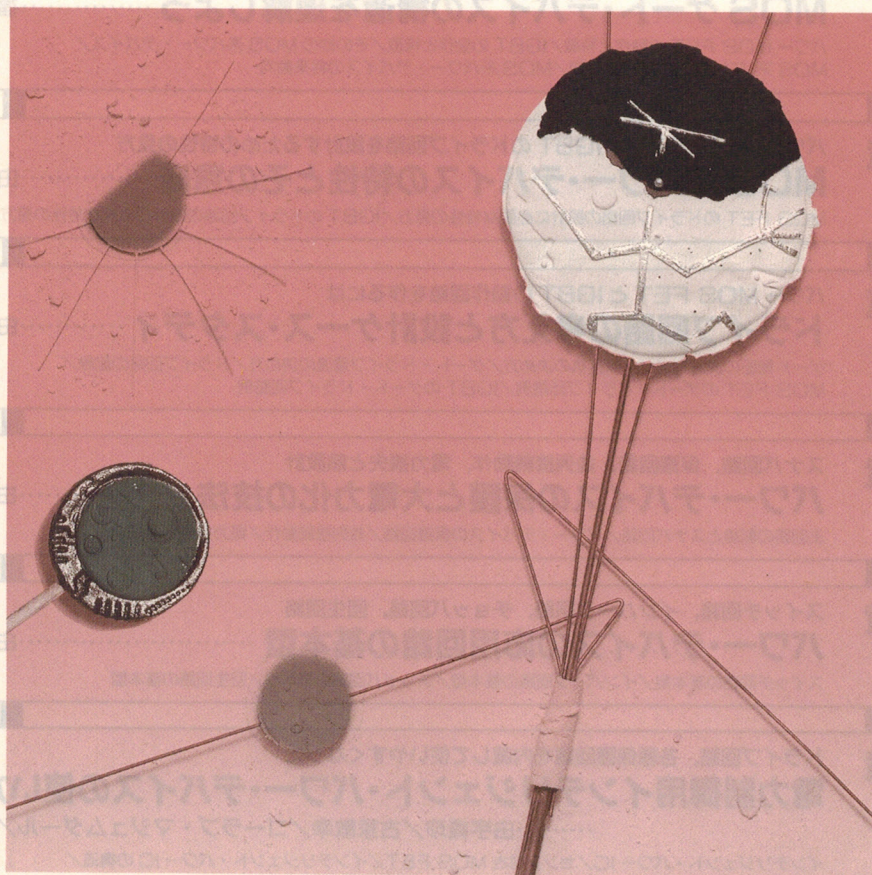
トランジスタ技術

# SPECIAL

特集

# 実践パワー・エレクトロニクス入門

## パワーMOS FETとIGBTの使い方をやさしく解説

パワー素子というと，バイポーラのサイリスタやトライアック，パワー・トランジスタなどが一般的でしたが，今は第三世代といわれるMOSデバイスが幅をきかせています．つまり，パワーMOS FETやIGBT，さらにパワー・モジュールとしてのIPMなどです．今回はこれらの特性を理解して，注意しなくてはいけない設計上の重要事項，設計例，パワー・デバイス応用例までをやさしく紹介します．

**表紙の言葉**　宇宙の法則……星が互いに力を及ぼし合い，微妙な距離とバランスを保ちながら形成される，壮大なシステム．危うい均衡．私の中に宇宙があり，宇宙の中に私がいる．

# トランジスタ技術 SPECIAL No.54

CONTENTS

## 特集 パワーMOS FETとIGBTの使い方をやさしく解説 実践パワー・エレクトロニクス入門


**第1章** 電力制御素子の使われている身の回りの機器
**広がるパワー・デバイスの応用分野** ……森　敏　4
パワー・デバイスはどこで使われているか／なぜパワー・デバイスが使われるのか／スイッチングによる電力制御の原理／パワー・デバイスの分類

**第2章** 整流ダイオード，サイリスタ，GTO，パワー・トランジスタ，MOS FET，IGBT，…
**パワー・デバイスの製品動向** ……森　敏　18
整流ダイオードの動向／サイリスタ，GTOの動向／バイポーラ・トランジスタの動向／MOSゲート化の動向／モジュール化の動向／インテリジェント化の動向

**第3章** パワーMOS FETとIGBTの動作と特徴
**MOSゲート・デバイスの構造を理解しよう** ……福持泰明　29
パワーMOS FETの動作と特徴／IGBTの動作と特徴／その他のMOS系パワー・デバイス／MOS系パワー・デバイスの比較／MOS系パワー・デバイスの将来動向

**第4章** パワーMOS FETとIGBTのドライブ回路を設計するための特性の見方
**MOS系パワー・デバイスの特性とその意味** ……由宇義珍　44
MOS FETのドライブ回路の設計に必要な特性の見方／IGBTのドライブ回路の設計に必要な特性の見方

**第5章** パワーMOS FETとIGBTの動作回路を作るには
**ドライブ回路の考え方と設計ケース・スタディ** ……由宇義珍　53
ゲート電圧の決め方／ゲート抵抗の決め方／ゲート・ドライブ電流の決め方／ドライブ回路の配線／MOS FETのゲート・ドライブ回路例／IGBTのゲート・ドライブ回路例

**第6章** スナバ回路，保護回路，並列接続動作，電力損失と熱設計
**パワー・デバイスの保護と大電力化の技法** ……由宇義珍　65
主回路の配線とスナバ回路／パワー・デバイスの保護回路／並列接続動作／電力損失と熱設計

**第7章** スイッチ回路，インバータ回路，チョッパ回路，回生回路
**パワー・デバイスの応用回路の基本型** ……由宇義珍　78
スイッチ回路の基本型／インバータ回路の基本型／チョッパ回路の基本型／回生回路の基本型

**第8章** ドライブ回路，各種保護回路を内蔵して使いやすくなった
**電力制御用インテリジェント・パワー・デバイスの使い方**
……由宇義珍／古家敏幸／ゴーラブ・マジュムダール／森　敏　84
インテリジェント・パワーIC／センス付きMOS FET／インテリジェント・パワーICの構造／接合分離と誘電体分離との比較／インテリジェント・パワー・モジュール

**第9章** ちらつきがなく，調光ができ，すぐに点灯する
**パワー MOS FET の蛍光灯回路への応用** …………古家敏幸 103
蛍光灯のインバータ化／蛍光灯の動作／安定器の役割／2 石式安定器の設計

**第10章** スイッチング・スピードが速く，高効率な
**パワー MOS FET のスイッチング電源への応用** …………福持泰明 109
スイッチング電源とは／スイッチング方式の分類／各方式の基本回路と動作波形／パワー MOS FET の選定／パワー MOS FET の使用上の注意事項／パワー MOS FET 駆動用 PWM IC

**第11章** 強力なモータで超大型台風なみの風を起こす
**パワー MOS FET のジェット・タオルへの応用** …………福持泰明 120
ジェット・タオルとは／モータの速度制御の方法／パワー MOS FET の動作／パワー MOS FET の短絡保護時の注意点／パワー MOS FET の放熱設計

**第12章** 低 ON 抵抗の素子と放熱設計で性能アップ
**パワー MOS FET のラジコン模型への応用** ………福持泰明 127
ラジコン模型に使われるパワー素子／ラジコン自動車模型でのパワー MOS FET の実装／モータ・パワーを上げるためのパワー MOS FET 使用上の注意

**第13章** 大電流を速いスイッチング・スピードで制御する
**IGBT の発光ストロボへの応用** …………福持泰明 133
ストロボの機能／IGBT を使用したストロボ回路／IGBT のゲート駆動回路例

**第14章** 誘導過熱方式でおいしくご飯が炊ける
**IGBT の IH 炊飯ジャーへの応用** …………福持泰明 139
IH 炊飯ジャー／誘導過熱の原理／IGBT の使用上の注意点／IGBT の放熱設計／IGBT のその他の注意点

**第15章** 3 レベル VVVF インバータ方式を採用した
**IGBT モジュールの直流電車への応用** …………森 敏 147
電車の制御方式の歴史／IGBT を応用した 3 レベル VVVF インバータの特徴／VVVF インバータ・システムの概要／電鉄用 IGBT モジュール

**第16章** 誘導モータなどの速度制御に最適な
**IGBT，IPM の汎用インバータへの応用** …………由宇義珍 154
汎用インバータの概要／汎用インバータの構成／インバータ用パワー・デバイス／パワー・デバイスの定格選定／パワー・デバイスの使用上のポイント

**第17章** IGBT の駆動回路，保護回路，自己診断回路が内蔵された
**IPM のエアコン制御機への応用** …………森 敏 169
エアコン用インバータの現状／インバータ・エアコンの構成／インバータ・エアコン用パワー・デバイス

表紙デザイン／アイドマ・スタジオ　表紙イラスト／伊部喜久雄　本文イラスト／神崎真理子

第1章　電力制御素子の使われている身の回りの機器

# 広がるパワー・デバイスの応用分野

森　敏

## パワー・デバイスはどこで使われているか

パワー・デバイスは電力の変換や制御を行う半導体で，整流ダイオード，パワー・トランジスタ，サイリスタ，トライアックなどがよく知られています．半導体を人の身体にたとえると，IC，LSI，マイコン，メモリが頭脳なら，パワー・デバイスはPowerの言葉が示すとおり，さしずめ心臓や手足の筋肉に相当するとも言えます．

これらのパワー・デバイスは，もっとも歴史のある半導体素子で，その誕生は約40年も昔にさかのぼります．その後，目ざましい進歩を遂げ，高耐圧化，大電流化，高速・高周波化，高機能化が著しく進み，GTO(Gate Turn Off Thyristor)，パワーMOS FET，IGBT(Insulated Gate Bipolar Transistor；絶縁ゲート・バイポーラ・トランジスタ)，IPM(Intelligent Power Module；インテリジェント・パワー・モジュール，メーカにより呼び方が異なる)など高速のMOS系パワー・デバイスの出現によって，その応用分野も格段に広がっています．

それでは，いったいパワー・デバイスはどういったところで使われているのでしょうか．

日常生活のなかで使われている代表的なパワー・デバイスを使用した機器をMOS系のものを中心に紹介しましょう．

● 家庭で使われているもの

朝起きると男性ならまず髭を剃りますが，電池式のシェーバの充電器の電流制御にMOS FETが使われています．朝食になると，おいしくご飯が炊けるIH炊飯器の高周波インバータにIGBTが使われています．

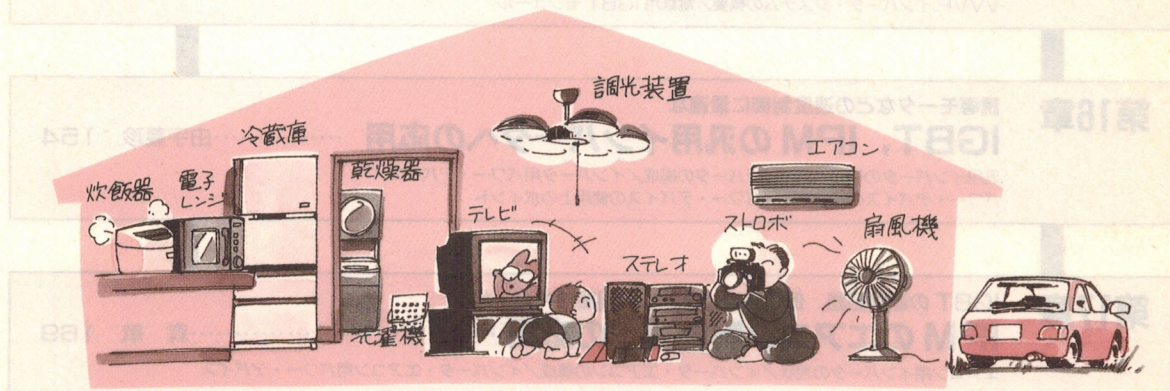
**整流ダイオード**
交流を直流に変換するためのダイオードで，ふつう1A以上の電流を流せるダイオードを指す．

**パワー・トランジスタ**
電力用として使用される大出力トランジスタのことで，一般のトランジスタと動作原理は変わらないが，耐圧が高く，大電流をとるため，飽和電圧が低く，熱抵抗も小さくするような工夫がされている．容量で50～6000W，100～1600V，～1000A程度のものが作られている．

**サイリスタ**
制御付きの整流機能をもつ半導体の総称で，通常はSCR(Silicon Cntrol Rectifier，GEの商標)をいう場合が多い．

**トライアック**
双方向サイリスタ．交流のスイッチとして家電製品によく使われている．

**GTO**
ゲートに逆電流を流すことで，ターンOFFできるサイリスタ．

〈パワー・デバイスが使われている家庭用の機器〉

さらに，朝食の準備に使われる電子レンジの電源にもIGBTが使用されています．

パワー・デバイスはマイコンとともに掃除，洗濯，炊事などの各分野で使われており，家庭用電気機器には欠かせない半導体といえます．

掃除機，洗濯機，冷蔵庫，扇風機(トライアック)，電子レンジ，炊飯器(IGBT)，エアコン(IPM)，テレビ，ビデオ(MOS FET，IGBT)など，照明関係でも蛍光灯のインバータ制御にMOS FETが使用されていますし，応接間やリビングのシャンデリアの**調光装置**にはトライアックが使われています．また，**トイレの便座**にもSSR(Solid State Relay)が役だっています．

カメラの**ストロボ・フラッシュ**にはIGBTやサイリスタが欠かせません．また，日曜大工の**電動工具**の速度制御用にはMOS FETが使われるようになりました．

### ● 輸送関係で使われているもの

マイカー通勤に使用する自動車にもかなりのパワー・デバイスが使われています．

**アンチスキッド・ブレーキ**，**サスペンション**，**インジェクション**，点火装置などの車両制御系に使われるものと，ヘッド・ランプ，パワー・ウィンドウ，パワー・シート，自動格納式ドア・ミラー，方向指示器，エアコンなどの車体系に使われるものがあります．

これらの双方にMOS FETやパワー・トランジスタが使われており，今後パワーMOS FETが自動車1台当たり50～150個も使われるとの予測もあります．また，最近話題の電気自動車が登場すれば，従来のエンジンに代わり**モータのインバータ制御**が主流となり，IGBTモジュールやIPMが役に立つことでしょう．

道路に出れば，交通信号の点灯制御にはトライアックやSSR，道路表示板のランプ点灯にはサイリスタが使われています．

鉄道関係では，自動券売機，自動改札でMOS FETやサイリスタ，電車に乗れば，**インバータ電車**にGTOやIGBTモジュールが使われています．また，新幹線の高速化に対応して大容量のGTOが開発され，次期新幹線には4500 VのGTOや高圧のIGBTが必要になります．

**電池式シェーバの充電器**
携帯用のひげそり器で，AC電源で充電のできるものがある．その電池を電流制御をして徐々に充電するための充電装置．

**IH炊飯器**
誘導加熱方式(Induction Heating)を用いた炊飯器で，熱効率が高く，おいしいご飯が炊けるので評判になっている．

**調光装置**
光量を調節して部屋を明るくしたり暗くしたりする装置．

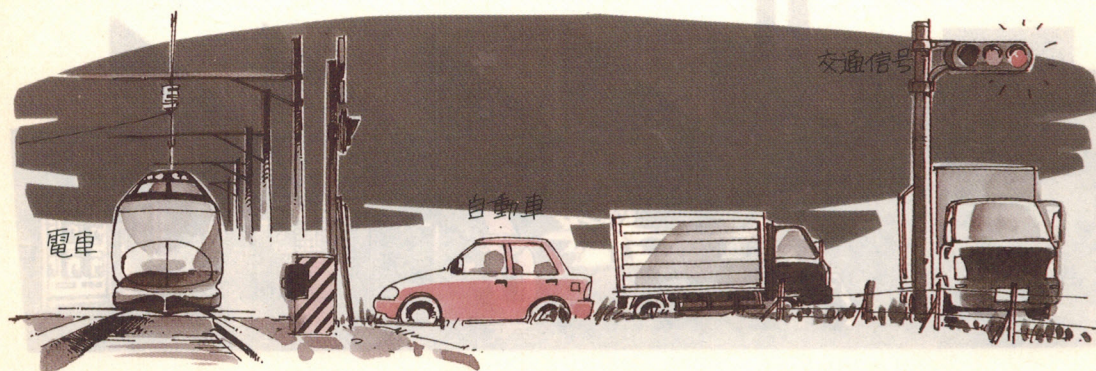
**トイレの便座**
トイレの衛生器具で，便座を暖めたり，お尻を洗浄するためのポンプの制御をSSRで行っている．

**ストロボ・フラッシュ**
暗いところで写真を撮るときに，カメラのシャッターに連動してキセノン管を発光させる装置．

**電動工具**
電動ドリル，電動鋸など，モータで動く大工道具．

**アンチスキッド・ブレーキ**
雨天での走行時，四輪車のブレーキにアンバランスが起きないように安全に止まることができるブレーキ．

**サスペンション**
車体の支持装置．凹凸の道でも快適に走行できるような工夫がされている．

〈パワー・デバイスが使われている輸送関係の機器〉

<パワー・デバイスが使われている事務所内の機器>

**インジェクション**
車のエンジンに燃料を噴射して注入する装置．

**モータのインバータ制御**
モータに印加する電圧や周波数を変換して，回転数を変える装置．

**インバータ電車**
インバータ装置を使用して速度の制御をする電車のこと．

**火災報知器**
煙や熱を検出して，ベルなどで火災を知らせる装置．ベルの駆動にサイリスタが用いられる．

**漏電遮断機**
地絡電流を検出し，主電流を遮断する装置．家庭や工場の配電盤内でよく見ることができる．自動販売器にも設置されている．感電事故防止が目的．

## ● 事務所で使われているもの

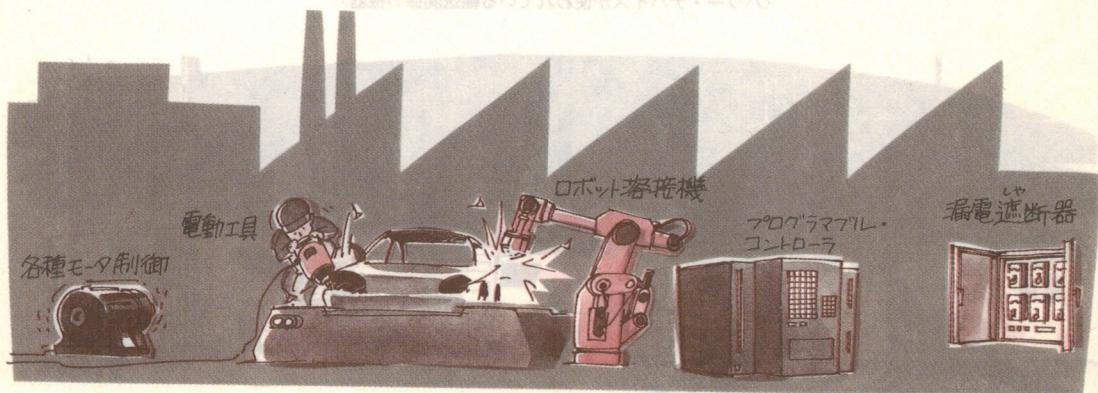
オフィスに足を踏み入れると，自動ドアにはトライアックが使用されており，エレベータにはIGBTモジュールおよびIPMが活躍しています．コンピュータの電源部や省エネ・スイッチにMOS FET，またこれをサポートするUPS(無停電電源)にもスイッチング素子としてMOS FETやIGBTモジュール，複写機，FAX，電話にも数々のパワー・デバイスが使用されています．

ちょっとひと休みというときにも，コーヒーや煙草の自動販売機に小型のサイリスタが活躍しています．またオフィスの安全・保安用の**火災報知機**，**漏電遮断機**，**非常灯**などにサイリスタが使われています．快適なオフィス環境を提供してくれる空調装置のインバータにはIGBTやIPMなどのモジュールが活躍しています．

このように，直接私たちの目に触れないところでも多くのパワー・デバイスが使われています．

## ● 工場で使われているもの

最近の工場は，省力，省人，省エネを目指した自動化がすすみ，あらゆる分野でパワー・エレクトロニクスが重視されています．

<パワー・デバイスが使われている工場内の機器>

自動化ラインを管理するプログラマブル・ロジック・コントローラには数多くのMOS FETやトライアックが使われています．また人間に代わってたいへん厳しい環境で働いているロボットの関接制御にもIGBTモジュールやIPMが使われています．コンピュータ制御の工作機械(CNC)に使われているACサーボ・コントローラにはIPMが不可欠です．クレーン，ホイストおよびベルト・コンベアのモータ制御にも各種MOS系パワー・モジュールが使われています．

このほか，製鉄所や製紙工場の圧延機に工業用大型インバータやサイクロコンバータが使用されており，これには大容量GTO，サイリスタ，トランジスタ・モジュール，IGBTモジュールなどが使われています．造船所や自動車工場で活躍している溶接機にもIGBTモジュールやサイリスタが働いています．

### ● その他の機器

毎日私たちが利用している電気が，発電所で生まれてから我々の家庭やオフィスに届くまでにも，サイリスタ，GTO，IGBTを必要としています．直流送電，SVG/SVC(電力調整装置)などがその例です．また，環境保護対策として風力，

**非常灯**
停電時などの非常時に出口の方向などを知らせるライト．

**プログラマブル・ロジック・コントローラ**
自動車や半導体などの自動組み立てラインなどに設置する装置で，あらかじめプログラムしたロジック(シーケンス)でラインを制御する装置．メーカによってシーケンサと呼ぶこともある．

**ホイスト**
クレーンを小規模にしたような装置で，荷物の上げ下げや搬送を行うために使用する．

**サイクロコンバータ**
中間に直流を介在させることなしに，ある周波数の交流をほかの周波数に変換する装置．おもに交流モータの駆動用として使用される．

**直流送電**
直流で電力を送電する方式をいう．超高圧の長距離大電力送電に利用される．本州-北海道間の直流送電が有名．

**SVG/SVC**
Static Var Generator/Static Var Compensator．電力を効率的に送電するためにパワー・デバイスを利用して，無効電力を補償する装置．

〈表1-1〉サイリスタの応用分野

| 応用装置 | 適用されるパワー・デバイスの定格 | 応用回路(制御)方式 | 制御対象(目的，負荷など) |
|---|---|---|---|
| ガス器具の点火装置 | 0.4 A，400 V | 点火コイル一次側とコンデンサによる共振回路 | 点火コイルの二次側に高圧発生 |
| 道路表示板 | 0.4 A，400 V | ON/OFF制御 | ネオン管LEDの点滅 |
| 自動販売機<br>自動改札 | 2～6 A，400 V | ソレノイド(リレー)のON/OFF制御 | 電磁リレーの開閉 |
| インバータ電車<br>新幹線 | GTOサイリスタ<br>300～4500 A，<br>2.5k～4.5 kV | チョッパ制御<br>インバータ制御 | ACモータ，DCモータの速度制御 |
| 火災報知機 | 2 A，400 V | ON/OFF制御 | 電磁ベルのコイル |
| 漏電遮断器 | 0.4 A，600 V | ON制御(単発制御) | トリップ・コイルの作動 |
| 非常灯 | 5 A，400 V | ON制御 | 電源切り換え |
| 蛍光灯スタータ | 0.4 A，600 V | 安定器に高圧印加 | 放電管(蛍光灯) |
| ストロボ・フラッシュ | 0.2 A，400V<br>3～12 A，400 V | Xe(キセノン)ランプのトリガ回路および主回路のON/OFF制御 | Xeランプの調光 |
| 電動工具 | 6～12 A，400 V | 位相制御 | ACモータの速度制御 |
| 直流送電 | ～3000 A，12 kV | インバータ制御 | AC→DC→AC変換 |
| SVG/SVC | ～1500 A，2.5 kV | インバータ制御 | 電力調整 |

〈表1-2〉トライアックの応用分野

| 応用装置 | 適用されるパワー・デバイスの定格 | 応用回路(制御)方式 | 制御対象(目的，負荷など) |
|---|---|---|---|
| 製パン器 | 6～8 A，400 V | ON/OFF制御 | ヒータの温度制御 ACモータの正・逆転制御 |
| 交通信号 | 16 A，400 V | ON/OFF制御 | ランプの点滅 |
| 自動ドア | 8 A，400 V | ON/OFF制御 | ACモータの正・逆転制御 |
| プログラマブル・コントローラ(PC) | 3～5 A，400 V | ON/OFF制御 | ソレノイド，モータ，ランプ制御 |
| 掃除機，洗濯機，冷蔵庫，扇風機 | 1～16 A，400V | ON/OFF制御<br>位相制御 | ACモータの速度制御，正・逆転 |
| 調光装置 | 8～16 A，400 V | 位相制御 | ランプ |
| 写真焼付け機 | 5～8 A，400 V | ON/OFF制御 | ヒータの温度制御 |

〈表 1-3〉 MOS FET の応用分野

| 応用装置 | 適用されるパワー・デバイスの定格 | 応用回路（制御）方式 | 制御対象（目的，負荷など） |
|---|---|---|---|
| シェーバの充電器 | 5 A，500 V | DC-DC コンバータ | バッテリ充電器の電圧制御 |
| 自動車部品<br>アンチスキッド・ブレーキ<br>サスペンション<br>インジェクション<br>ヘッドランプ<br>パワー・ウィンドウ<br>パワー・シート<br>電動ミラー<br>方向指示器 | 5〜100 A，60 V | ローサイド・スイッチ<br>ハイサイド・スイッチ<br>1 $\phi$ ブリッジ回路チョッパ回路 | ランプ，プランジャー制御<br>DC モータの ON/OFF および正逆転制御 |
| UPS<br>（無停電電源） | 10〜100 A，<br>250〜600 V | インバータ制御 | 周波数の安定化，電圧の安定化 |
| テレビ，ビデオ | 3〜20 A，500 V | DC-DC コンバータ | スイッチング電源 |
| パソコン | 5〜10 A，30 V | スイッチ | パワー・マネジメント |
| | 5〜10 A，30 V | DC-DC コンバータ | スイッチング電源 |
| CRT モニタ | 10〜20 A，250 V | コンデンサ・スイッチ | 周波数変換 |
| | 3〜10 A，900 V | DC-DC コンバータ | スイッチング電源 |
| スイッチング電源 | 3〜10 A，450〜900 V | 高周波スイッチ | 高効率化 |
| | 〜100 A，〜60 V | 同期整流 | 高効率化，<br>高速ダイオード代替 |
| 蛍光灯 | 3〜5 A，450 V | インバータ制御 | 蛍光灯の点灯および発光効率の向上 |
| ジェット・タオル | 20〜30 A，〜300 $V_{FR}$ | インバータ制御 | モータの高速運転 |

〈表 1-4〉 IGBT/IPM の応用分野

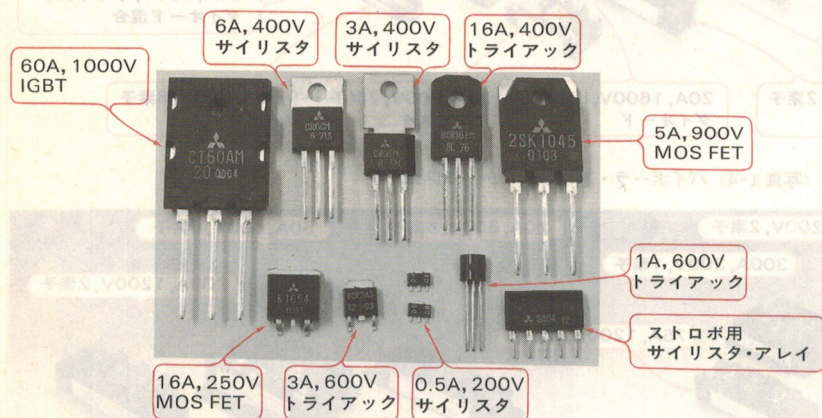
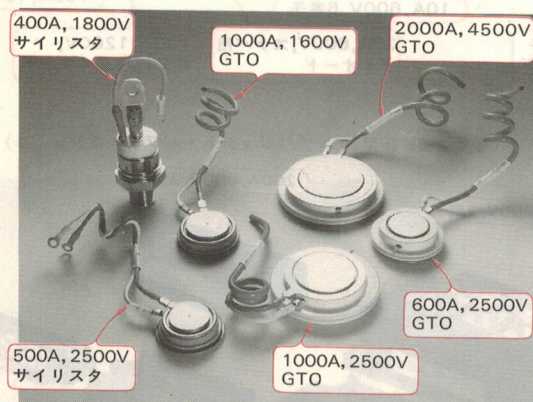
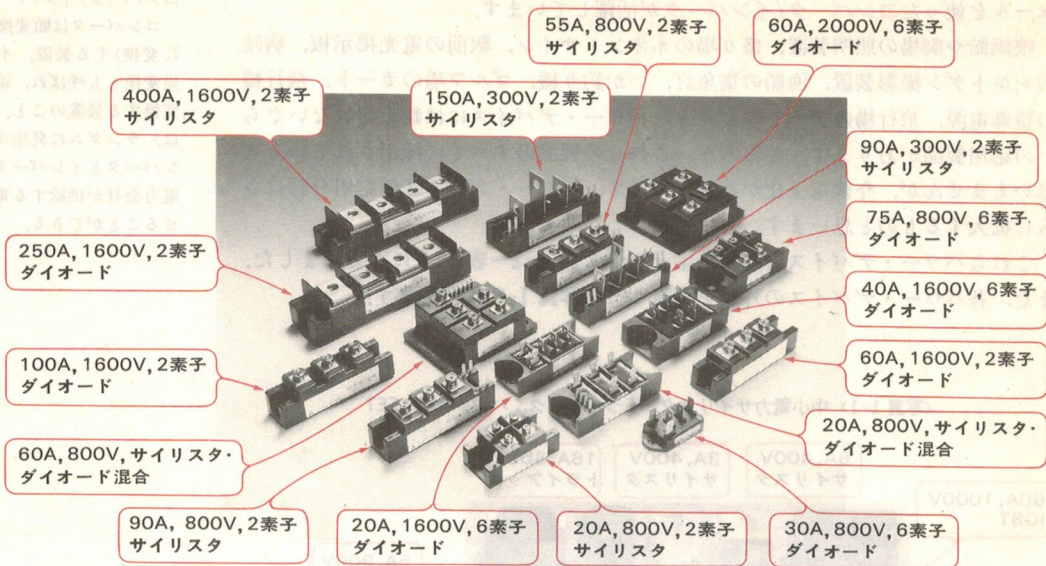
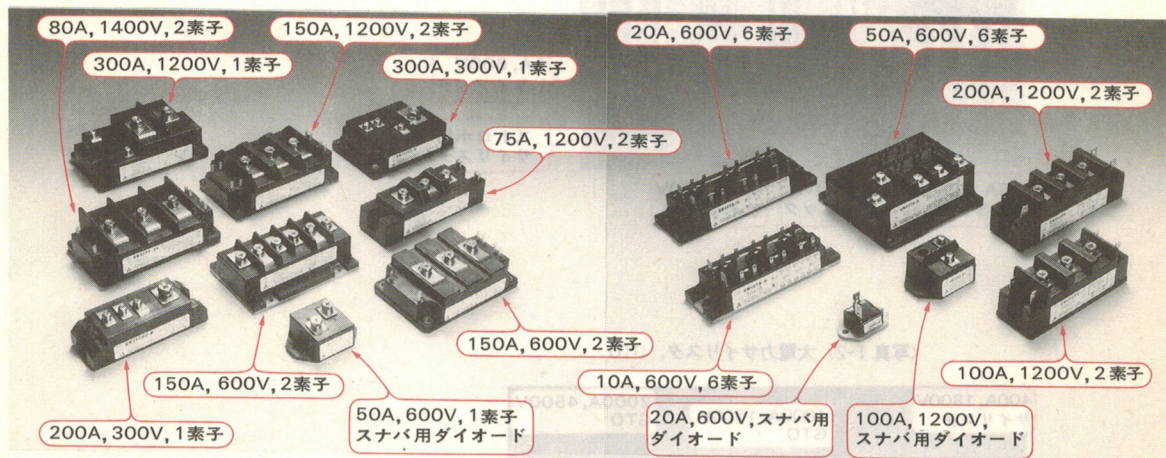
| 応用装置 | 適用されるパワー・デバイスの定格 | 応用回路（制御）方式 | 制御対象（目的，負荷など） |
|---|---|---|---|
| ストロボ | 35 A，400 V | スイッチ | 大電流の高速スイッチによる Xe ランプの発光 |
| 電子レンジ | 60 A，900〜1000 V | 電圧共振インバータ | 高周波化によるトランスの小型化 |
| 電磁調理器 | 60 A，900 V | 電圧共振インバータ | 加熱コイルに高周波電流を流す |
| IH 炊飯ジャー | 60 A，900 V | 電圧共振インバータ | 加熱コイルに高周波電流を流す |
| エレベータ | 50〜800 A，600〜1200 V | インバータ | AC モータの速度制御 |
| 空調装置<br>（エアコン） | 10〜300 A，<br>600〜1200 V | インバータ | コンプレッサ・モータ（AC，DC ブラシレス）の回転数制御 |
| ロボット，AC サーボ・コントローラ | 5〜30 A，600 V | AC サーボ制御 | AC モータの速度，トルク，位置制御 |
| NC 工作機械 | 10〜600 A，600 V | AC サーボ制御 | AC モータの速度，トルク，位置制御 |
| クレーン，ホイスト，ベルト・コンベア | 10〜600 A，<br>600〜1200 V | インバータ | AC モータの速度，トルク制御 |
| 圧延機，工業用大型インバータ，サイクロコンバータ | 300〜1000 A，<br>1200 V | インバータ | AC モータの速度制御 |
| 電気自動車 | 300〜800 A，600 V | インバータ | AC モータの速度制御 |
| フォークリフト，ゴルフカート | 200〜600 A，250 V | チョッパ | DC モータの速度制御 |
| 地下鉄，通勤電車 | 600〜1000 A，<br>1200〜1700 V | インバータ | AC モータの速度制御 |
| ニュー・エネルギー（風力発電，太陽光発電など） | 600〜1000 A，<br>1200〜1400 V | インバータ<br>コンバータ | 周波数の安定<br>商用周波への同期<br>電圧の安定 |

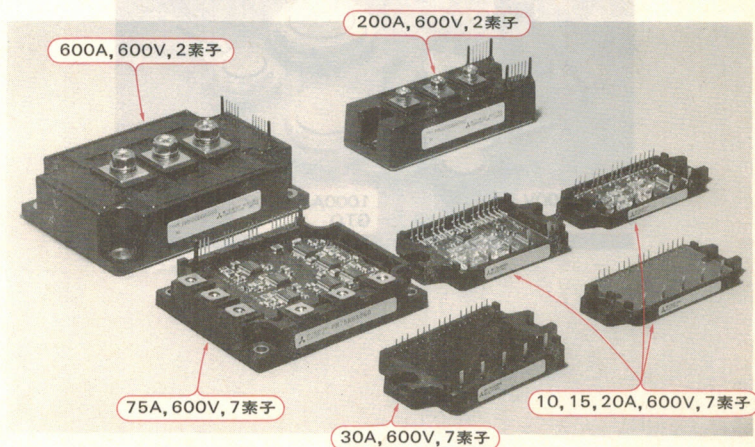
太陽光，燃料電池などの分散型電源が普及しつつあり，これらにもIGBTモジュールを使ったコンバータ/インバータが活躍しています．

映画館や劇場の照明装置，盛り場のネオン・サイン，駅前の電光掲示板，病院のレントゲン撮影装置，漁船の集魚灯，いか釣り機，ゴルフ場のカート，飛行機の特殊電源，飛行場のゲートウェイと，パワー・デバイスには数え切れないぐらいの応用製品があります．もちろん，これらの製品のすべてに採用されているとはいえませんが，今後電子化が進むにつれて，パワー・デバイスの応用分野はさらに拡大するものと思います．

これらパワー・デバイスの応用を素子ごとに**表 1-1**～**表 1-4** にまとめました．また，各パワー・デバイスの外形を**写真 1-1**～**写真 1-6** に示します．

**コンバータ/インバータ**
コンバータは順変換(電流を直流に変換)する装置．インバータは逆変換とも呼ばれ，直流を交流に変換する装置のこと．風力発電では，ランダムに発生する電力をコンバータとインバータを利用して，電力会社が供給する電力に同期させることができる．

〈写真 1-1〉中小電力サイリスタ，トライアック，パワー MOS FET

〈写真 1-2〉大電力サイリスタ，GTO

〈写真 1-3〉 整流ダイオード，サイリスタ・モジュール

〈写真 1-4〉 バイポーラ・トランジスタ・モジュール

〈写真 1-5〉 IGBT モジュール

〈写真 1-6〉 IPM(インテリジェント・パワー・モジュール)

## なぜパワー・デバイスが使われるのか

前項でいろいろなパワー・デバイスの応用分野を紹介しましたが，ここで紹介したもののほとんどはスイッチとして使用されています．オーディオ・アンプのようにトランジスタの増幅作用を利用した応用もありますが，ここではスイッチングを目的としたパワー・デバイスについて説明します．

まず理想的なスイッチについて考えてみましょう．理想的なスイッチとは，図1-1に示すように，

① OFF時の漏れ電流がゼロ
② ON時の電圧ドロップがゼロ
③ スイッチング時間がゼロ

という条件を満たすことです．

**パワー・エレクトロニクス**で実際に使われるスイッチには，この3条件に加えてさらにつぎのような条件も要求されます．

④ 取り扱える電圧，電流の範囲が広い
⑤ 制御信号に対する動作の遅れがない
⑥ 動作に必要な制御入力が小さい
⑦ 動作の信頼性が高く，誤動作がない
⑧ 消耗や疲労がなく，寿命が半永久的である
⑨ 小型，軽量，しかも安価である

パワー・デバイスはそれぞれの素子でこれらの要求に応えるためには若干の問題を抱えているものの，理想的スイッチに近い定格や特性をもっています．すなわち，パワー・デバイスはIC，LSIでは実現できないような大電流，高耐圧を取り扱うことができますし，低損失で駆動電力が小さく，しかもスイッチング時間が速いという理想的スイッチに近い条件を備えています．

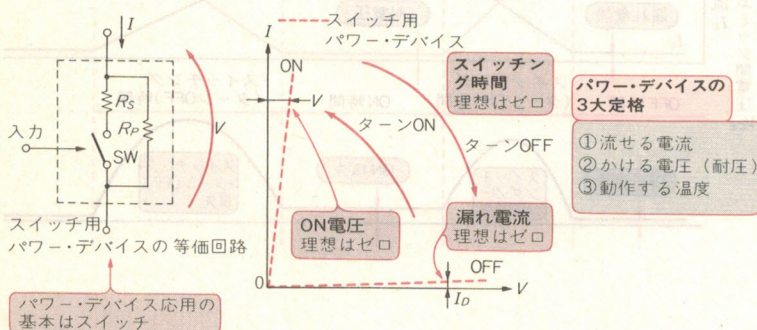
従来スイッチとして**接点スイッチ**が使用されていましたが，これは電磁力，空気力，あるいは機械操作などにより接点が機械的に開閉して電圧・電流のスイッチングを行うもので，動作速度が遅く，寿命にも制限がありますが，接点部での損失がきわめて小さいため，大電力の開閉に適しています．

これに対し，トランジスタやサイリスタのようなパワー・デバイスは**半導体スイッチ**として，電力の変換と制御を目的とするパワー・エレクトロニクスの世界で主役を演じています．

**パワー・エレクトロニクス**
パワーとエレクトロニクスが結合した造語で，電子的な手段によって電気回路の主回路で，大電流や高耐圧を制御して行う電力の変換や制御と，それに関連する技術．

**接点スイッチ**
コンダクタ，リレーなど機械的な開閉器．

**半導体スイッチ**
機械的なスイッチの代わりに，パワー半導体を使って電力の開閉を行うスイッチ．

〈図1-1〉理想的スイッチとパワー・デバイス

**完全に静止化された電子スイッチ**
半導体スイッチは機械的に動く部分がなく，完全に止まったままで電力の開閉が可能で，またロジック信号で制御ができる．

これは，機械的な動きがない**完全に静止化された電子スイッチ**であって，数kHzから数百kHzという高速スイッチングができ，ON/OFFの時間比を制御することで，電力をきめ細かく高効率に変換，制御することができるという特徴があるからです．

それでは，実際のパワー・デバイスのスイッチング動作について考えてみましょう．図1-2のトランジスタを繰り返しON/OFFさせる場合の1回分のON/OFF動作についてコレクタ-エミッタ電圧 $V_{CE}$ とコレクタ電流 $I_C$ の変化を図1-3に示します．

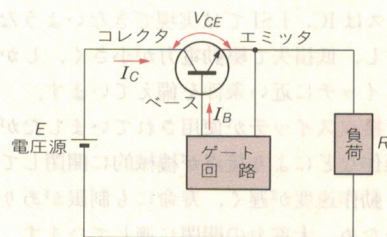
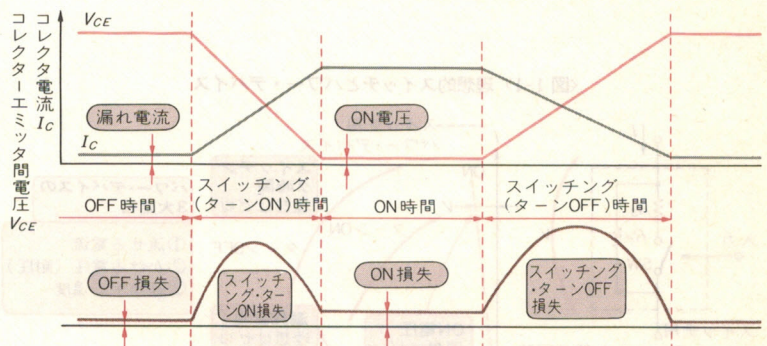
まず，OFF状態ではトランジスタに電圧が印加されると，わずかに漏れ電流が流れ，OFF損失を発生します．つぎに，OFF状態からON状態への遷移にはターンON時間が必要で，この期間の電圧と電流の時間積分をターンON損失といい，逆にON状態からOFF状態へ移る場合の損失をターンOFF損失といいます．

この両者の損失の和をスイッチング損失といいます．さらに，ON状態ではトランジスタの**コレクタ-エミッタ間の飽和電圧**(ON電圧) $V_{CE(sat)}$ が現れ，この電圧とコレクタ電流との積がON損失です．

**コレクタ-エミッタ間の飽和電圧**
トランジスタやIGBTなどの飽和領域内でのコレクタ-エミッタ電圧．サイリスタのON電圧に相当する．

OFF損失は非常に小さく無視できるので，スイッチング素子の全損失はON損失とスイッチング損失の和で求められます．高周波動作の場合は周波数に応じてスイッチング損失が増加します．損失が求まると発生する熱量が決まり，その熱量によっては熱を外部に逃がすために**放熱器**が必要になります．

**放熱器**
パワー・デバイスで発生した熱を放熱するための装置．ヒートシンクともいう．

〈図1-2〉簡単なスイッチング回路

〈図1-3〉スイッチング動作時の電圧，電流，電力損失波形

## スイッチングによる電力制御の原理

パワー・エレクトロニクスの分野では，電力の大小を問わず，変換や制御される対象が，信号ではなくエネルギーであるため，変換や制御の際の電力の効率がもっとも重要な要因となります．そこで，どのような手段で変換や制御を行えば効率的かということを考えてみましょう．

図1-4(a)の回路のように，直流電源$E$に可変抵抗$R_V$と負荷$R_L$が接続されており，この負荷に流れる電流を図1-4(a)の電流の変化パターンに示すように連続的に変化させることを考えてみましょう．

この場合，可変抵抗$R_V$を∞から0まで連続的に変化させればよく，もちろん消費電力も連続的に変化します．具体的にこのような電流パターンを得るためには，可変抵抗の代わりにパワー・トランジスタやパワーMOS FETを用いて，そのベース電流やゲート電圧を連続的に変化させればよいことになります．

オーディオ・アンプなどに用いられている電力増幅器の原理はこの方法を用いています．

しかしこの方法では，負荷と可変抵抗器での消費電力の比は$R_L$と$R_V$とに比例し，$R_V$が大きくなるにつれて効率は低下し，可変抵抗器での消費電力が増加します．したがって，可変抵抗器またはパワー・トランジスタの発熱が大きくなり，温度上昇を抑えるためには大きな放熱器が必要となります．

前述のように，パワー・エレクトロニクス装置では効率がもっとも重要であるため，このような制御方式をとることは好まれません．

**エネルギー**
電力変換のことをエネルギー変換ともいい，取り扱う電流，電圧の値が大きいことを表している．

**ベース電流やゲート電圧**
パワー・トランジスタを使って電力制御を行う場合，ベースに微小電流を流す．この電流をベース電流という．いっぽう，パワーMOS FETの場合はゲートとソース間に所定の電圧を印加する必要があり，その電圧をゲート電圧という．

〈図1-4〉スイッチングによる電力制御の原理

（a）直列抵抗による電流制御　（b）直列チョッパ（スイッチ）による電流制御

そこで，可変抵抗器の代わりにスイッチを用いる方法があります．スイッチは単純に **ON/OFF の安定状態**しかもたないので，負荷電流は 0 か $E/R_L$で決まる電流値しかもちえません．

図 1-4(b)にスイッチのスイッチング動作により電力を連続的に調整する基本原理を示します．

この回路で破線内のダイオードとコイルは電流を平滑するためのフィルタです．この回路において，スイッチ S の ON/OFF の周期 $T$ を一定に保ちながら，ON の期間 $T_{ON}$を徐々に増加させるような動作をさせると，負荷電流は平滑回路の働きにより，若干の脈動はあるものの，実用上問題のない程度に平滑され，電流パターン図に示すような連続的変化が得られます．

このようなスイッチング動作は**直流チョッパ装置**と呼ばれる直流変換装置の原理そのもので，スイッチ部の損失は，ON 時の電圧降下が十分小さく，OFF 時の抵抗が非常に大きくなり，したがって漏れ電流が小さく，かつスイッチング時の損失も小さくできるため，図 1-4(a)の直流抵抗による電流制御にくらべれば，原理的には無損失の非常に効率のよい制御が可能になります．すなわち，パワー・デバイスはこのスイッチの代わりとして，このような電力制御回路に用いられるため，その動作のほとんどがスイッチング動作となります．

しかし，実際のパワー・デバイスの場合，スイッチング時間，ON 電圧降下，および OFF 時の漏れ電流に若干の制約があることは前述のとおりです．

したがって，パワー・デバイスとしては低 ON 電圧降下，低漏れ電流および高速スイッチング特性をもつ理想スイッチに近いデバイスが望まれています．

**ON/OFF の安定状態**
スイッチの状態が安定するのは，ON 状態と OFF 状態の二つの状態．

**直流チョッパ装置**
直流電力を断続することで，異なる電圧の直流電力に変換する電力変換装置のこと．ON/OFF の時間比または繰り返しの周波数を制御することで，直流電力を制御できる．

## パワー・デバイスの分類

### ● パワー・デバイスのスイッチング機能

最近のパワー・デバイスの詳細な特徴については次章以降で述べますが，その前にスイッチング機能について整理しておきましょう．

表 1-5 に代表的なパワー・デバイスの制御のしやすさによる分類を示します．もっとも単純なスイッチング素子として整流ダイオードがあります．これは順方向に電圧がかかれば ON する，いわゆる**非可制御の素子**です．順電圧がかかっても制御信号を与えないかぎり ON しませんが，一度 ON すると制御信号を取り去っても ON し続ける**ラッチ型の素子**としてサイリスタ，トライアックがあります．

**非可制御の素子**
制御ができない素子のこと．整流ダイオードはほかのパワー・デバイスのような制御はできない．

**ラッチ型の素子**
一度 ON すると，制御信号を取り去っても正の印加電圧があり，持続電流が一定以上ある(保持電流)かぎり ON し続ける能力をもつ半導体素子．サイリスタ，トライアックなどのサイリスタ系デバイス．

〈表 1-5〉パワー・デバイスの分類(制御性による分類)

<table>
<tr><th rowspan="2">デバイス</th><th colspan="2">入力信号による制御</th><th rowspan="2">デバイス形態</th><th rowspan="2">特徴</th></tr>
<tr><th>ターン ON</th><th>ターン OFF</th></tr>
<tr><td>整流ダイオード</td><td>×</td><td>×</td><td>非可制御</td><td rowspan="3">大容量</td></tr>
<tr><td>サイリスタ</td><td rowspan="2">○</td><td rowspan="2">×</td><td rowspan="2">ラッチ型</td></tr>
<tr><td>トライアック</td></tr>
<tr><td>GTO</td><td rowspan="4">○</td><td rowspan="4">○</td><td rowspan="4">自己消弧型</td><td rowspan="4">高速</td></tr>
<tr><td>バイポーラ・トランジスタ</td></tr>
<tr><td>MOS FET</td></tr>
<tr><td>IGBT</td></tr>
</table>

〈表 1-6〉おもなパワー・デバイスの特性

| 種類 | 図記号 | 静特性 | 基本動作 | | | 応用 |
|---|---|---|---|---|---|---|
| サイリスタ | アノード(陽極) A<br>G ゲート<br>K カソード(陰極) | ON状態<br>$i_{G3}$ $i_{G2}$ $i_{G1}$ $i_G=0$<br>OFF状態<br>逆阻止状態 | 直流 | 負荷, $E$, A, K, G, $i_G$, ゲート電流<br>サイリスタのA-K間電圧, 負荷電流, ゲート電流 | 電流を流さないOFF状態と，電流を流せるON状態の二つの安定した状態があり，また，ON状態からOFF状態へ，また逆にOFF状態へ移行する機能をもつ．アノードからカソードへ電流が流れる | 直流スイッチ(チョッパ制御；転流回路が必要)<br>位相制御<br>交流スイッチ |
| | | | 交流 | 負荷, $e$, A, K, G, $i_G$, ゲート電流<br>負荷電流, サイリスタのA-K間電圧, ゲート電流 | | |
| トライアック | $T_2$端子<br>G ゲート<br>$T_1$端子 | ON状態<br>OFF状態<br>$i_{G2}$ $i_{G1}$ $i_G=0$<br>$V_{G0}$ $V_{G1}$ $V_{G2}$<br>OFF状態<br>ON状態 | 交流 | 負荷, $e$, $T_2$, $T_1$, G, $i_G$, ゲート電流<br>負荷電流, トライアックの$T_2$-$T_1$間電圧, ゲート電流 | サイリスタ2個を逆並列に接続したものと等価．双方向に電流が流れるので，交流のスイッチとして使われる | 位相制御<br>交流スイッチ |
| GTO | アノード(陽極) A<br>G ゲート<br>K カソード(陰極) | ON状態<br>逆阻止型のものもある<br>$i_{G3}$ $i_{G2}$ $i_{G1}$ $i_G=0$<br>OFF状態<br>逆導電型が一般的 | 直流 | 負荷, $E$, A, K, G, $-i_G$, ゲート電流<br>GTOのA-K間電圧, 負荷電流, ゲート電流 | ゲートに逆方向に電流を流すと自己消弧(OFF)するサイリスタ | インバータ制御<br>チョッパ制御 |
| トランジスタ・バイポーラ | コレクタ C<br>ベース B<br>E エミッタ | 飽和状態<br>活性部 | 直流 | 負荷, $E$, C, B, E, ベース電流<br>トランジスタのC-E間電圧, 負荷電流, ベース電流 | ベースに電流を流したときだけコレクタ電流が流れる．スイッチング用パワー・デバイスはターンOFFを速くするため，OFF時に逆電圧を印加する． | インバータ制御<br>チョッパ制御 |
| MOS FET | ドレイン D<br>G ゲート<br>S ソース | $V_{G4}$ $V_{G3}$ $V_{G2}$ $V_{G1}$ $V_{G0}$<br>ON電圧ドロップがなく抵抗特性 | 直流 | 負荷, $E$, D, G, S, $V_G$, ゲート電圧<br>MOS FETのドレイン-ソース間電圧, 負荷電流, ゲート電圧 | ゲートに電圧を印加したときだけドレイン電流が流れる．高速スイッチングに使われる | 高速インバータ制御<br>高速チョッパ制御 |
| IGBT | コレクタ C<br>G ゲート<br>E エミッタ | $V_{G4}$ $V_{G3}$ $V_{G2}$ $V_{G1}$ $V_{G0}$ | 直流 | 負荷, $E$, C, G, E, $V_G$, ゲート電圧<br>IGBTのコレクタ-エミッタ間電圧, 負荷電流, ゲート電圧 | ゲートに電圧を印加したときだけコレクタ電流が流れる | 高速インバータ制御<br>高速チョッパ制御 |

これらは高速動作はあまり望めませんが，高耐圧，大電流化が比較的容易です．いっぽう，制御電流が入っている間だけONし，制御電流を除くとOFFする自己消弧型素子としては，GTO，バイポーラ・トランジスタ，MOS FET，IGBTなどがあります．これらは比較的高周波での動作が可能です．

**表1-6**におもなパワー・デバイスの記号と電極名，特性を示します．また，**表1-7**にパワー・デバイスの現状をまとめました．それぞれのパワー・デバイスの電圧，電流定格の最大値と製品化されている最大級のものの代表的な定格も示しています．

## ● パワー・デバイス各素子の簡単な動作と使い方

### ▶ サイリスタ(Thyristor)

サイリスタを直流回路で動作させる場合，アノードに(+)，カソードに(−)の電圧を印加しておき，データシートに規定しているゲート・トリガ電流$I_{GT}$以上の十分なゲート電流をゲートに流すと**ターンON**し，いったんON状態に入るとゲート電流を取り除いてもON状態を保持し続けます．したがって，ゲート電流は**パルスで通電するのが普通**です．

**ターンON**
サイリスタにゲート電流を流すことにより，OFF状態からON状態に移行する(スイッチ)こと．

**パルスで通電するのが普通**
サイリスタは一度ONするとON状態を保持するので，ゲート電流を直流で与える必要はなく，パルスで与えるのが効率的．

ゲート電流が非常に小さいときやパルス電流の通電幅が非常に狭いときにはONしかかって，ゲート電流がなくなるとOFF状態に戻ってしまい，トランジスタ動作をすることがあります．

直流回路でサイリスタをOFFにするには負荷電流をゼロにするか，アノード-カソード間に逆電圧を印加するような転流回路が必要です．

サイリスタを交流回路で使用するときは，正方向に電圧が印加されているときにゲート電流パルスを流すだけでONします．逆方向に電圧が印加されているときにゲート電流を流しても漏れ電流が若干増えるだけでONしません．ただ

〈表1-7〉パワー・デバイスの現状

| 大分類 | 分類 | 種類 | 素子 | 定格電圧, 定格電流 | 最大級の代表例 |
|---|---|---|---|---|---|
| パワー・デバイス | ディスクリート | 整流ダイオード | 一般用ダイオード | ~4.5kV, ~7kA | 0.3kV, 7k A;4.5kV, 1kA |
| | | | 高周波用ダイオード | ~6kV, ~2kA | 6kV, 2kA |
| | | トランジスタ | バイポーラ・トランジスタ | ~1.0kV, ~0.8kA | 0.5kV, 0.8kV |
| | | | MOS FET | ~1.0kV, ~70A | 60V, 70A;1kV, 14A |
| | | | IGBT | ~1.2kV, ~100A | 1kV, 60A |
| | | サイリスタ | サイリスタ 一般用 | ~12k V, ~5kA | 0.4kV, 5kA ;12kV, 1kA |
| | | | サイリスタ 高速スイッチング | ~2.5kV, ~1.5kA | 2.5kV, 1kA ;1.2kV, 1.5kA |
| | | | 光トリガ・サイリスタ | ~8kV, ~4kA | 8kV, 4kA |
| | | | ゲート補助ターンOFFサイリスタ | ~1.2kV, ~0.4kA | 1.2kV, 0.4kA |
| | | | 逆導通サイリスタ | ~2.5kV, ~1kA | 2.5kV, 1kA |
| | | | GTOサイリスタ | ~6kV, ~6kA | 6kV, 6kA |
| | | | トライアック | ~1.2kV, ~0.3kA | 1.2kV, 0.3kA |
| | 応用製品 | パワー・モジュール | ダイオード・モジュール | ~2kV, ~0.5kA | 1.6kV, 0.5kA; 2kV, 0.1kA |
| | | | サイリスタ・モジュール | ~1.6kV, ~0.4kA | 1.6kV, 0.4kA |
| | | | トランジスタ・モジュール | ~1.6kV, ~1kA | 1.2kV, 1kA; 1.6kV, 50A |
| | | | MOS FETモジュール | ~1kV, ~0.1kA | 0.5kV, 0.1kA |
| | | | IGBTモジュール | ~3.3kV, ~1.2kA | 1.2kV, 1kA 3.3kV, 1.2kA |
| | | | IPM(インテリジェント・パワー・モジュール) | ~1.2kV, ~0.8kA | 1.2kV, 0.6kA |
| | | スタック | | | |
| | | SSR(ソリッド・ステート・リレー) | | ~1.2kV, ~75A 電圧, 電流定格は独立. | 0.6kV, 0.6kA ;1.7kV, 50A |

し，ゲート電流が流れるため，逆バイアス時のロスが増加する場合があるので，逆バイアス時にはゲート電流は流さないのがふつうです．

交流の位相に合わせてゲート電流を与えると，位相に比例した電力の制御ができる，いわゆる位相制御が交流回路での応用の代表格です．

▶ トライアック(Triac)

トライアックは交流用のパワー・スイッチとしておもに使用されます．主電極間($T_2$，$T_1$間)の正負の電圧にかかわらず，一般的に負のゲート電流を流すとON状態となります．

トライアックには主電極とゲートの極性により四つのゲート・トリガ・モードがありますが，ゲートG(＋)，$T_2$(－)のモードはトリガしにくく，推奨されていない場合が多いのでふつうは使われません．

トライアックは交流回路の位相制御やON/OFFスイッチとして家電製品の電力制御に使われます．

▶ GTO(Gate Turn Off Thyristor)

GTOはサイリスタの一種ですが，直流回路でもゲートに負の電流を流すとOFFするという自己消弧型のパワー・デバイスです．

しかも，最近は大電力かつ高速でターンOFFできるGTOが実用化されており，電車や工業用のインバータに使用されています．ただし，ターンOFFするためのゲート逆電流が主電流の1/5もの大電流を流さなければならず，大容量のゲート回路が必要です．

▶ バイポーラ・トランジスタ

バイポーラ・トランジスタはベースに電流を流した分に応じてコレクタ電流が流れます．

したがって，サイリスタやGTOにくらべ，直流回路における動作が非常に簡単になります．

一般にスイッチングでトランジスタを使用する場合，十分なベース電流を与え飽和電圧を低くすることと，ターンOFF時にベースに逆バイアスをかけ，ターンOFF時間を短くすることがポイントです．このような特徴をもつため，バイポーラ・トランジスタは数kHzまでのインバータ回路やチョッパ回路に使われています．

▶ MOS FET，IGBT

MOS FET，IGBTともに電圧駆動型の素子であるため，ゲートに電圧を印加することによりONします．またOFFさせるためには，ゲート電圧を普通はゼロにするだけで済みます．しかし，スイッチング時間を短くするためには，ゲート-エミッタ間を短絡したり，逆バイアスを印加してゲートに蓄積した電荷を速く抜く方法がよく使われます．

MOS FETやIGBTのようなMOSゲート・デバイスは高速なスイッチングが可能なため，高速インバータ(MOS FETなら数十kHz，IGBTなら十数kHz)へ応用されます．

**逆バイアス時のロス**
逆バイアス時にゲート電流を流すと，アノード電流の漏れ電流が増える．このとき，高電圧のバイアスがアノード-カソード間に印加されているため，これらの積がロスとして表れる．

**ゲート・トリガ・モード**
トライアックをゲートから電気的にターンONさせる方法．トライアックは双方向のサイリスタであり，主電極の極性とゲートの極性の組み合わせで四つのモードがある．

**ターンOFFするためのゲート逆電流**
GTOはゲートに負の電流を流す(ゲートから電流を引き出す)ことによってターンOFFする(ON状態からOFF状態に移行する)．そのために必要なゲート電流を示している．

**電圧駆動型の素子**
バイポーラ・トランジスタはベースに電流を流すことによってスイッチング動作をする．これに対し，MOS FETやIGBTなどはゲートに電圧をかけることでスイッチング動作を行う．このように電圧で駆動できるMOS系のデバイスを電圧駆動型の素子という．

**第2章** 整流ダイオード，サイリスタ，GTO，パワー・トランジスタ，MOS FET，IGBT，…

# パワー・デバイスの製品動向

森 敏

**インバータ化**
モータなどの負荷を高効率で可変速するための，直流電力を交流電力に変換する電力変換装置をインバータ(静止逆変換装置ともいう)という．最近インバータを使用した装置が増加している．

パワー・エレクトロニクスの分野は，産業，情報，交通，電力，家電などの各方面で**インバータ化**をキーワードに，めざましい発展を遂げています．これはパワー・デバイスの進歩によるといっても過言ではありません(図 2-1)．

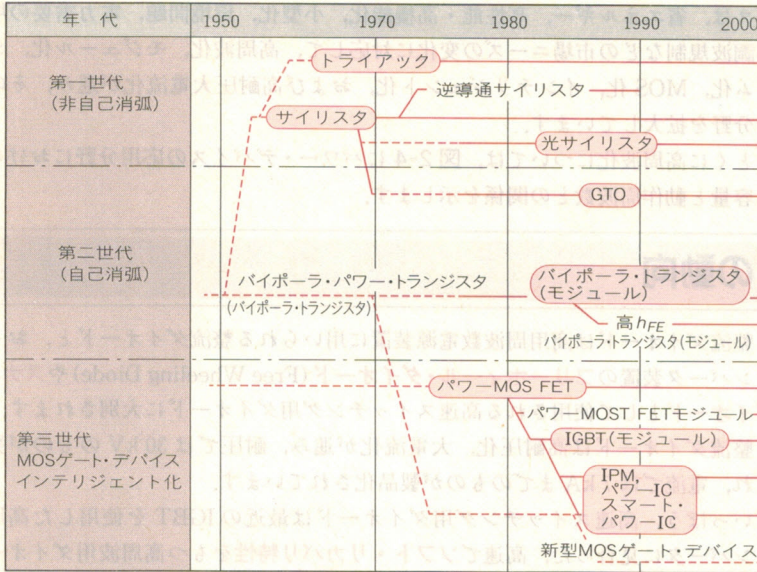
個々のパワー・デバイスは，その応用装置や使用目的に応じて性能の改善と新しい素子の開発が進んでいます．図 2-2 にパワー・デバイスの進歩とパワー・エレクトロニクスの発展のようすを示します．

1990 年代は大電力整流用ダイオードやサイリスタの登場によって，パワー・デバイスの第一世代が切り拓かれました．

〈図 2-1〉 パワー・エレクトロニクスをささえるパワー・デバイス

〈図 2-2〉 パワー・デバイスの進歩とパワー・エレクトロニクスの発展

1970年代後半，オイル・ショックによる省エネルギー機器の必要性が高まるなかで，GTO(Gate Turn Off Thyristor)やトランジスタ・モジュールなどの自己消弧型素子をキー・デバイスとしたインバータ化が進み，パワー・デバイスの第二世代を築きました．

〈図2-3〉パワー・デバイスの動向

〈図2-4〉パワー・デバイスの応用分野

### 自己消弧型素子

パワー・デバイスの電極は，基本構成として主端子(アノード-カソード，コレクタ-エミッタ，ドレイン-ソースの対)と信号端子(ゲート，ベース)がある．

主端子に電流を流したり(ターンON)，遮断(ターンOFF)する場合，その素子の種類によって制御の方法が異なる．自己消弧型素子は，信号端子に印加する電流あるいは電圧のレベルによって遮断できる素子を指している．

さらに，1990年代に入ると，パワー・デバイスは第三世代の時代に突入し，MOSゲートとインテリジェントをキーワードとしたMOS FET，IGBT (Insulated Gate Bipolar Transistor)，IPM (Intelligent Power Module)およびパワーICが主流になりつつあります．

図2-3に図2-2の流れの中でのパワー・デバイスの動向を示します．

最近のパワー・エレクトロニクスの発展に大きく貢献するこれらのパワー・デバイスは，省エネルギー，高性能・高機能化，小型化，環境問題，電力需要の増大，高調波規制などの市場ニーズの変化に対応して，高周波化，モジュール化，システム化，MOS化，インテリジェント化，および高耐圧大電流化が進み，その応用分野を拡大しています．

とくに高周波化については，図2-4にパワー・デバイスの応用分野における出力容量と動作周波数との関係を示します．

**フリーホィール・ダイオード**

転流ダイオードと訳される．負荷にインダクタンス成分のあるインバータやチョッパ回路において，その回路に接続されたパワー・デバイスがターンOFFしたときに，負荷のインダクタンスに蓄えられた電流エネルギーを順環させる目的で回路に組み込まれたダイオードのこと．

## 整流ダイオードの動向

整流ダイオードは商用周波数電源装置に用いられる整流ダイオードと，おもにインバータ装置のフリーホィール・ダイオード(Free Wheeling Diode)やスナバ・ダイオードとして使用される高速スイッチング用ダイオードに大別されます．

整流ダイオードは高耐圧化，大電流化が進み，耐圧では30 kVのものが発表され，電流では7 kAまでのものが製品化されています．

いっぽう，高速スイッチング用ダイオードは最近のIGBTを使用した高周波インバータに見合った，高速でソフト・リカバリ特性をもつ高周波用ダイオードが出現し，著しい進歩を遂げています．

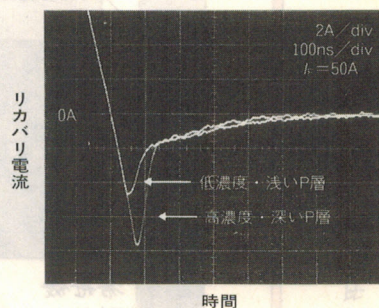
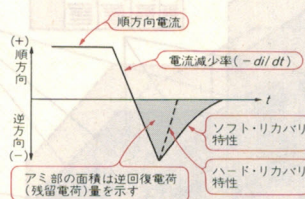
**写真2-1**にp層の低濃度，シャロウ拡散技術によるソフト・リカバリ・ダイオードの特性例を示します．

**スナバ・ダイオード**

一般に，パワー・デバイスでは，サージ電圧による破壊を防止する目的で，コンデンサ，抵抗およびダイオードで構成されるサージ電圧吸収回路(スナバ回路)が素子の主電極間に接続される．この回路に使用されるダイオードのことをスナバ・ダイオードと呼ぶ．

**ソフト・リカバリ特性**

ダイオードの重要な特性の一つに逆回復(リカバリ)特性がある．本来ダイオードは，逆方向の電圧を阻止し，電流は流れないが，順方向に電流を流しているときに急激にこの電流を減少させて遮断(しゃだん)すると，逆方向に電流が流れる．これは順方向電流によって発生する残留電荷による現象である．このとき，残留電荷による電流が減衰する時間がゆるやかな特性をソフト・リカバリ特性という．

**〈写真2-1〉ソフト・リカバリ・ダイオードのリカバリ電流波形の比較**

## サイリスタ，GTOの動向

サイリスタはパワー・エレクトロニクスの近代化を切り拓いた中心的デバイスであり，今でも家電製品から産業・工業製品にいたる幅広い分野に応用されています．

とくに双方向スイッチとして働くトライアックは交流スイッチとして，洗濯機，ホーム・ベーカリ，冷蔵庫など家電製品のキー・デバイスとして使われており，表面実装などの小型パッケージによる対応で装置の小型化が進んでいます．

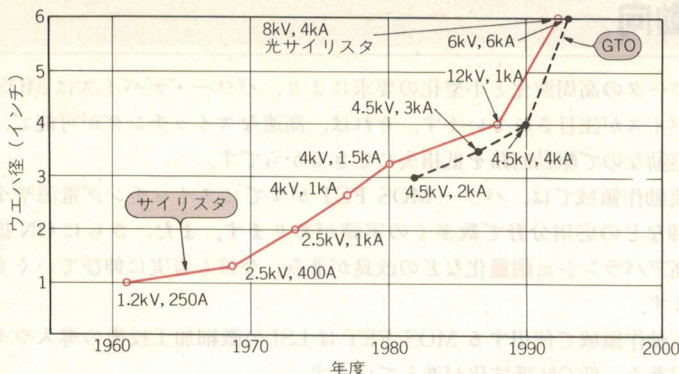
〈図 2-5〉サイリスタ，GTOのウエハの大口径化の動向

いっぽう，大容量サイリスタも素子の設計技術や製造プロセス技術の進歩により，年々高耐圧，大電流化が進んできました．とくに近年，大容量工業用インバータや電車用インバータ市場の拡大により，GTOサイリスタの進歩が著しく，6 kV，6 kAのGTOが実用化されています．

図 2-5 にサイリスタ，GTOの大容量化とウエハの大口径化の変遷を示します．

## バイポーラ・トランジスタの動向

スイッチング素子としてのトランジスタは，1970 年代のオイル・ショック後，省エネルギーの要求が高まり，モータなどのインバータ制御用に開発されたバイポーラ・トランジスタ・モジュールが積極的に採用されました．

これらのバイポーラ・トランジスタのほとんどが，**ダーリントン構造**のトランジスタをワンチップに構成し(図 2-6)，しかも後述のようなモジュール構造を採用しています．

バイポーラ・トランジスタはサイリスタにくらべると，高耐圧，大電流化が困難な反面，ベース信号により主電流を遮断/通電でき，しかも高速のスイッチングが可能であるという，サイリスタにはない利点をもっています．現在よく使用されるパワー・トランジスタとして，交流 200 V，400 V および 575 V の電源回路に直接使用できる耐圧 600 V，1000 V，1400 V のものが普及しています．

また，インバータへの応用に対し，**逆バイアス SOA**(安全動作領域)や**短絡耐量**といった高破壊耐量特性も備えています．

最近，駆動回路の小型化の要求に対し，高$h_{FE}$のバイポーラ・トランジスタも出現しています．

〈図 2-6〉
ダーリントン構造のトランジスタ

**ダーリントン構造**

Darlingtonによって考案された．2個のトランジスタを図 2-6 のように縦続接続した構造で，これを一つのトランジスタとみなすと，電流増幅率，入力インピーダンスともそれぞれのトランジスタのもつ特性値の積となって，高入力インピーダンス，高電流増幅率のトランジスタとして働く．

**逆バイアス SOA**

バイポーラ・トランジスタでコレクタ電流を遮断するとき，コレクタ電流の減少率$di/dt$と回路配線インダクタンス$L_S$によって，ターンOFFサージ電圧が発生する．このとき，遮断時(ターン OFF 時)のコレクタ電流とサージ電圧の動作点を素子破壊させない限界領域(安全動作領域)として示したのが逆バイアス安全動作領域(Reverse Bias Safe Operating Area；RBSOA)．バイポーラ・トランジスタはターンOFFするとき，ベース端子を逆バイアスするので，その状態を表すのに逆バイアスSOAと呼ぶ．

**短絡耐量**

装置の負荷短絡など回路に異常が発生し，パワー・デバイスに短絡電流が流れた場合，素子を保護する目的で瞬時にベース(ゲート)信号をOFFして自己遮断を行う方法が使われる．短絡電流が流れても，通電時間が数μsから数十μs以内であれば素子破壊に至らないことから，非破壊の限界パルス幅やピーク電流，印加電圧などを規定し，短絡耐量としている．

## MOS ゲート化の動向

インバータの高周波化と小型化の要求により，パワー・デバイスはMOSゲート・デバイスが注目されています．それは，高速なスイッチングが可能で，しかも電圧駆動なので駆動回路を低損失にできるからです．

低電流動作領域では，パワーMOS FETがすでにスイッチング電源や小型モータ制御などの応用分野で数多くの実績があります．また，さらにON抵抗の低減や高アバランシェ耐量化などの改良が進み，今後も着実に伸びていくものと思われます．

低電圧動作領域で使用するMOS FETはLSIの微細加工技術の導入やセルの集積化が進み，低ON抵抗化が進んでいます．

いっぽう，高耐圧MOS FETは，高耐圧化に必要な$n^-$ドリフト層が大きな比抵抗と厚みをもつため，ON抵抗の低減はあまり望めません．

図2-7にMOS FETのON抵抗の改善のようすを示します．

大電流，高耐圧に有利なIGBTはMOS FETとバイポーラ・トランジスタとの複合デバイスで，nチャネルMOS FETのドレイン側にp層を付加することで，伝導度変調効果を導入しています．このため，IGBTのスイッチング速度はMOS FETよりも遅くなりますが，高耐圧，大電流化には有利となります．

一般にMOS FETとIGBTとの適用限界をON抵抗と耐圧との関係だけで判断すれば，約200V以上の場合，IGBTのほうが有利となります(図2-7)．

IGBTにはコレクタ-エミッタ間飽和電圧$V_{CE(sat)}$とスイッチング時の下降時間$t_f$との間にトレード・オフの関係があることが知られています．インバータのキャリア周波数を従来のバイポーラ・トランジスタを使った場合の数kHzから，IGBTを使うことによって15k～20kHzと高周波化し，同時にバイポーラ・トランジスタ並みの低飽和電圧とするための指標として，このトレード・オフがよく

**アバランシェ耐量**
MOS FETをスイッチング電源に応用する場合，回路構成の簡素化を目的に，サージ電圧吸収回路(スナバ回路)が省略されることがある．サージ電圧は素子自身で吸収する方法がとられる．つまり，素子の阻止電圧(耐圧)以上の電圧エネルギーがアバランシェ現象によって電流エネルギーとして素子に消費される．この電流エネルギー量の限界値がアバランシェ耐量と呼ばれている．

**ON抵抗**
MOS FETのもっとも重要な特性の一つ．ON抵抗値でMOS FETの良否が判定されるといっても過言ではない．ON抵抗はドレインからソースまで，ドレイン電流が流れるシリコン・チップ内部のすべての領域の抵抗値を表している．ON抵抗はおもにチャネル領域の抵抗(チャネル抵抗)とドレイン($n^-$層)領域の抵抗(ドレイン抵抗)を加算した値で決まる．

**伝導度変調効果**
半導体素子で，pn接合をとおしてp層領域からn層領域へ電流を流すと，n層領域に正電荷(ホール)，p層領域に負電荷(電子)がそれぞれ少数キャリア(荷電粒子)として注入される．この場合，少数キャリア注入による効果として本来存在するp層(あるいはn層)の抵抗値より低い値が現れる．この効果が伝導度変調効果である．

〈図2-7〉パワーMOS FETのON抵抗の改善

〈図 2-8〉 IGBTの性能向上

〔性能指数(FOM)＝(ON電圧×スイッチング時間)$^{-1}$〕

用いられています．

このトレード・オフの改善の動向を図2-8に示します．ここで$V_{CE(sat)}$と$t_f$の積の逆数をFOMとしています．デザイン・ルールの進歩により，IGBTの性能がよくなっているのがわかります．

このようにIGBTの性能改善を達成するためには，メモリICに代表されるようなLSIと同様の微細加工技術が必要となり，各世代交代時に1ランク上のデザイン・ルールが必要となっています．

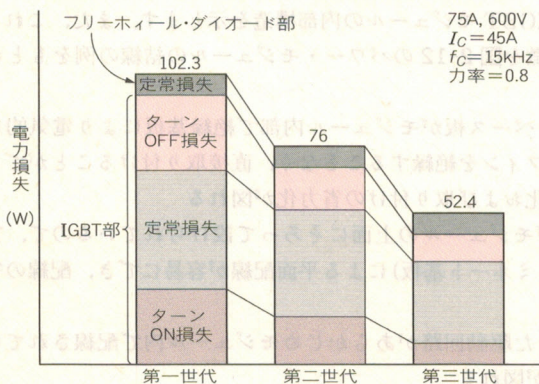
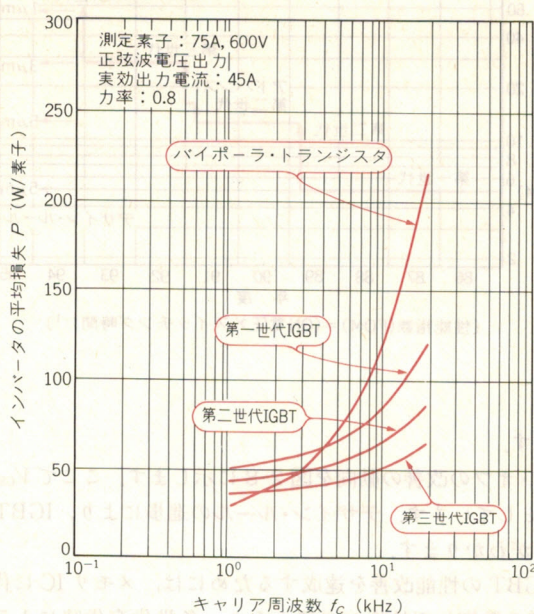
現在市販されている第3世代のIGBTには3μルールが適用されていますが，次世代では4MビットDRAM(Dynamic RAM)と同等の1μルールが必要となることが予測されます．

また，図2-9にIGBTモジュールの性能向上をインバータ動作時の電力損失で示します．IGBTの世代が進むにつれて電力損失が小さくなってきているのがわかります．

図2-10には同じくインバータ動作時の電力損失を動作周波数(PWMのキャリア周波数)の関係で示します．IGBTでは，新しくなるほどインバータの平均損失が改善されているのがわかります．

**FOM**
Figure Of Merit．性能指数．

**デザイン・ルール**
ICやLSIなどの半導体を設計・製造するときに微細加工を必要とするので，微細加工の最小線幅が製造プロセスによって決まっている．この最小線幅(1μや3μなど，また1μ以下をサブミクロンという)をLSIの高集積化に欠かせないルールとして定めている．

〈図 2-9〉 インバータの応用における電力損失の改善

〈図 2-10〉周波数と電圧を可変できる VVVF (Variable Voltage Variable Frequency) インバータにおける平均損失の比較

## モジュール化の動向

パワー・モジュールとは複数個の半導体チップを用途，目的に応じて結線し，一つのパッケージに収めた複合型半導体をいいます．

パワー・モジュールには第１章の表 1-7 に示したように，内蔵する主要チップの種類の違いにより，ダイオード・モジュール，サイリスタ・モジュール，トランジスタ・モジュール，MOS FET モジュール，および IGBT モジュールなどがあります．

これらパワー・モジュールは 1978 年頃から実用化がはじまり，その使いやすさのために急成長しているパワー・デバイスです，10 A 程度から 1000 A 程度のパワー・デバイスはほとんどモジュール・タイプとなりつつあります．

図 2-11 に IGBT モジュールの内部構造を示します．また，これらパワー・モジュールの特徴を図 2-12 のパワー・モジュールの結線の例をもとにしてつぎに示します．

① 電極端子とベース板がモジュール内部で絶縁基板により電気的に絶縁されており，放熱フィンを絶縁することなく，直接取り付けることができ，装置の小型化，軽量化および取り付けの省力化が図れる

② 電極端子がモジュールの上面にそろって設けられているので，ブスバーやパワー基板(ラミネート基板)による平面配線が容易にでき，配線の省力化ができる

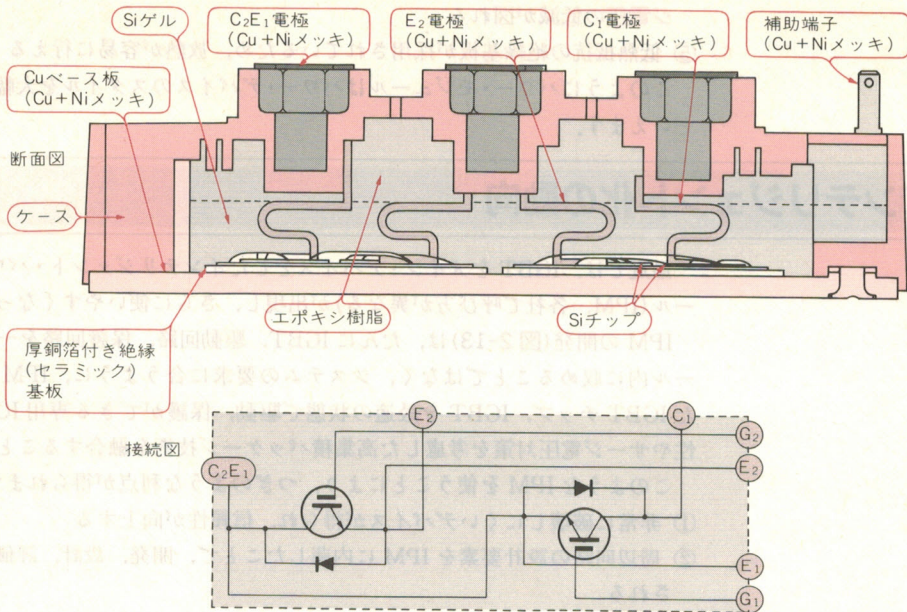
③ 用途に応じた駆動回路があらかじめモジュール内で配線されているため，配線の省力化が図れる

**ブスバー**

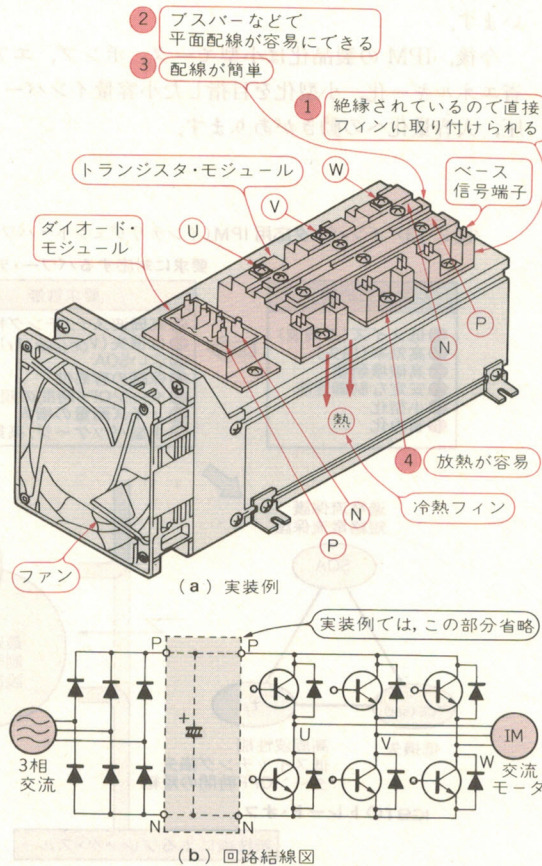
図 2-12 に示すように，パワー・モジュールなどの電極間およびコンデンサやリアクトルなどの電極間を接続するための板状の金属配線バーのこと．

**サージ電圧**

定常時の電圧にくらべ，ピーク値が非常に大きく，継続時間の非常に短い過渡的な電圧をいう．この場合の発生原因は誘導性負荷の開閉で，配線のインダクタンスに $L \times di/dt$ の値の電圧が発生する．

〈図 2-11〉 IGBT モジュールの内部構造

〈図 2-12〉 三相インバータの主回路をパワー・モジュールで構成した例

(a) 実装例

(b) 回路結線図

④ チップ状態で直接配線ができるので配線の低インピーダンス化ができ，サージ電圧の低減が図れる

⑤ 低熱抵抗の絶縁基板が採用されているため，放熱が容易に行える

このようにパワー・モジュールはパワー・デバイスのスタイルを大幅に変革したといえます．

## インテリジェント化の動向

最近では，IGBTをメイン・デバイスとしたインテリジェント・パワー・モジュール(IPM，各社で呼び方が異なる)が出現し，さらに使いやすくなっています．

IPMの開発(図2-13)は，たんにIGBT，駆動回路，保護回路を一つのモジュール内に収めることではなく，システムの要求に合うように，IPM用に設計したIGBTチップ，IGBTを最適の状態で駆動，保護ができる専用IC，耐ノイズ性やサージ電圧対策を考慮した高集積パッケージ技術を融合することです．

このようなIPMを使うことにより，つぎのような利点が得られます．

① 非常に破壊しにくいデバイスが得られ，信頼性が向上する

② 周辺回路の設計要素をIPMに内蔵したことで，開発，設計，評価時間が短縮される

③ 組み立て工数が削減できる

④ 装置が小型化できる

現在，IPMとして600 V/10～800 A，1200 V/10～800 Aの製品が市販されています．

今後，IPMの製品化は小型モータ，ポンプ，エアコン，家庭電化製品などの省エネルギー化，小型化を目指した小容量インバータへの使用と，一方では高耐圧，大容量化への動きがあります．

〈図2-13〉インバータ応用IPM(インテリジェント・パワー・モジュール)のコンセプト

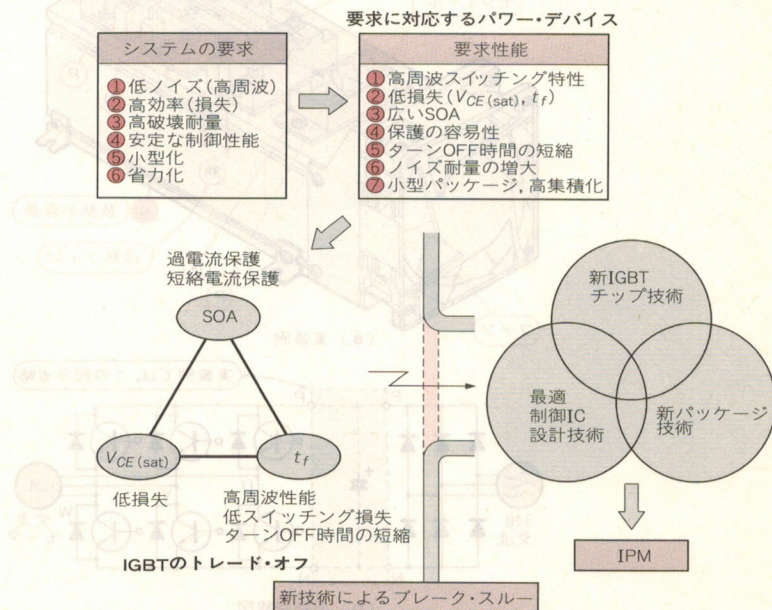
要求に対応するパワー・デバイス

システムの要求
1 低ノイズ(高周波)
2 高効率(損失)
3 高破壊耐量
4 安定な制御性能
5 小型化
6 省力化

要求性能
1 高周波スイッチング特性
2 低損失($V_{CE\,(sat)}$，$t_f$)
3 広いSOA
4 保護の容易性
5 ターンOFF時間の短縮
6 ノイズ耐量の増大
7 小型パッケージ，高集積化

過電流保護
短絡電流保護
SOA
$V_{CE\,(sat)}$
$t_f$
低損失
高周波性能
低スイッチング損失
ターンOFF時間の短縮
IGBTのトレード・オフ

新技術によるブレーク・スルー

新IGBTチップ技術
最適制御IC設計技術
新パッケージ技術
IPM

コラム

## パワー・デバイスの図記号

半導体の図記号はJIS，JEDEC(Joint Electron Device Engineering Counsel)などで提案されますが，最終的にはIEC(International Electric Committee)によって制定されます．

表2-Aに代表的な図記号を示します．正しく覚えて正しく使いましょう．

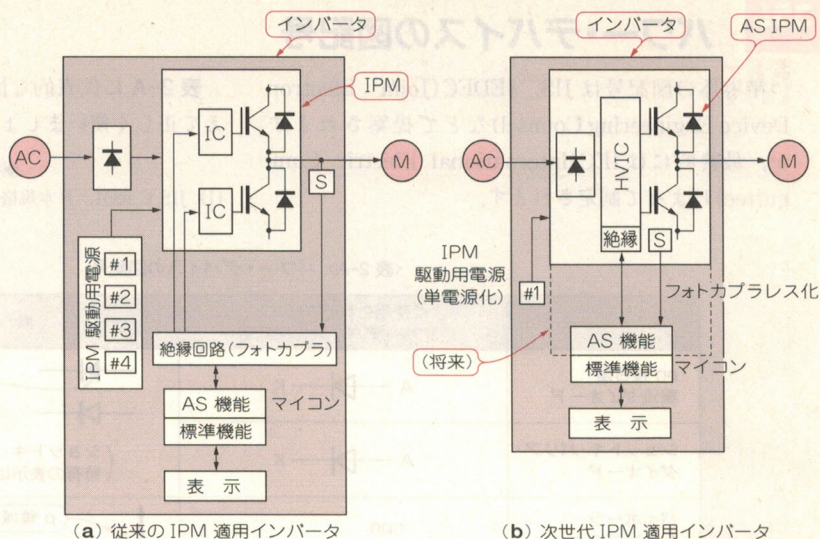
◆参考文献◆

(1) JIS C 0301，日本規格協会

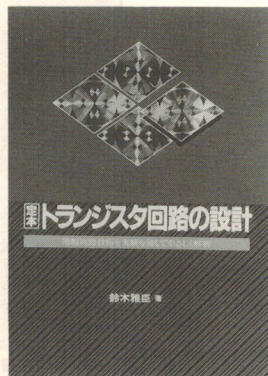
〈表2-A〉パワー・デバイスの図記号

| 分類 | よく使用されるパワー・デバイスの図記号 | 備考 |
|---|---|---|
| pn接合型整流ダイオード | A K | ぬりつぶしてもかまわない<br>(誤) |
| ショットキ・バリア・ダイオード | A K | (ショットキ・バリア・ダイオード特有の表示は提案されていない) |
| バイポーラ・トランジスタ<br>ダーリントン型もシングル型も表示は同じ | npn<br>B C E | p領域上のnエミッタを示す<br>n領域上のpエミッタを示す<br>pnpトランジスタ B C E |
| MOS型電界効果トランジスタ(MOS FET) | nチャネル・エンハンスメント型<br>G D S nチャネルが基板に接続している場合<br>pチャネル・エンハンスメント型<br>G D S | エンハンスメント型の電導チャネル<br>ディプリーション型の電導チャネル<br>p基板上のnチャネル<br>n基板上のpチャネル<br>絶縁ゲート |
| IGBT | nチャネル・エンハンスメント型<br>G C E | JEDECの提案<br>pチャネル・エンハンスメント型<br>G C E<br>nチャネル・ディプリーション型 |
| 逆阻止(3端子)サイリスタ | pゲート A K G<br>nゲート G A K | |
| 逆導通サイリスタ | A K G | ぬりつぶしてもかまわない<br>(誤) |
| GTO | A K G | |
| トライアック | $T_2$ $T_1$ G | |
| 静電誘導型トランジスタSIT | G D S | IECなどでまだ規定されていない |
| 静電誘導型サイリスタ | | IECなどで規定されていない文献により左図のような記号が使用された例がある |

〈図 2-14〉 IPM の将来

(a) 従来の IPM 適用インバータ　　(b) 次世代 IPM 適用インバータ

とくに小容量領域への展開ではトータル・システムのコスト低減や小型化を目的として，従来のインバータのシステムの一部や，IPM の周辺回路を IPM の中へ内蔵させ，より使いやすいものにしようとする動きもあります．

これには HVIC(High Voltage IC，第 3 章参照)を駆使して，たとえば出力電流をモニタするためのアナログ電流出力機能や，フォトカプラなしでマイコンから三相モータを直接制御できるという絶縁機能や，駆動電源の単電源化といったインテリジェントなシステムが内蔵され，IPM はトータル・インバータ・システムのサブシステムを形成する方向へと進んでいくものと思われます(図 2-14)．

また，非常に電力容量の小さい領域では，ワンチップの IC の中で構成する SOC(System On Chip)という考え方もあります．

第3章　パワーMOS FETとIGBTの動作と特徴

# MOSゲート・デバイスの構造を理解しよう

福持　泰明

MOSゲート・デバイスであるパワーMOS FETとIGBTについて，その構造と種類，特徴を紹介します．

## パワーMOS FETの動作と特徴

### ● パワーMOS FETとは

パワーMOS FETはPower Metal Oxide Semiconductor Field Effect Transistorの略です．回路図記号を図3-1に示します．

パワーMOS　FETの基本構造は1960年頃に開発され，70年代には縦型MOS FETが製品化されました．パワーMOS FETに求められる基本的な特性である低ON抵抗，高耐圧，量産性を満たす素子の出現は80年代になりました．

その後，15年の間に耐圧は数V～1500 V，電流は十数mA～数百A，外形はウルトラ・ミニからモジュール外形まで数千種類におよぶ製品が開発されています．

**縦型MOS FET**
IC内部に作られるMOS FETは電流を横方向に流す構造である．これに対し，パワーMOS FETはON抵抗を低くするために縦型のMOS FET構造をとり，電流密度を上げている．

**ウルトラ・ミニ**
電子機器の制御回路に使われるトランジスタなど超小型外形の呼称．大きさは，横1.6mm×縦0.8mm×高さ0.7mmの非常に小さい部品である．

### ● パワーMOS FETの種類

パワーMOS FETは大きく分けてnチャネル構造とpチャネル構造に分けられ，さらに信号がゼロのときにOFFになるエンハンスメント型と信号がゼロのときにONであるディプリーション型に分けられます(図3-2)．

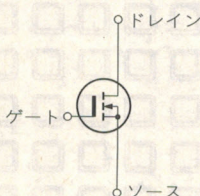
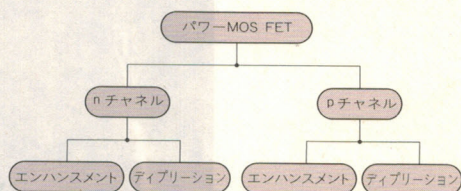
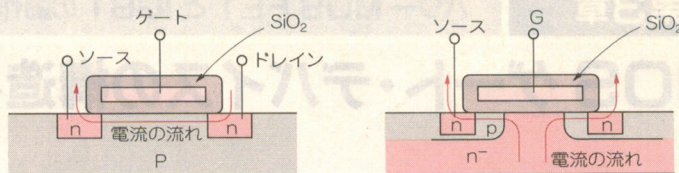
ただし，電力を扱う用途に使われるパワーMOS FETは，エンハンスメント型が主流となっており，とくに高耐圧(450 V以上)ではnチャネル・パワーMOS FETとなります．

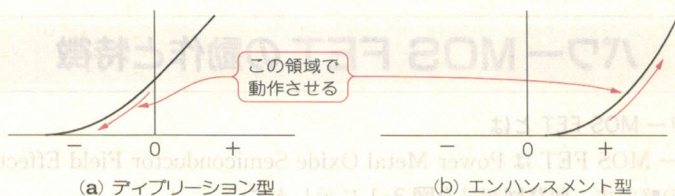
そこで，本稿では，以下のパワーMOS　FETの説明をnチャネル・パワーMOS FETを中心に行います．

### ● nチャネルとpチャネルの違い

nチャネルとpチャネルMOS FETの違いは，スイッチとする部分(チャネル部分)の層の違いです．nチャネルは，p層に酸化膜を挟んで正の電圧を印加することにより㊀の電荷がp層の表面に集まってきて，n層を形成してできます．

いっぽう，pチャネルは，n層に酸化膜を挟んで負の電圧を印加することにより㊉の電荷がn層の表面に集まってきてp層を形成してできます．このため，nチャネルとpチャネルは，利用したスイッチの電圧(ゲートの電圧)が違うことになります．

〈図3-1〉パワーMOS FETの記号例(nチャネル)

〈図3-2〉パワーMOS FETの種類

〈図3-3〉MOS IC とパワー MOS FET

(a) MOS IC の構造　(b) パワーMOS FET の構造

〈図3-4〉ディプリーション型とエンハンスメント型

(a) ディプリーション型　(b) エンハンスメント型

## ● ディプリーション型とエンハンスメント型

ディプリーション型とエンハンスメント型の違いは，ゲート電圧を印加していない状態でも電流が流れるか流れないかです．

これはFET(パワーMOS FETもFETに入る)を使用するときの状態をさしており，チャネルが枯渇(ディプリート)されるかエンハンス(増加)されるかによってできた言葉です．

このためディプリーション型では，電流の流れていた状態から流れない(とめる)状態で動作させ(図3-4(a))エンハンスメント型では電流のとまっていた状態から電流を増加させる動作(図3-4(b))となります．

## ● パワーMOS FET の構造

パワーMOS FETの構造は，図3-5の縦型二重拡散構造が主流です．

パワーMOS FETは図3-5の正方形の部分を一つの単位(セル)として動作し，ON抵抗を下げるためにセルをチップ上に数百個〜数万個造っています．パワーMOS FETのチップ写真を写真3-1，写真3-2に示します．

また，ゲート配線は，チップ(Si)から，層間絶縁膜によって絶縁された上に，

**縦型二重拡散構造**

シリコン・ウエハに半導体回路を形成する方法の一つ．図3-5の$n^-$シリコン基板にp層を拡散し，もう一度p層の中に$n^+$層を拡散(二重に拡散)する構造をさす．パワー・デバイスは大電流を流す目的から，拡散層を縦型に構成する．

〈写真3-1〉パワーMOS FET チップ

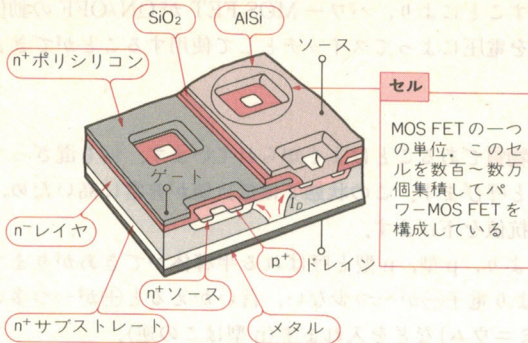
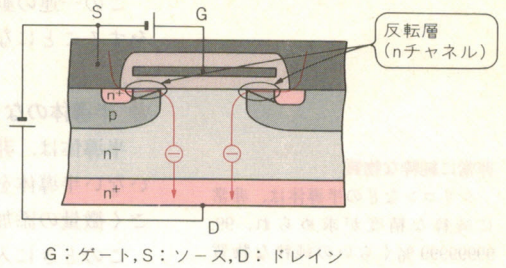
〈写真3-2〉パワーMOS FET チップの拡大(セル部)

〈図3-5〉パワーMOS FETの構造

SiO2 AlSi ソース $n^+$ポリシリコン セル ゲート $n^-$レイヤ $p^+$ ドレイン $n^+$ソース $n^+$サブストレート メタル

MOS FETの一つの単位．このセルを数百～数万個集積してパワーMOS FETを構成している

〈図3-6〉パワーMOS FETの動作

G：ゲート，S：ソース，D：ドレイン

**ポリシリコン**で配線させ，層間絶縁膜によって覆っています．

つぎに，ソース配線はこの層間絶縁膜の上にあります．ソース配線とチップ(Si)上のコンタクトはセル中心部分にあたる層間絶縁膜とゲート・ポリシリコンに穴をあけた構造にしておき，電極を取り出しています．

このように，チップ上のほぼ全面がゲート配線となり，ソース配線が層間絶縁膜をはさんで取り出された構造になっています．

**ポリシリコン**

多結晶シリコン．半導体に使われるシリコンは，ふつう単結晶(結晶が一つ)のものを用いるが，これでは電気抵抗が高くなる．そこで，小さな結晶の粒子を多く(ポリ)集めたシリコンを用い，それに不純物を混ぜて抵抗を下げたものがポリシリコン．

## ● MOS ICとパワーMOS FETの違い

MOS ICは，マイコンやメモリ，専用ICなど，ふつうよく使われるICの通称です．パワーMOS FETのMOSと同じMetal Oxide Semiconductor ICの略です．構造も同じように半導体の上に酸化膜があり，その上に電極(金属)が造られています．

ただし，MOS ICは電流の流れる道がパワーMOS FETとはだいぶ違います．MOS ICは，横方向に電流を流し，パワーMOS FETは前項で説明したように縦方向に流します(図3-3)．

この違いは，つぎの理由によるものです．

①MOS ICは，多くのスイッチを別々に動かす必要があり，ドレインとソースを一組ずつ別々にもつ必要がある(パワーMOS FETのドレインはすべて共通)

②パワーMOS FETは大電流を流すため，ドレインとソースの一組(セル)を多く集積する必要がある

③パワーMOS FETでは耐圧を出すために，n層を厚くする必要があり(MOS ICではp層)，横方向に電流を流すセル・サイズが大きくなってしまう

## ● パワーMOS FETの動作

パワーMOS FETは，ドレインが正電圧，ソースが接地の状態で，ゲートも接地され動作していない状態から，ゲートに正電圧が印加されたところから動作がスタートします．

ゲートに正の電圧を印加すると，図3-6の上部p層中の負電荷がゲート電極と向かいあっているp層の表面に集まってきてn層に反転し，図3-6の反転層(nチャネル)を形成します．すると$n^-$層と表面の$n^+$部がnチャネルにより結ばれ，電子がソースS→上部$n^+$層→nチャネル→n層をとおり，ドレインDに流れ，電流がドレインからソース(電流は電子の流れとは逆であるため)に流れたことになり，パワーMOS FETがONします．

続いて，ゲート電圧を正電圧から接地または負電圧にもどすとnチャネルがなくなり，上部p層と$n^-$層の間に電流が流れなくなり(ダイオードと同じ形になる

ため)，OFF となります．

この一連の動作を繰り返すことにより，パワー MOS FET が ON/OFF の動作をすることになり，ゲートを電圧によってスイッチとして使用することができます．

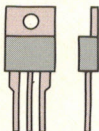
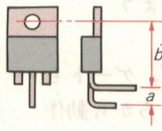
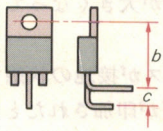
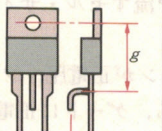
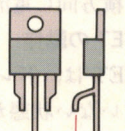
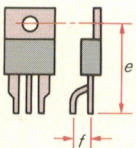
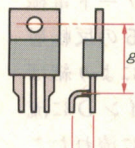
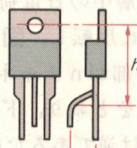
## ● 半導体のなりたち

半導体は，**非常に純粋な物質**であることはよく知られています．何も混ざっていない半導体を真性半導体と呼びます．この状態では抵抗値が非常に高いため，ごく微量の添加物を入れ抵抗値を下げます．

このときに入れる物質により，p型，n型と呼ばれる半導体ができあがります．p型半導体は，半導体(Si)より電子㊀が一つ少ない，言いかえると㊉が一つ多い物質 B(ホウ素)，Al(アルミニウム)などを入れます(n型はこの逆)．

しかし純粋な半導体の中にも不純物があり，少しの電子が存在します．このため，正の電圧を酸化膜をはさんで印加すると，コンデンサと同じように，㊀が静電誘導され表面に集まってきます．すると表面は，最初は㊉の多かったp型がだんだん㊀が多くなり，㊉と等しくなり，最後には㊉より㊀が多くなり，n型となります．

この変化を反転と呼び，この反転でできた層を反転層(チャネル)と呼びます．

このように半導体，真性半導体のところから㊉が多ければ p，㊀が多ければ n となる特性があります．

パワー MOS FET の特性とドライブ回路の設計法については，次章以降で詳しく解説します．

**非常に純粋な物質**
シリコンなどの半導体は，非常に純粋な精度が求められ，99.99999999％くらいの純粋な物質がよい．9が10個も並ぶことからテン・ナインなどとも呼ばれている．

## ● パワー MOS FET のフォーミング

パワー MOS FET は電源回路で使用されることが多いため，パッケージの沿面距離を延ばしたり，高さを低くしたりする種々のフォーミングが必要となります．このため，メーカが標準フォーミング外形をいろいろ用意しています．

標準フォーミングの外形例を図 3-7 に示します．

〈図 3-7〉標準リード・フォーミング外形(その他テーピング仕様もある)

# IGBT の動作と特徴

## ● IGBT とは

IGBT(Insulated Gate Bipolor Transistor)は日本語では絶縁ゲート型バイポーラ・トランジスタといいます．MOS FET の高速スイッチング，電圧駆動特性と，バイポーラ・トランジスタの低 ON 電圧特性をワンチップに構成したパワー素子です．

図3-8(a)に示すように，IGBT の図記号は MOS ゲートをもつバイポーラ・トランジスタとなっています．

IGBT の用途別の特徴を図3-9 にまとめます．この図からわかるように，同じ IGBT であっても用途に合わせた最適化が必要です．もし違う用途の IGBT を使用した場合，IGBT が破壊し機器が停止してしまい，最悪の場合システムの破壊につながることもあります．

IGBT は最近の**パワー・エレクトロニクス分野**においてもっとも注目されている素子のひとつです．チップ構造設計の最適化や**大容量メモリに使われているプロセス技術**の応用により，近年，大幅な特性の改善が進んできました．

IGBT は**汎用インバータ**，**AC サーボ**や無停電電源(UPS)，スイッチング電源などの産業分野をはじめ，電子レンジ，炊飯器，ストロボなどの民生機器分野へと応用が拡大し，従来のパワー・トランジスタを凌駕しつつあります．

IGBT は，さらに次世代への開発が進んでおり，新しいチップ構造を用いた，より低 ON 電圧のものが開発され，応用装置の低損失化や高効率化がはかられていくと考えられます．

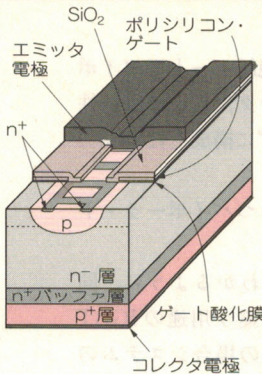
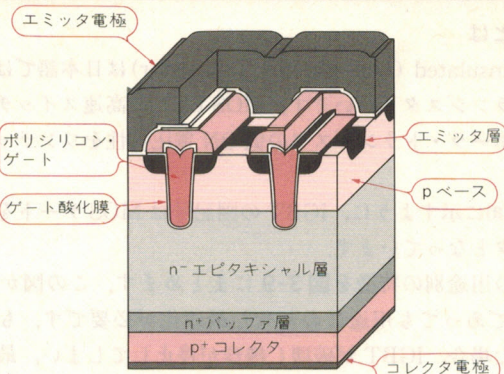
## ● IGBT の構造

▶ IGBT のほとんどは n チャネル縦型二重拡散構造

現在量産されている IGBT は，一部のオーディオ・パワー・アンプ用の p チャネル型を除いて，ほぼすべて，n チャネル型の縦型二重拡散構造となっています．

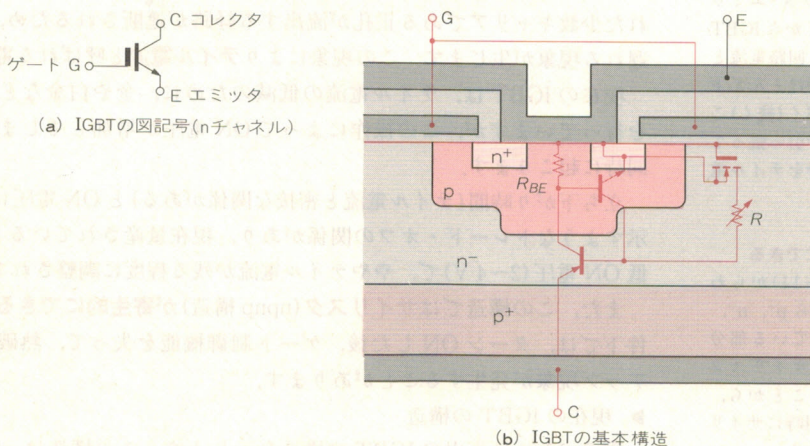
IGBT の基本構造は，図3-8(b)に示したように，パワー MOS FET の基本構造において，コレクタ(ドレイン)側の $n^+$ 層を $p^+$ 層へ変更し，pn 接合を 1 個追加したものとなります．ON 時に $p^+$ 層より $n^-$ 層へ打ち込まれる正孔(＝ホール：プ

**パワー・エレクトロニクス分野**
電子的な手段によって電気回路の主回路で，大電流や高耐圧を制御して，電力の変換や制御を行う分野．

**大容量メモリに使われているプロセス技術**
4 M ビット・メモリや 16 M ビット・メモリに使用されている微細加工技術で，数 nm ルール以下のデザイン・ルールの半導体加工技術．

**汎用インバータ，AC サーボ**
モータを制御する電子応用機器の汎用インバータは，ベルト・コンベア，ファン制御，ポンプなどの制御に，AC サーボはロボット，半導体製造装置のモータ制御に使用されている．

〈図3-8〉IGBT の基本構造と図記号

(a) IGBTの図記号(nチャネル)

(b) IGBTの基本構造

〈図 3-9〉用途別 IGBT 各種比較表

| 用途 | | インバータ | ストロボ | 電圧共振 |
|---|---|---|---|---|
| 構造 | | $SiO_2$, ポリシリコン・ゲート, エミッタ電極, $n^+$, p, $n^-$層, $n^+$バッファ層, $p^+$層, ゲート酸化膜, コレクタ電極 | エミッタ電極, ポリシリコン・ゲート, ゲート酸化膜, エミッタ層, pベース, $n^-$エピタキシャル層, $n^+$バッファ層, $p^+$コレクタ, コレクタ電極 | |
| ライフタイム・コントロール | | あり | なし | あり |
| 特徴 | | ・電圧駆動<br>・高速スイッチング<br>・低$V_{CE(sat)}$<br>・短絡耐量　あり | ・電圧駆動<br>・大電流密度 2000A/cm²<br>・低$V_{CE(sat)}$<br>・小型パッケージ | ・電圧駆動<br>・高速スイッチング<br>・低$V_{CE(sat)}$<br>・小型パッケージ |
| 電気的特性 | 電圧 | 1700V (max) | 400V (max) | 900V (max) |
| | 電流 | 1000A (max) | 220A (max) | 60A (max) |
| | $t_f$ | 0.2μs | 2μs | 0.3μs |
| | 電流密度 | 75A/cm² (at 1200V) | 2000A/cm² (at 400V) | 200A/cm² (at 900V) |
| | 短絡耐量 | 10μs | − | − |
| | 駆動電圧 | 15V | 5V | 15V |
| | 外形 | ディスクリート, MOD 各種 | MP-3 | TO-3PL |

ラス電荷)は電子(＝エレクトロン：マイナス電荷)を引きつけるため，$n^-$層の電子密度が増加し，$n^-$層の抵抗は激減します．

これが，パワーMOS FET にくらべ，IGBT の ON 電圧が低くなるという大きな特徴となります．

しかし，このトランジスタ構造はターン OFF 動作時に MOS FET 構造より遅れて OFF します．さらに，その MOS FET 構造のターン OFF により，蓄積された少数キャリアである正孔が流出する経路が遮断されるため，ターン OFF が遅れる現象が生じます．この現象により**テイル電流**と呼ばれる電流が生じます．

現在の IGBT は，テイル電流の低減のために，金や白金などの不純物の拡散を行っていますが，この操作によって ON 電圧が増加してしまうという問題も同時に起こります．

立ち下がり時間(テイル電流と密接な関係がある)と ON 電圧には，図 3-10 に示すようなトレード・オフの関係があり，現在量産されている IGBT の大半は，低 ON 電圧(2～4 V)で，ややテイル電流が残る程度に調整されています．

また，この構造では**サイリスタ**(npnp 構造)**が寄生的にできる**ため，特殊な条件下では，ターン ON した後，ゲート制御機能を失って，熱破壊に至るラッチアップ現象が発生することがあります．

▶ 現在の IGBT の構造

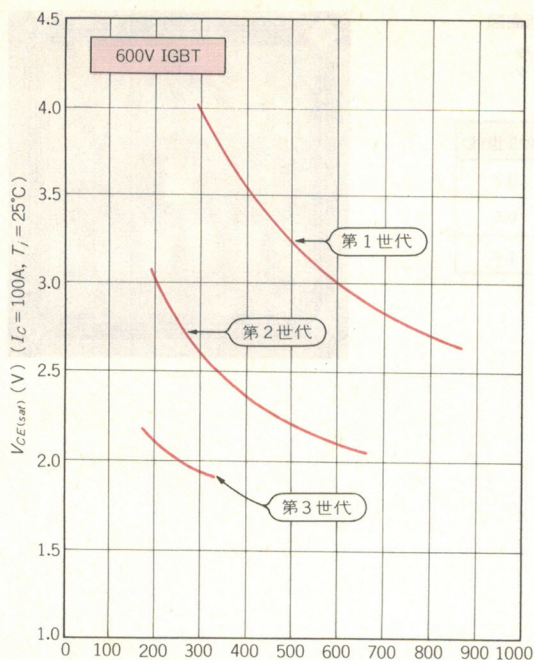
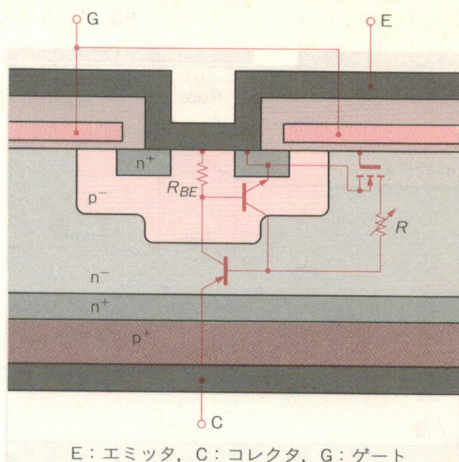
図 3-11 に量産中の IGBT の構造を示します．この構造は，OFF 時に p ウエ

**テイル電流**

IGBT は$n^-$層に p 層からのホール注入をすることにより，伝導度変調効果を起こし，抵抗値を下げている．このとき$n^-$層に進入したホールは，コレクタ-エミッタ間の電圧が上昇してから IGBT の外に出てくるため，回路電流としてはいったん電流がほとんど下がったあとに電流が引く(続く)ことになる．この電流が引っ張っている(続いている)部分をテイル電流という．

**サイリスタが寄生的にできる**

IGBT の構造(図 3-11)からわかるように，下側から$p^+$，$n^-$，$p^-$，$n^+$の構造となっている部分があり，この部分がサイリスタ(npnp)と同じであることから，IGBT を製造すると同時にサイリスタ構造もできてしまう．

〈図 3-10〉IGBT のトレード・オフ・カーブ

〈図 3-11〉非ラッチアップ IGBT の構造

E：エミッタ，C：コレクタ，G：ゲート

ル層より $n^-$領域内に成長する空乏層がコレクタの $p^+$に接触してしまうパンチ・スルー現象の防止や，$p^+$より $n^-$へのホール注入量の制限などの目的のため，$p^+$と $n^-$の間に $n^+$バッファ層が挿入されています．

このように，現在の IGBT は一部の用途のものを除きノンラッチアップ化されていますので，実使用上でラッチアップ現象が問題となることはあまりありません．

IGBT は，デバイス・シミュレーションや新世代の微細化プロセス技術の採用によって，上記のようなトレード・オフの改善による ON 電圧の低減を目的とした基本的な改善が加えられ，第1，第2，第3世代の IGBT へと進化してきました．それらの改善は，おもにチップ表面に形成される，MOS FET 構造の微細化によって行われてきました．

図 3-12 に第2世代 IGBT と第3世代 IGBT のセル構造の比較を，**写真 3-3** に第3世代品のチップ写真を示します．

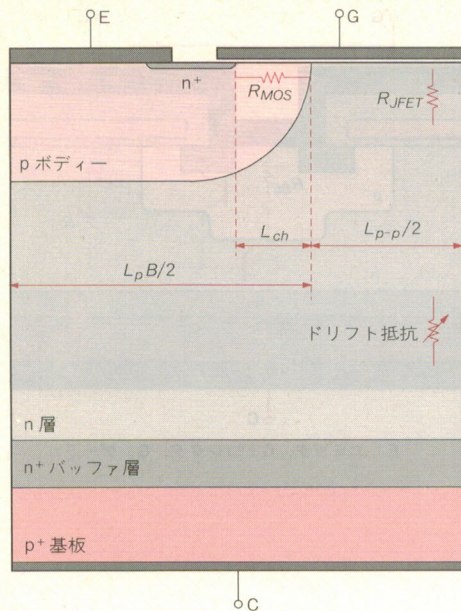
▶ ON 電圧低減の限界――トレンチ技術

IGBT も，従来は MOS FET と同様の手段を用いてチップ単位面積当たりのセル数を増すことによって，ON 電圧の低減を行ってきました．

しかし，この微細化による ON 電圧の改善には，シリコン・デバイスにおいては，ある限界があり，現在の第3世代 IGBT は，ほぼ，その限界性能に達したと考えられています．

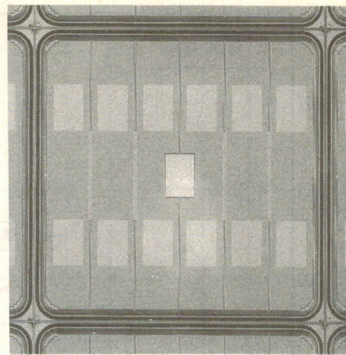
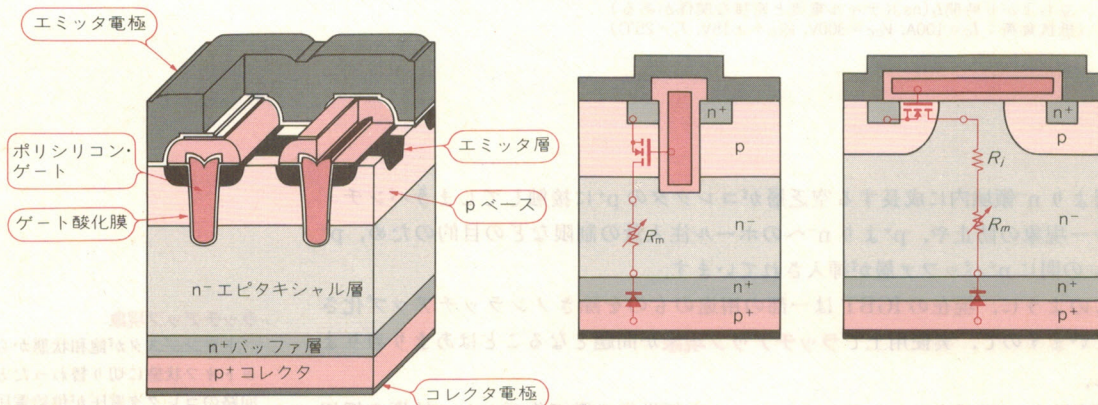
**ラッチアップ現象**

トランジスタが飽和状態からカットオフ状態に切り替わったとき，回路のコレクタ電圧が供給電圧にもどらない状態がラッチアップ．代わりに，コレクタ特性のアバランシェ領域での安定動作点がわかる．

〈図 3-12〉 第 3 世代 IGBT の微細化

IGBTのセル断面図

E：エミッタ
C：コレクタ
G：ゲート

| | 従来品 | 第 3 世代 |
|---|---|---|
| $L_{ch}$ | 1.0 | 0.3 |
| $L_{p}B$ | 1.0 | 0.5 |
| $L_{p\text{-}p}$ | 1.0 | 1.4 |

〈写真 3-3〉 第 3 世代の IGBT チップ

〈図 3-13〉 IGBT のトレンチ構造

（a） トレンチIGBTの構造　（b） トレンチIGBT　（c） 従来型IGBT

**トレンチ技術**

英語で Trench：溝を意味する．半導体のチップ表面に狭く，深い U 字型の溝を掘って，その側面に MOS FET のゲートを形成する技術．

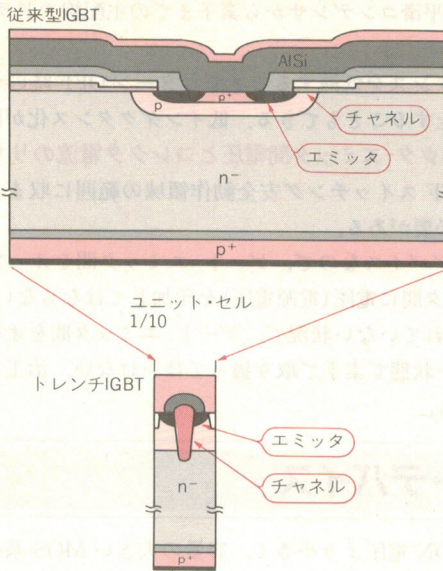
さらに ON 電圧の低減を目的として採用されたのが，図 3-13 に示すような**トレンチ技術**です．

これは，チップ表面に狭く深い溝を形成し，その側面に MOS FET を形成する構造です．

図 3-14 に示すように，従来の構造よりも大幅な単位セルの微細化が進んでいます．

トレンチ IGBT は，高度なプロセス技術が必要で，低 ON 電圧化により破壊耐量が低下するなどの理由のため実用化が遅れていました．

しかし，大容量メモリ用のプロセス技術を採用し，チップ構造の最適化によって，十分な耐圧，破壊耐量がありながら従来構造より大幅に ON 電圧を低減したものが開発されています．

〈図3-14〉トレンチ構造のIGBTと従来型IGBTとのユニット・セルの比較

● IGBTの動作

IGBT(nチャネル型)の動作原理について，図3-8(b)をもとに説明します．

▶ ターンON

IGBTがターンONする動作を順に説明します．

① ゲート-エミッタ間に十分な正の電圧を印加することにより，表面のMOS FETがターンONする

② コレクタ側の$p^+$層と$n^-$層間が順バイアスされ，$p^+$層より$n^-$層へ正孔注入が起こる．

③ 注入された正孔のプラス電荷と同じだけの電子が$n^-$層に集まり，$n^-$層の抵抗低下〔これは電導度変調(Conductivity　Modulation)と呼ばれる〕が起こり，IGBTはON状態となる．

ON電圧は，$p^+n^-$接合により接合電圧が加わりますが，$n^-$層の抵抗値が，電導度変調により1桁以上低下するため，ON抵抗の大半を$n^-$層が占めるようになる高耐圧(300V以上)では，MOS FETより低ON電圧となります．したがって，IGBTは高耐圧化に有効なデバイスであることがわかります．

▶ ターンOFF

IGBTがターンOFFする動作を順に説明します．

① ゲート-エミッタ間の電圧を低下させると，表面のMOS FETがターンOFFする．

② 正孔注入が停止し，すでに注入された正孔も寿命がつきて減少する．残留中の正孔は$p^+$層へ直接流出して(これがテイル電流と呼ばれる)，流出が完了した時点でOFF状態となる．

● IGBT使用上のポイント

IGBTはパワーMOS FETにくらべ，高耐圧で低ON電圧化が容易なため，大電流領域までの製品化が進んでいます．

使用上の基本的な注意をつぎに示します．

① 高速スイッチング(高電流変化率，高電圧変化率)素子であるので，動作速度に見合った実装(平滑コンデンサから素子までの主配線やドライブ回路の配線)を行う．

配線インダクタンスを低減することで，ターンOFF時のサージ電圧による素子の破壊を防止することもできる．低インダクタンス化が困難な場合，ターンOFF時の**コレクタ-エミッタ間電圧とコレクタ電流のリサージュ波形**が，前述のターンOFFスイッチング安全動作領域の範囲に収まるように，スナバ回路などを使う必要がある．

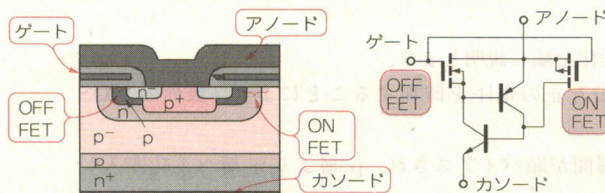
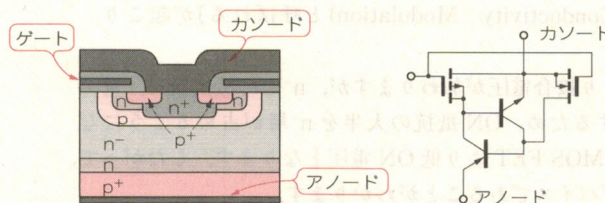
**コレクタ-エミッタ間電圧とコレクタ電流のリサージュ波形**
オシロスコープで，パワー・デバイスのスイッチング波形を観測する場合，1チャネルで電圧，2チャネルで電流(あるいは逆)を測定する．この観測波形をXY入力で表示すると電圧をX軸，電流をY軸とし，時間で変化していく電圧電流の軌跡を描く．この波形をリサージュ波形という．

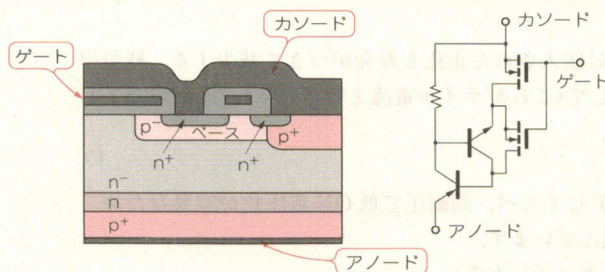
② MOSゲート・デバイスなので，ゲート-エミッタ間をオープンにしたまま，コレクタ-エミッタ間に電圧(電源電圧)を印加してはならない．
③ 静電対策の行われていない状況で，ゲート-エミッタ間をオープンにしたり，アースしていない状態で素手で取り扱ってはいけない．治工具も人体もアースを取る必要がある．

## その他のMOS系パワー・デバイス

最近，IGBTのON電圧より小さく，容量の大きいMOS系パワー・デバイスが発表されています．

これらは，従来のMOS系パワー・デバイスを越え，より高耐圧，大容量の用

〈図3-15〉MCT(CMOS Controlled Thyristor)の断面構造と等価回路

(a) MCTの断面構造と等価回路(pチャネル)

(b) MCTの断面構造と等価回路(nチャネル)

〈図3-16〉EST(Emitter Switched Thyristor)の断面構造と等価回路

途をねらいとしています．発表されたデバイスは，MCT(CMOS Controlled Thyristor，図3-15)，EST(Emitter Switched Thyristor，図3-16)，BRT(Base Resistance cotrolled Thyristor，図3-17)，IEGT(Injection Enhanced insulated Gate bipolar Thyristor，図3-18)，DGMOS(Double Gate MOS，図3-19)などがあげられます．

コラム

## ノンパンチスルー(NPT)型IGBTとパンチスルー(PT)型IGBT

ノンパンチスルーとパンチスルーの違いは，IGBTに用いれている基板の種類です．

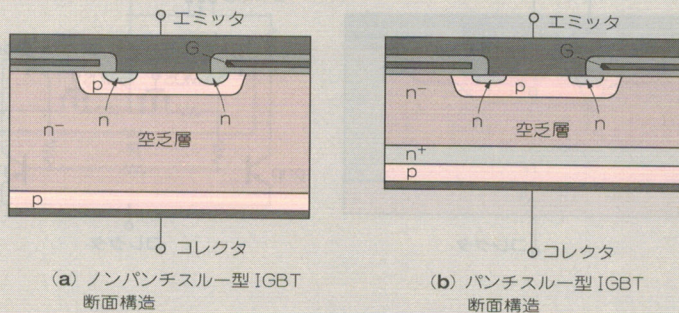
図3-A(a)がノンパンチスルー型IGBT，(b)がパンチスルー型IGBTの断面構造です．図からわかるようにノンパンチスルー型IGBTは，$n^-$層が厚く，p層が薄い構造をし，パンチスルー型IGBTは，$n^-$層が薄く，p層が厚く，$n^-$とp層の間に薄い$n^+$層が挟まれる構造となっています．この構造の違いにより，IGBTのコレクタに正電圧，エミッタに負電圧が印加されたときに広がる空乏層(電子⊖，ホール⊕の電荷がない層)の部分が違うことになります．

ノンパンチスルー型IGBTでは，IGBTに加わる電圧が最大の時(IGBTのブレーク・オーバ電圧時)に広がる空乏層は全体の70%～80%ですが，パンチスルー型IGBTでは全面(100%)となります(図3-15)．

これらの構造と空乏層の広がりの違いにより，ノンパンチスルー型IGBTとパンチスルー型IGBTの間には表3-Aのような違いが表れます．

表よりノンパンチスルー型IGBTは高耐圧製品に，パンチスルー型は，高周波製品に向いていることがわかります．このため，現在はパンチスルー型IGBTが一般的となっています．

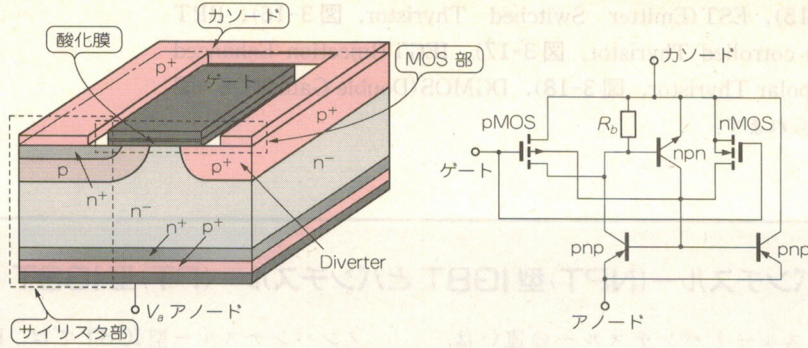
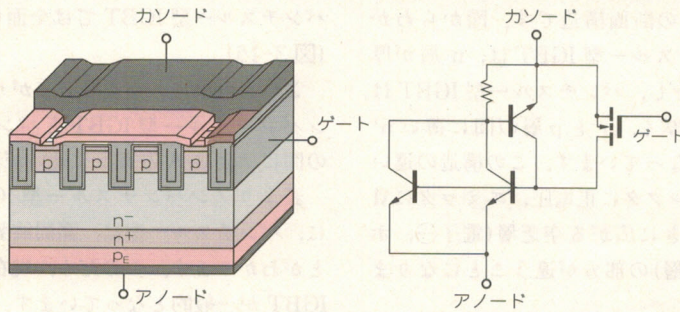
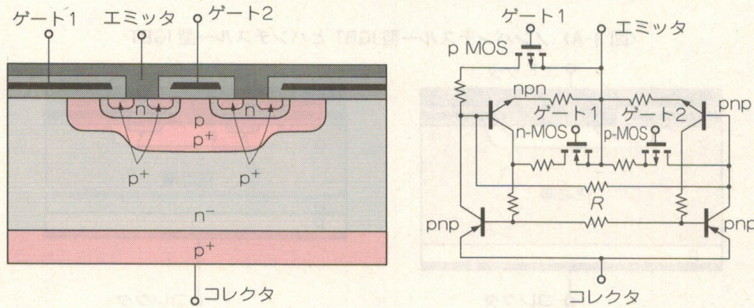
〈図3-A〉ノンパンチスルー型IGBTとパンチスルー型IGBT

(a) ノンパンチスルー型IGBT 断面構造

(b) パンチスルー型IGBT 断面構造

〈表3-A〉ノンパンチスルー型IGBTとパンチスルー型IGBTの比較

| | $V_{CE(sat)}$ 上段2000V以下 下段2000V以上 | 高耐圧 | $t_f$ | テイル損失 | 短絡耐量 | スイッチングSOA | 量産性 上段2000V以下 下段2000V以上 |
|---|---|---|---|---|---|---|---|
| ノンパンチスルーIGBT | △ | ◎ | ○ | △ | ◎ | ◎ | △ |
| | ○ | | | | | | ○ |
| パンチスルーIGBT | ◎ | △ | ◎ | ○ | ○ | ○ | ○ |
| | ○ | | | | | | △ |

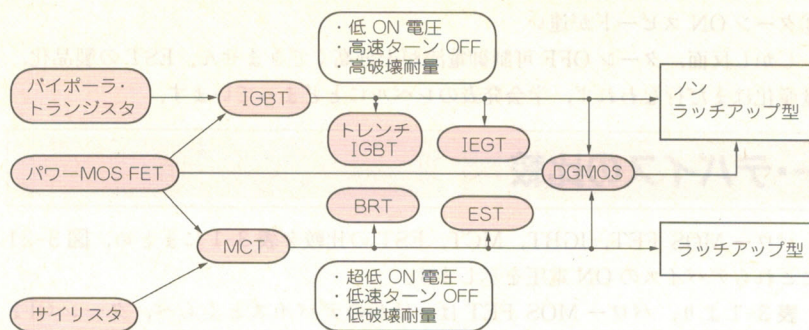
◎：非常に優れている，○：優れている，△：劣っている．

〈図 3-17〉 BRT(Base Resistance controlled Thyristor)の断面構造と等価回路

〈図 3-18〉 IEGT(Injection Enhanced insulated Gate bipolar Transistor)の断面構造と等価回路

〈図 3-19〉 DGMOS(Double Gate MOS)の断面構造と等価回路

これら新しい MOS 系パワー・デバイスは，いずれもサイリスタ構造により，低 ON 電圧化を目指し，積極的にサイリスタの動作を利用して動作させるラッチアップ型とサイリスタ動作を抑制して使用するノンラッチアップ型に分けられます(図 3-20)

ノンラッチアップ型パワー・デバイスの特徴は，低 ON 電圧，高速ターン OFF，高破壊耐量であり，ラッチアップ型パワー・デバイスの特徴は，超低 ON 電圧，低速ターン OFF，低破壊耐量であることです．このため，パワー・デバイスで必要な，超低 ON 電圧，高速ターン OFF，高破壊耐量を実現させるために種々のデバイスが登場しています．

つぎに MCT，EST を例にとり，その構造および動作を説明します．

〈図3-20〉MOS系パワー・デバイスの動作比較

## ● MCT

MCTには，現在nチャネルのものと，pチャネルのものがあります(図3-15)．ここでは，まず最初に製品化されたpチャネルMCTについて説明します．

MCTの構造は、縦型三重拡散構造で，シリコン基板に$n^+$を用いp層をエピタキシャル成長させたものを用います．MCTの動作は，ゲート電圧に負の電圧を印加すると，上部のON FET部のn層がp層に反転しホールが流れ，このホール電流が下部pnpトランジスタを動作させ，最後に上部pnpトランジスタが動作し，サイリスタ動作となり，電流がアノードからカソードに流れます．

いっぽうMCTのOFF動作は，ゲート電圧を0Vまたは正電圧にすると，上部pnpトランジスタのベース-エミッタ間がOFF FETによりショートされてOFFし，その後下部npnトランジスタがOFFし電流が切れます．

このような構造と動作をもつMCTの特徴は，つぎのとおりです．

①電圧駆動である
②高耐圧でもON電圧がかなり低い
③ターンONスピードが速い
④ゲートしきい値を越えるとONする

しかし反面，ターンOFFできる電流(可制御電流)が十分高くできない，三重拡散といった複雑な構造が量産化には難しく，ターンOFF時間が$t_w$=1 μs～2 μsと遅い欠点があります．

MCTの製品化，量産化は現在されていますが，当初のねらいであった高耐圧，大電流品でなく製品もゲート駆動条件が厳しく，使用しにくいのが実状です．

## ● EST(Emitter Switched Thyristor)

ESTは，IGBTとサイリスタを横に並べた形をしており，縦型二重拡散構造(図3-16)で，シリコン基板に$p^+$を使い，$n^+$層と$n^-$層をエピタキシャル成長させたものを用います．

ESTのON動作は，ゲートに正の電圧を印加すると上部$p^-$ベースが$n^-$層に反転し，電子がカソードから流れ，下部$p^+$層から$n^-$層にホールの注入が起こり，下部pnpトランジスタが動作し，つぎに上部npnトランジスタが動作し，サイリスタ動作となり電流がアノードからカソードに流れます．

いっぽうESTのOFF動作は，ゲート電圧0Vにすると上部$p^+$ベース層で反転していたn層が$p^-$に戻り，カソードよりの電子の注入がなくなり，pnpトランジスタがOFFし，つぎに上部npnトランジスタがOFFし電流が切れます．

このような構造と動作をもつESTの特徴は，つぎのとおりです．

①電圧駆動である

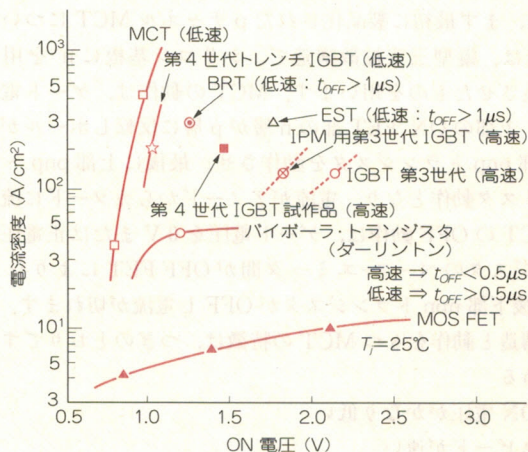
②ON 電圧が高耐圧でも低い
③ターン ON スピードが速い

しかし反面，ターン OFF 可制御電流が十分高くできません．EST の製品化，量産化はまだ行なわれず，学会発表のレベルにとどまっています．

## MOS 系パワー・デバイスの比較

パワー MOS FET，IGBT，MCT，EST の比較を表 3-1 にまとめ，図 3-21 にこれらデバイスの ON 電圧を示します．

表 3-1 より，パワー MOS FET は，ほかのデバイスとくらべ，ターン OFF 時間が速く，高速スイッチング用としてはよいが，高耐圧，大容量化には適して

〈図 3-21〉各種 MOS 系パワー・デバイス

〈表 3-1〉各種 MOS 系パワー・デバイスの比較

| | | パワー MOS FET | IGBT | MCT | EST |
|---|---|---|---|---|---|
| 記号 | | | | | |
| 静特性 | | $I_D$, $V_{GS}$, $V_{DS}$ | $I_C$, $V_{GE}$, $V_{CE}$ | $I_A$, $V_{AK}$ | $I_A$, $V_G$, $V_{AK}$ |
| 特徴 | 駆動 | ◎（電圧） | ◎（電圧） | ◎（電圧） | ◎（電圧） |
| | 高耐圧 | △ | ○ | ◎ | ◎ |
| | 増幅度 | ○ | ◎ | ◎ | ◎ |
| | 飽和電圧 | △ | ○ | ◎ | ◎ |
| | ターン ON 時間 | ◎ | ◎ | ◎ | ◎ |
| | ターン OFF 時間 | ◎ | ○ | △ | △ |
| | 破壊耐量 | ◎ | ○ | △ | △ |
| | 並列運転 | ○ | △ | ー | ー |

◎：非常に優れている　○：優れている　△：劣る

いないことがわかります．またIGBTとMCT，ESTを比較してみると，IGBT以外は破壊耐量が低く実使用上問題が起きるものと予想されます．

また，図3-21から第4世代トレンチIGBTは，ON電圧も大電流領域まで低く，ESTやBRTより性能が良く，MCTにせまるデバイスであることがわかります．

これらのことから高速スイッチング用途としては，パワーMOS FETが，高耐圧，大容量用途としてはIGBTが最適であると考えられます．

## MOS系パワー・デバイスの将来の動向

前項において新MOS系デバイスがMCT，EST，BRTなどいろいろ提唱されているなかで，パワーMOS FETとIGBTが最適であることがわかりました．このためMOS系パワー・デバイスのこれからとしては，シリコン以外の材料でつくられたデバイスの研究が行われていくものと考えられます．

ただ，これらの研究が量産にいたるまでには非常に多くの時間が必要となり，10年～20年後と予想されます．

第4章 パワーMOS FETとIGBTのドライブ回路を設計するための特性の見方

# パワー・デバイスの特性とその意味

由宇　義珍

**ドライブ回路の設計に必要な特性**

ドライブ回路は，ただたんに素子をON/OFFすることだけではなく，迅速かつ安全なスイッチング動作や，ON状態，OFF状態での電力損失を低く抑えることを考えなくてはならない．

MOSゲート・デバイスの代表例として，MOS FETとIGBTについて，まず，**ドライブ回路の設計に必要な特性**について説明します．次章以降でこれらの特性からドライブ回路の設計法を紹介します．

MOSゲート・デバイスは，バイポーラ・トランジスタと比較して信号入力部の構造がまったく異なるため，MOSゲートの特性についてよく認識することが重要です．

## MOS FETのドライブ回路の設計に必要な特性の見方

**規定の基準点温度で最大電力損失 $P_D$**

パワー・デバイスでは，かならず最大電力損失が定格値として規定されている．ここでいう電力損失は，Power Lossではなく，Power Dissipationの意味で，ある基準点温度(熱抵抗を規定している基準点と同一)での許容電力損失をさしている．

この最大電力損失$P_D$は次式で表される．

$$P_D=\frac{T_j(\max)-T_c}{R_{th(j-c)}}(\mathrm{W})$$

$T_j(\max)$：定格最大接合(またはチャネル)温度．MOS FETやIGBTは通常150℃で規格化される

### ● ON抵抗($r_{DS(ON)}$)

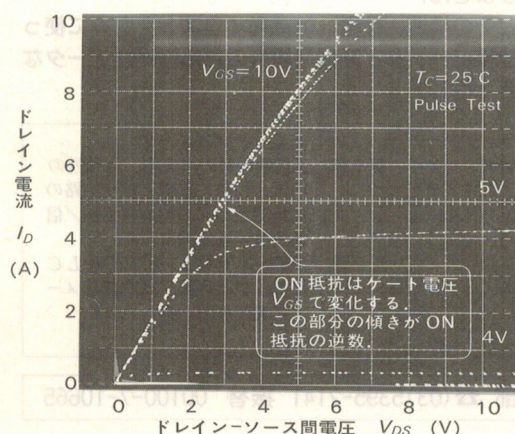
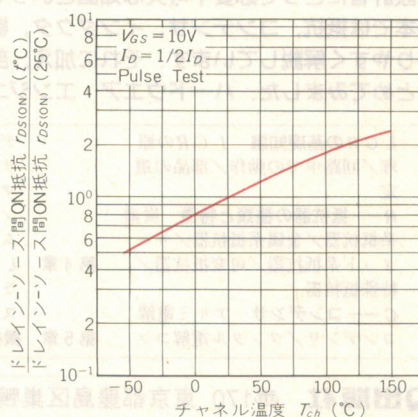
パワーMOS FETのON抵抗(ドレイン-ソース間ON抵抗)は，素子性能の良否を決める重要な項目です．

なぜかというと，**規定の基準点温度で最大電力損失**(ドレイン損失)$P_D$を越えずに流すことのできる電流の値は，このON抵抗によって制限されるからです．

ON抵抗はゲート電圧$V_{GS}$に依存する領域があり，ON抵抗を最小にするには，出力特性において動作領域が抵抗領域($I_D\propto V_{DS}$となる領域)になるようにゲート-ソース間電圧$V_{GS}$を10V以上とすることが必要です．$V_{GS}$が10V以上では，**写真4-1**のように抵抗特性を示します．

いっぽう，不必要に高いゲート電圧で駆動すると，入力容量に対して過充電となり，ターンOFF時間を長くすることになるので注意が必要です．

また，ON抵抗はドレイン電流や温度に対しても変化します．とくに温度に対し，ON抵抗はほぼ指数関数的に増加します(図4-1)．したがって，この関係を考慮して温度係数を設定することができます．

〈写真4-1〉パワーMOS FET(FS14UM-10，500V，14A)の出力特性

〈図4-1〉パワーMOS FET(FS14UM-10)のドレイン-ソース間ON抵抗-チャネル温度特性

パワー MOS FET FS14UM-10 の場合，

$V_{DS}$≧250 V で 0.7 %/℃程度

250 V＞$V_{DS}$＞100 V で 0.66 %/℃程度

$V_{DS}$≃100 V で 0.5 %/℃程度

です．

パワー MOS FET の ON 抵抗は，降伏電圧と非常に密接な関係があり，高耐圧素子では高 ON 抵抗になります．

耐圧比と ON 抵抗比は指数関数の関係があり，たとえば耐圧を 2 倍にすると ON 抵抗は理論的に約 6 倍になります．したがって，降伏電圧(実力的な耐圧)は定格値($V_{DSS}$)に対してあまり余裕をもたせないような設計になっています．

パワー MOS FET を降伏領域(降伏電圧以上の電圧を印加したときの，動作領域で保証されていない領域)で使用すると，降伏電流と降伏電圧による電力損失が発生します．高耐圧 MOS FET では降伏電圧が高いため，降伏領域での電力損失が大きくなり，発熱による素子破壊が起きる場合があります．したがって，素子のドレイン・ソース間電圧 $V_{DSS}$を越える電流を印加しないように注意が必要です(写真 4-2)．

降伏電圧は，ドレイン-ソース間電圧の定格値 $V_{DSS}$(ゲート-ソース間を短絡し，ドレイン-ソース間に加えうる電圧の最大値)に対し，+10 %程度の耐量しかありません．

### ● ゲートしきい値電圧($V_{GS(th)}$)

ゲートしきい値電圧 $V_{GS(th)}$は，ドレイン-ソース間に一定の電圧を加えた状態で規定のドレイン電流が流れ始めるゲート電圧の最小値を意味します．

パワー MOS FET では，$V_{GS(th)}$は一般に低めに設計されるようです．$V_{GS(th)}$が低くなるように設計すると飽和特性やスイッチング時間が改善されます．しかし，$V_{GS(th)}$は低ければ良いというわけではありません．低すぎるとノイズ耐量も低くなり誤動作の原因となります．

$V_{GS(th)}$の温度依存性は負の温度係数をもち，約 −6 m〜−7 mV/℃でほぼ直線的な特性です．図 4-2 にゲート-ソース間しきい値電圧特性を示します．

$T_c$：基準点温度(通常はケース温度，25 ℃)

$R_{th(j-c)}$：熱抵抗(接合-ケース間)

$T_c$は通常室温(25 ℃)での規格が多く，$T_j$(max)は 150℃，したがって，分子は 125 ℃で固定される．

つまり，$P_D$は熱抵抗 $R_{th(j-c)}$の逆数で決まることになる．

また，熱抵抗はそのパワー・デバイスのシリコン・チップの面積に反比例するので，$P_D$は素子の電気的性能とは無関係にチップ・サイズによって決まるといえる．

#### 降伏電圧

ここで表現されている降伏電圧は一次降伏電圧のことで，通常耐圧と呼ばれているものと同じ意味．

印加電圧を増加させていくと，ある電圧で急激に電流値が増加する領域がある．このとき，その電圧値を降伏電圧という．

#### ノイズ耐量

パワー・デバイスのノイズ耐量は，とくに規定されているわけではないが，誤動作するか否かの目安として考えられる．

バイポーラ・トランジスタでは，ベース-エミッタ間のしきい値電圧，サイリスタではゲート非トリガ電圧，MOS FET ではゲートしきい値電圧がその目安となる．

つまり，これらの電圧値は本来，主電流が流れ始めるのに最小限必要な信号電圧として定義されている．したがって，外部から何らかの原因でゲート端子にノイズ電圧が入ってきた場合，その電圧値がしきい値電圧以下であれば，誤動作の心配はない．

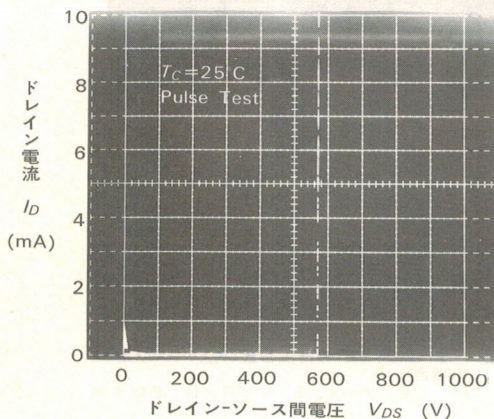
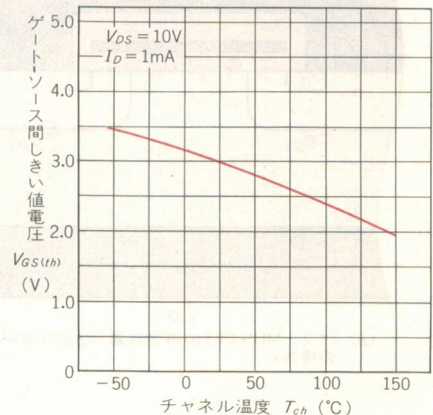
〈写真 4-2〉パワー MOS FET(FS14UM-10)の降状電圧特性

〈図 4-2〉パワー MOS FET(FS14UM-10)のゲート-ソース間しきい値電圧-チャネル温度特性

## ● パワーMOS FETの容量

図4-3，図4-4にパワーMOS FETの各端子間容量を示します．パワーMOS FETは，ゲートに絶縁層(酸化膜)をもっているので，絶縁容量が存在します．これらの容量はデータシートでは入力容量$C_{iss}$，出力容量$C_{oss}$および帰還容量$C_{rss}$として表されています．

このような容量は，図4-5に示すようにバイアス電圧依存性があり，ドレイン-ソース間電圧によってゲート-ソース間容量$C_{GD}$はダイナミックに変化します．

これは，パワーMOS FETがOFFすると空乏層と呼ばれる電荷のない層(絶縁層)がn層のところに発生し，$C_{GD}$に直列に容量$C_{GD2}$が追加され，この空乏層の電圧が上昇するとともに広がり，結果的に$C_{GD}$の容量が小さくなります〔図4-4(b)〕．

このため，$C_{GD}$はスイッチング時にはかなり変化し，高電圧のスイッチングを考える際には重要です．

ターンON遅れ時間，立ち上がり時間および立ち下がり時間は，$V_{DS} \gg V_{GS}$の条件のときなので，$C_{GD}$は小さく数十pFの値です．ターンOFF遅れ時間は，$V_{DS} < V_{GS}$のときなので，$C_{GD}$は数千pFになります．

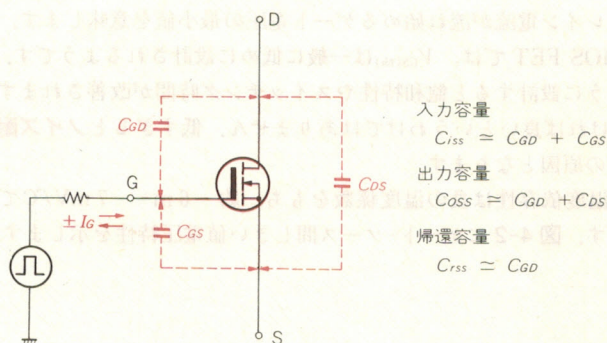
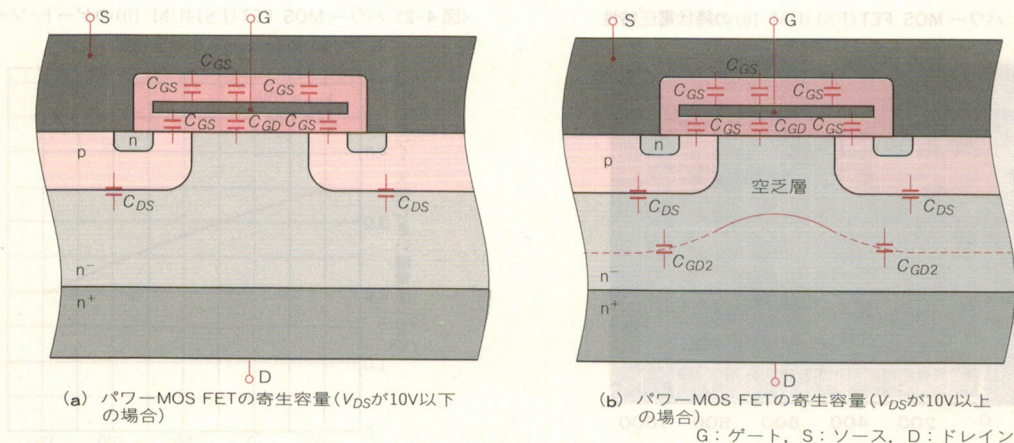
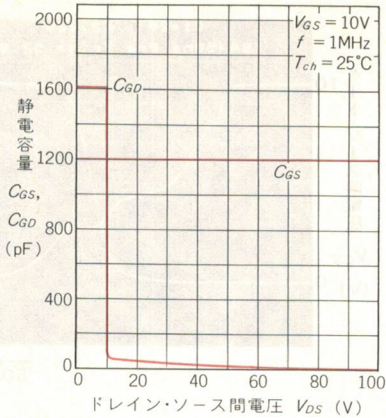
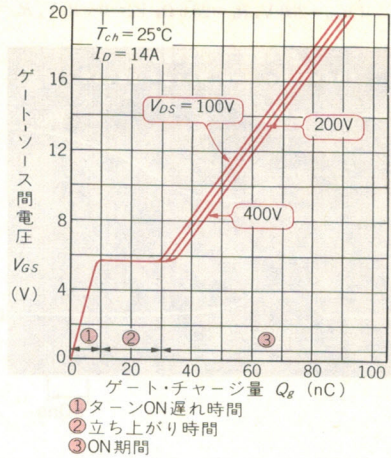
なお，立ち上がり，立ち下がり時間は，$C_{GD}$がミラー容量として働くので，ゲート・ドライブ電流がドレイン側へバイパスされ，この期間のゲート電圧の変化は遅くなります．

〈図4-3〉パワーMOS FETの容量

〈図4-4〉パワーMOS FETの寄生容量

(a) パワーMOS FETの寄生容量($V_{DS}$が10V以下の場合)

(b) パワーMOS FETの寄生容量($V_{DS}$が10V以上の場合)

G：ゲート，S：ソース，D：ドレイン

〈図 4-5〉パワー MOS FET(FS14UM-10)のゲート容量のバイアス電圧依存性

〈図 4-6〉ゲート電荷特性

## ● ゲート電荷量

スイッチングに対する容量の影響は，図 4-6 に示すようなゲート電荷特性に示されます．

この特性は基本的には $C_{iss}$ を 0 V(あるいは負電圧)から ON するまで，立ち上がらせるのに必要なゲート電荷量を決定するために使用します．つまり，駆動電力がいくら必要かを見る重要な特性です．

図 4-6 に示すように，ゲート電荷の量によって 3 段階の領域に分かれます．①の領域はターン ON 遅れ時間，②は立ち上がり時間，③は ON 期間に対応します．

ゲート容量は次式で表せます．

$$C_{GS}+C_{GD}=\frac{dQ_g}{dV_{GS}}$$

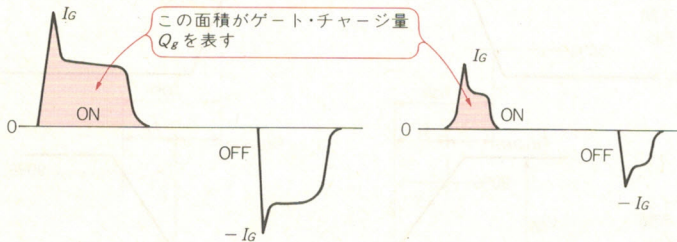
$\frac{dQ_g}{dV_{GS}}$ により，各バイアス電圧条件における容量を求めることができます．

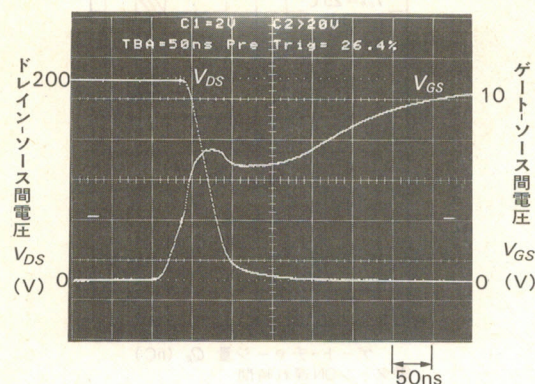
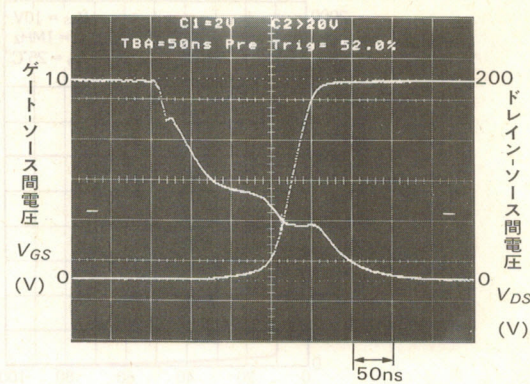
また，ゲート・ドライブ回路から供給すべき電力は，

$$P=Q_g\times V_{GS}\times f$$

として算出できます．

逆バイアスがある場合には，①の期間を延長して考えることができます．図 4-7 に素子容量の大小によるゲート電流の違いを示します．

〈図 4-7〉スイッチング時のゲート電流

(a) 容量が大きい素子　　(b) 容量が小さい素子

〈写真 4-3〉パワー MOS FET (FS14UM-10) のターン ON 波形
( $V_{DD}$=200 V, $R_L$=28.6 Ω, $V_G$=0〜10 V, $R_G$=25 Ω)

〈写真 4-4〉パワー MOS FET (FS14UM-10) のターン OFF 波形
( $V_{DD}$=200 V, $R_L$=28.6 Ω, $V_G$=0〜10 V, $R_G$=25 Ω)

## ● スイッチング特性

パワー MOS FET のスイッチング速度は，パワー・トランジスタにくらべかなり高速です．

また，多数キャリア素子なので**蓄積効果**がなく，ターン OFF 時に蓄積時間がありません．したがって，スイッチング波形は前述した容量やゲート電荷特性によって左右されます．

**写真 4-3**，**写真 4-4** に，抵抗負荷におけるスイッチング波形を示します．

パワー MOS FET のスイッチング動作はゲート電圧によって制御され，スイッチング時間は，ゲート電圧の立ち上がり，立ち下がりの速度で決まります．このゲート電圧の変化速度は，素子の各容量とゲート・ドライブ回路の抵抗(ゲート抵抗；$R_g$)とで決まる充放電時定数に依存します．

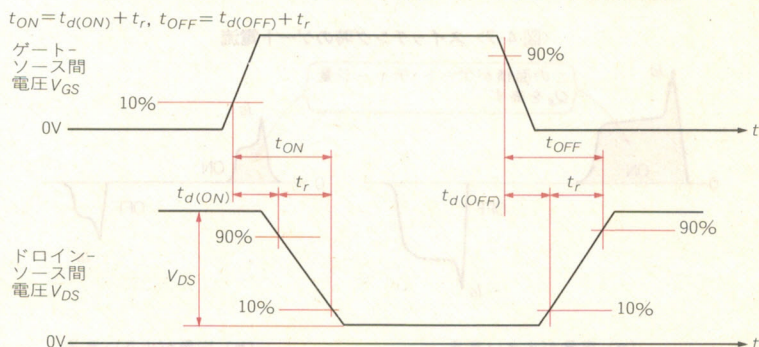
低ゲート抵抗でドライブした場合，ゲート電圧の立ち上がり，立ち下がり速度は速くなり，高速スイッチングが可能です．たとえば，$R_g$=25 Ω(**写真 4-3** および**写真 4-4** の測定条件)を 5 Ω にすれば，スイッチング速度は約 3 倍になります．しかし，寄生インダクタンスや素子自身のゲート・インピーダンスのため，速度の限界があります．**図 4-8** に MOS FET のスイッチング波形と各スイッチング時間の定義を示します．

**蓄積効果**

前述の多数キャリア素子に対し，バイポーラ型素子は少数キャリア素子と呼ばれ，電流の媒体として少数キャリアが作用している．

この少数キャリア素子はかならず pn 接合をもち，この接合面から少数キャリアの注入が行われ，その少数キャリアがターン OFF 時に余剰キャリアとして残留し消滅するまでに数 μs から十数 μs の時間経過が必要となる．

これを蓄積効果と呼び，この消滅までの時間を蓄積時間という．

〈図 4-8〉MOS FET のスイッチング波形と各スイッチング時間の定義

それぞれの時間における動作状態をつぎに示します．

▶ $t_{d(ON)}$

ドライブ回路でゲート-ソース間容量 $C_{iss}$ を $V_{GS(th)}$ の値まで充電する期間で，ドレイン電流の導通はありません．その結果 $V_{DS}$ は $V_{DD}$ のままです．

▶ $t_r$

ゲート-ソース間容量 $C_{iss}$ を $V_{GS(ON)}$ の値まで充電し，ドレイン-ソース間容量 $C_{oss}$ は $V_{DD}$ から $V_{DS(ON)}$ へ放電します．$I_D$ は 0 A から上昇し，$V_{DS}$ が $V_{DS(ON)}$ に近づくと低ドレイン電圧における $C_{oss}$ の急上昇が $I_D$ の上昇を遅らせ，同様に $C_{iss}$ の増加が駆動インピーダンスを介して $V_{GS}$ の立ち上がりを抑えます．

▶ $t_{d(OFF)}$

$C_{iss}$ はゲート回路のインピーダンスによって放電し始め，ドレイン電圧が上昇するにつれて $C_{oss}$ を充電します．

▶ $t_f$

$C_{oss}$ はドレイン電圧の上昇により急速に小さい値となり，付加的な充電電荷はほとんどいらなくなります．したがって，$V_{DS}$ は急速に $V_{DD}$ に上昇します．

## IGBTのドライブ回路の設計に必要な特性の見方

### ● 出力特性

図 4-9 に，IGBT の出力特性を示します．

**抵抗特性をもつ領域**が $V_{GE}$ により大きく依存する特性をもっており，MOS FET とは異なります．

したがって，IGBT を使用するときは，$V_{GE}$ をできる限り高くする必要があります．一般には，MOS FET のゲート電圧より少し高くして 15 V 程度が最適です．

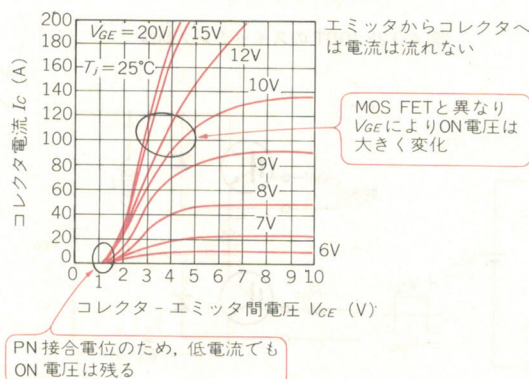
また，微小電流領域においてもコレクタ-エミッタ間には 0.7～0.8 V の電圧が残っています．これは，コレクタ側の pn 接合のしきい値電圧によるものです．

いっぽう，ON 電圧の温度依存性は，MOS FET が全領域で正の温度係数をもつのに対し，IGBT は小電流領域で負の温度係数，大電流領域で正の温度係数をもちます．この温度依存性は，バイポーラ・トランジスタに似ています．

**抵抗特性をもつ領域**

MOS FET では，ON 抵抗 $R_{DS(ON)}$ として表される領域のことだが，IGBT では ON 抵抗という定義はなく，飽和電圧 $V_{CE(sat)}$ として定められている．したがって，この領域を飽和領域と呼んでいる．

通電したとき，この領域における電圧降下のことを総称して ON 電圧という

〈図 4-9〉出力特性

● **ゲート容量およびゲート電荷特性**

IGBTの絶縁容量は，パワーMOS FETとまったく同じ考え方ができ，ゲート-エミッタ間容量$C_{GE}$，ゲート-コレクタ間容量$C_{GC}$およびコレクタ-エミッタ間容量$C_{CE}$が存在します．

一般には入力容量$C_{ies}$，出力容量$C_{oes}$および帰還容量$C_{res}$で規定されます．図4-10にIGBTの容量特性を示します．

いっぽう，ゲート電荷特性はパワーMOS FETと同様，どれだけの電荷量でゲート駆動ができるかを表す特性です．

図4-11にIGBTゲート電荷特性を示します．

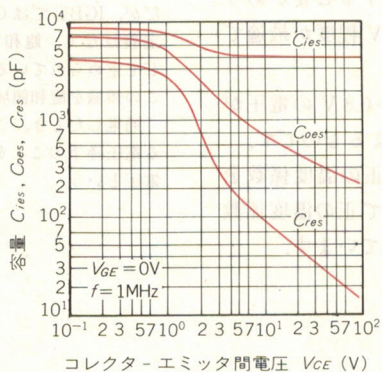
● **スイッチング特性**

図4-12にIGBTのスイッチング動作，図4-13にスイッチング特性を示します．

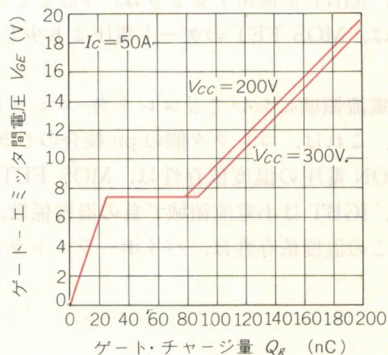
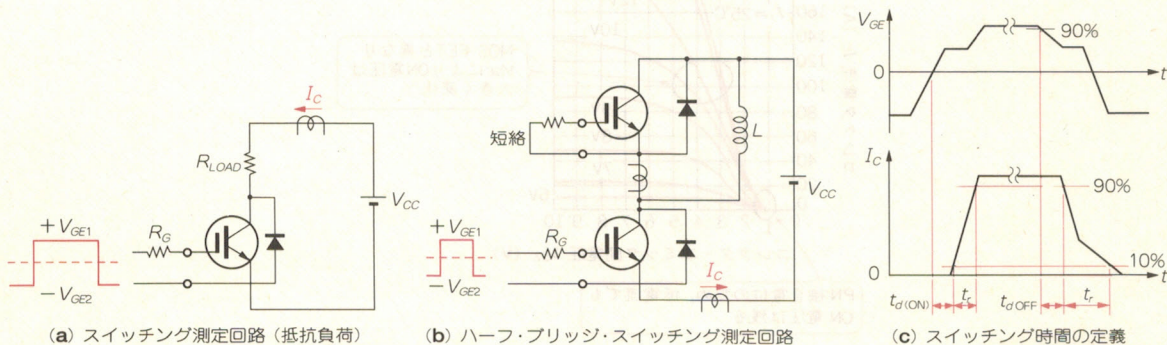
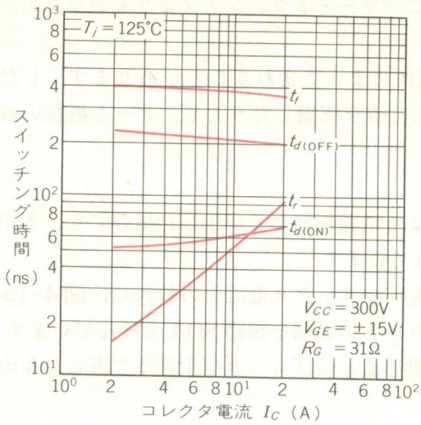
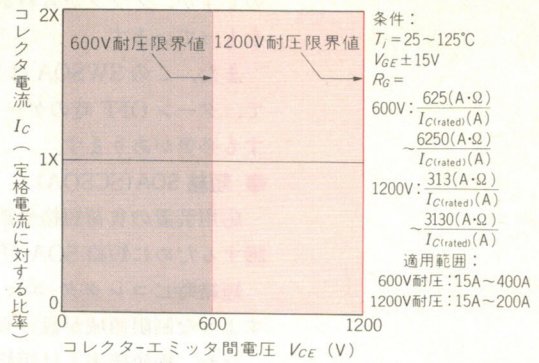
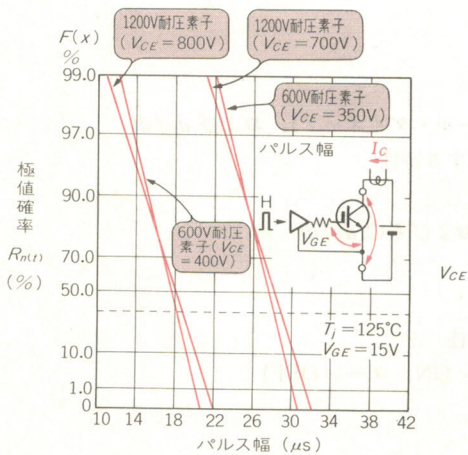
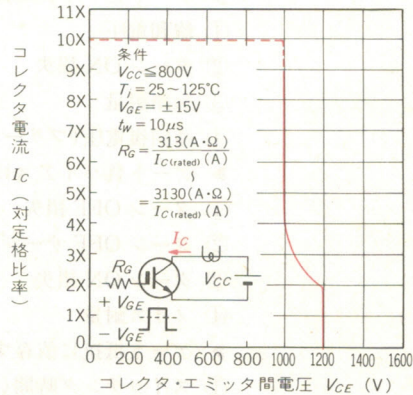
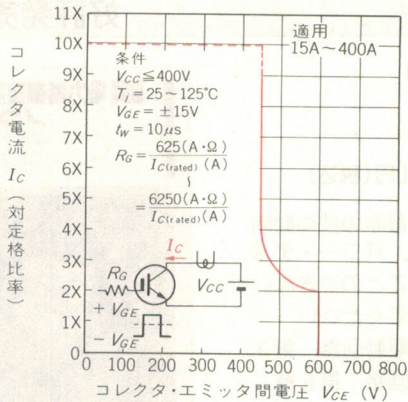
ターンON時間は0.2 μ～0.5 μs程度，ターンOFF時間は0.5 μ～1 μs程度と，パワー・トランジスタにくらべ非常に小さい値を示します．いっぽう，MOS FETとの違いは，そのスイッチング波形に現れています．

● **ターンOFFスイッチングSOA**

IGBTを誘導負荷でスイッチングするときのターンOFF動作を安全に行うために，図4-14に示すようなターンOFFスイッチングSOA(SWSOA，Switching Safety Operation Area，スイッチング安全動作領域)が規定されています．

〈図4-10〉IGBTの容量特性

〈図4-11〉IGBTのゲート電荷特性

〈図4-12〉IGBTのスイッチング動作

(a) スイッチング測定回路(抵抗負荷)　(b) ハーフ・ブリッジ・スイッチング測定回路　(c) スイッチング時間の定義

〈図 4-13〉ハーフ・ブリッジ・スイッチング特性

〈図 4-14〉IGBT モジュールのターン OFF スイッチング SOA

〈図 4-15〉IGBT の短絡耐量

（a）IGBTモジュール短絡極値確率

（c）IGBTモジュール短絡SOA(1200V耐圧素子）

（b）IGBTモジュール短絡SOA(600V耐圧素子）

この特性は，パワー・トランジスタの逆バイアスSOA(RBSOA)に相当するものですが，グラフからわかるようにパワー・トランジスタよりもかなり広い領域をもっています．

また，このSWSOAはゲート抵抗によって変わることがあります．したがって，ターンOFF時のゲート最小抵抗値を認識したうえで，ゲート抵抗の設計をする必要があります．

● 短絡SOA(SCSOA)

応用装置の負荷短絡や誤動作による電源短絡などが生じた場合でも，素子を保護するために短絡SOAが定められています．

短絡時にコレクタ-エミッタ間電圧とコレクタ電流との軌跡に，図4-15に示すような制限領域が設けられており，この領域を短絡SOAと呼んでいます．

なお，極値確率とは短絡破壊耐量の素子のばらつきを生存率で表したものです．

● ゲート条件の依存性

IGBTの静特性やスイッチング特性は，ゲート電圧やゲート抵抗の影響を受けるため，前述したデータをよく見てゲート回路を設計する必要があります．

ゲート回路の設計の詳細については次章で述べますが，ここではゲート条件に依存する特性項目をあげておきます．

▶ ゲート正バイアスに依存する特性

① 飽和電圧
② ターンON損失
③ 短絡耐量
④ 逆回復電圧(フリーホィール・ダイオード)，および $dv/dt$

▶ ゲート負バイアスに依存する特性

① ターンOFF損失
② ターンOFFサージ電圧およびその $dv/dt$
③ ターンON損失
④ ノイズ耐量

▶ ゲート抵抗に依存する特性

① スイッチング時間(ターンON，ターンOFF)
② 短絡SOA
③ スイッチングSOA

第5章　パワーMOS FETとIGBTの動作回路を作るには

# ドライブ回路の考え方と設計ケース・スタディ

由宇　義珍

MOSゲート・デバイスのIGBTとMOS FETについて，ドライブ回路設計の具体例を説明します．

ここでは，**MOS FETとIGBTは基本的に同じ考え方で設計できる**ので，IGBTを代表例に設計方法を詳述します．

IGBTのゲート・ドライブ回路設計時のキー・ポイントはゲート電圧の決め方，ゲート抵抗の決め方および配線のしかたです．

ゲート回路の基本型を図5-1に示します．

設計のキー・ポイントをつぎにまとめて示します．具体的な設計法を順を追って説明していきます．

① IGBTの短絡耐量と電力損失とのトレード・オフにより，ゲート電圧は$+V_G$＝15 V±10 %，$-V_G$＝5～10 Vに選ぶ．

② 入力ゲート容量はIGBTの電流定格に比例するので，大容量IGBTでは充放電電流のピーク値は数A必要となる．

③ ゲート抵抗$R_G$はサージ電圧［$\propto di/dt$(電流変化率)］とスイッチング損失とのトレード・オフで最適値を選ぶ．$R_G$は$V_{CE(sat)}$にまったく影響しない．

④ フォトカプラは高CMRR(コモン・モード除去比)，高$dv/dt$(電圧変化率)耐量のものを使用する．また，一次，二次間の**パターン配線による浮遊容量**をなくす．

⑤ **ゲート回路の閉回路面積**は誘導ノイズを受けないようにできるだけ小さくする．

〈図5-1〉IGBTのゲート・ドライブ回路の基本型

**MOS FETとIGBTは基本的に同じ考えで設計できる**

ドライブ回路の設計において，MOS FETとIGBTとは同じ考え方で問題はない．ゲート構造やゲート端子に関係する特性，たとえば，各容量(入力容量，出力容量，帰還容量)，ゲート電荷特性およびゲートしきい値電圧などは基本的に同じ．

設計の考え方は同じでも，実際に選定するゲート電圧やゲート抵抗の値は最適値が異なるので注意が必要．これは，飽和特性やスイッチング特性のゲート電圧，ゲート抵抗依存性が素子によって違うからである．

**パターン配線による浮遊容量**

パワー・デバイスのドライブ回路をプリント基板上でパターン配線する場合，とくに注意する必要がある．基板上の各パターン配線間や両面配線の場合の配線間にはかならず浮遊容量が存在する．この浮遊容量をとおしてゲート端子にノイズ信号が入ってくることがある．

そこで，この浮遊容量を除去するために，フォト・カプラの一次，二次間パターン配線がクロスしないように，またインバータ回路などでは，ほかのスイッチのゲート配線と近接しないような工夫が大切．

**ゲート回路の閉回路面積**

ドライブ回路の電源からパワー・デバイスのゲート端子にいたるまでの閉回路のことで，この回路の浮遊インダクタンスや誘導されるノイズ・レベルは，閉ループの面積に比例して大きくなる．したがって，できるかぎり小さくなるようにツイスト・ペア線やプリント基板配線が推奨される．

## ゲート電圧の決め方

### ● ゲート正電圧

図5-2にIGBTの飽和特性を示します．

IGBTはパワーMOS FETと異なり，抵抗領域がゲート正電圧に大きく依存します．ゲート電圧が低いとON電圧が高くなり，定常損失が増大します．

いっぽう，ゲート電圧が高すぎると，負荷短絡や故障時の短絡電流が増大するために，短絡保護が難しくなります．そこで，使用するコレクタ電流の範囲により上限値，下限値を考慮してゲート正電圧を決めなければなりません．

一般に，素子メーカが推奨するゲート正電圧は，パワーMOS FETより若干高めの15 V±10 %程度です．ただし，この電圧値は直接素子のゲート-エミッタ間に印加される値であり，実際のゲート回路の駆動電源電圧は，ゲート回路内部の電圧低下を考慮して，これより1〜2 V高い電源を用いるようにします．

### ● ゲート負電圧

次にゲート負電圧の必要性とその値の決め方について述べます．

ゲート負電圧の必要性は二つあります．その一つは*dv*/*dt*電流を抑えること，もう一つはノイズ耐量を高めることにあります．

*dv*/*dt*電流による動作を図5-3に示します．まず$Tr_1$がONし負荷$L$に電流が流れます．$Tr_1$がOFFすると$D_2$にフリーホィール電流が流れます．

再度$Tr_1$がONするときの波形を図5-4(a)に示します．同図の電流波形において，負荷電流に重畳された$D_2$の逆回復電流がありますが，それ以外にゲート負バイアスが不十分な場合に，さらに*dv*/*dt*電流が加算されます．この電流はスイッチング損失を増加させることになりますので，できるかぎり抑える必要があります．

この*dv*/*dt*電流は，図5-4(b)に示すように$Tr_2$のゲート負電圧と深い関係があり，ゲート負電圧をある値以上にするとほとんど無視できるようになります．

**dv/dt電流**

*dv*/*dt*電流は変位電流とゲート電圧の上昇によるターンON電流との二つの要因がある．変位電流はドレイン-ソース間(またはコレクタ-エミッタ間)容量をとおして流れる電流だが，この容量は非常に小さいので無視してもよい．

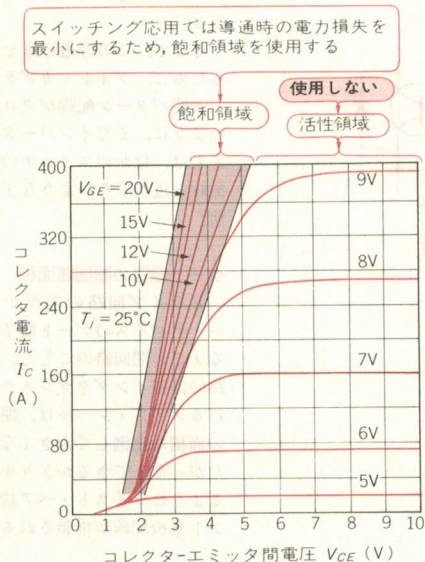
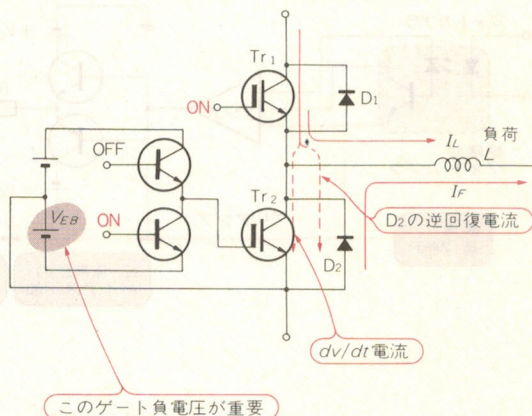
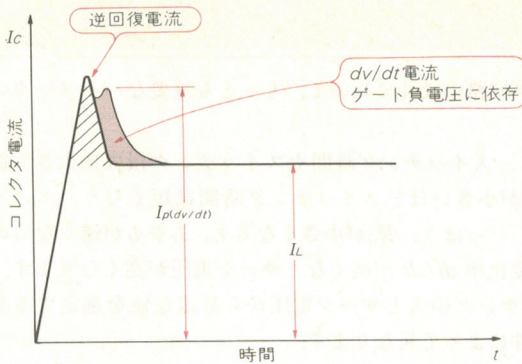
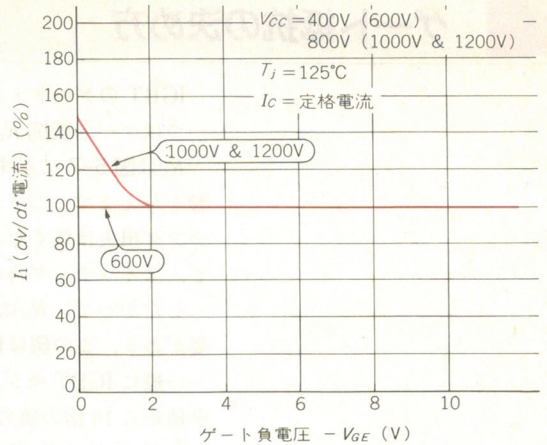
もう一つのゲート電圧の上昇値は，ドレイン-ゲート間とゲート-ソース間の各容量によるインピーダンス分割比で決まる．

**フリーホィール電流**

誘導負荷を有するスイッチング回路(インバータやチョッパ回路)において，通電時に誘導負荷(インダクタンス成分)に蓄えられたエネルギーは素子がターンOFFしたとき，ほかのルートで電流源として放出されなければならない．

そこで，この電流を流すためのダイオードをフリーホィール・ダイオード，このとき流れる電流をフリーホィール電流という．

〈図5-2〉飽和特性

スイッチング応用では導通時の電力損失を最小にするため，飽和領域を使用する
飽和領域
使用しない
活性領域
$V_{GE}$=20V
15V
12V
10V
$T_j$=25°C
9V
8V
7V
6V
5V
コレクタ電流 $I_C$ (A)
0 80 160 240 320 400
0 1 2 3 4 5 6 7 8 9 10
コレクタ-エミッタ間電圧 $V_{CE}$ (V)

〈図5-3〉*dv*/*dt*電流の動作

〈図 5-4〉 ゲート負電圧 $dv/dt$ 電流

(a) $dv/dt$ 電流波形

(b) $dv/dt$ 電流とゲート負電圧の関係

素子によって異なりますが，この素子の場合，ゲート負電圧が2～3V以上になると $dv/dt$ 電流はほとんどなくなります．そこで，IGBTの負電圧は2～3V以上であればよいことになります．逆に，あまり高すぎると，その電圧にスイッチング時においてゲート配線のインダクタンスによるサージ電圧が重畳(図5-5参照)して，定格値(通常20V)を超えることがあります．したがって，5～10V程度が適当と思われます．

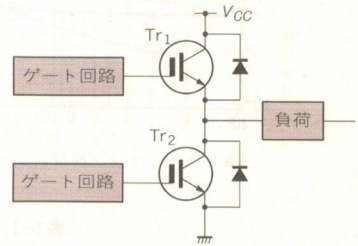
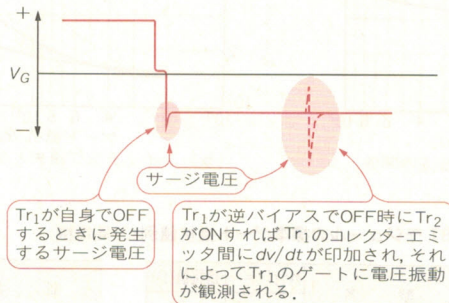
また，図5-6にスイッチング損失とゲート負電圧($-V_{GE}$)との関係を示します．このデータから，$-V_{GE} \geqq 5$V になれば $E_{SW(OFF)}$ は変化しないので，$-V_{GE}=5$V あれば十分です．

**逆回復電流**

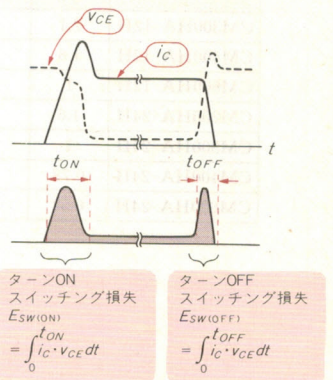
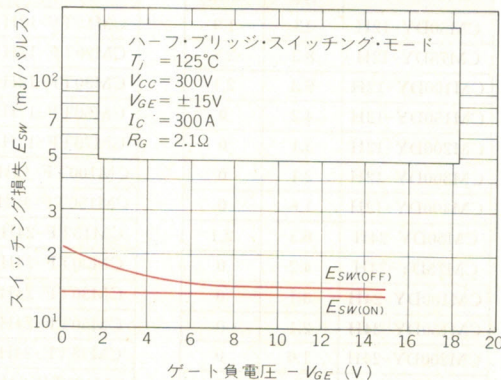
整流ダイオードに順電流を流した直後に逆電圧を印加すると，逆方向に大電流が瞬間的に流れ，数μs以内に減衰する．

この電流のことを逆回復電流という．

〈図 5-5〉
ゲート・サージ電圧

+
$V_G$
−
サージ電圧
$Tr_1$が自身でOFFするときに発生するサージ電圧
$Tr_1$が逆バイアスでOFF時に$Tr_2$がONすれば$Tr_1$のコレクタ-エミッタ間に$dv/dt$が印加され，それによって$Tr_1$のゲートに電圧振動が観測される．
$V_{CC}$
$Tr_1$
$Tr_2$
ゲート回路
ゲート回路
負荷

〈図 5-6〉
スイッチング損失とゲート負電圧($-V_{GE}$)の関係

ハーフ・ブリッジ・スイッチング・モード
$T_j$ = 125℃
$V_{CC}$ = 300V
$V_{GE}$ = ±15V
$I_C$ = 300A
$R_G$ = 2.1Ω
スイッチング損失 $E_{SW}$ (mJ/パルス)
$E_{SW(OFF)}$
$E_{SW(ON)}$
ゲート負電圧 $-V_{GE}$ (V)

$v_{CE}$
$i_C$
$t$
$t_{ON}$
$t_{OFF}$
ターンON
スイッチング損失
$E_{SW(ON)} = \int_0^{t_{ON}} i_C \cdot v_{CE} dt$
ターンOFF
スイッチング損失
$E_{SW(OFF)} = \int_0^{t_{OFF}} i_C \cdot v_{CE} dt$

# ゲート抵抗の決め方

IGBT のゲート・ドライブ回路の設計において，もっとも重要なパラメータの一つはゲート抵抗 $R_G$です．

$R_G$は図 5-7 に示すように，スイッチング時間やスイッチング損失に大きく影響を与えます．つまり，$R_G$が小さいほどスイッチング時間は短くなり，スイッチング損失は低くなります．いっぽう，$R_G$が小さくなると，$t_r$や $t_f$が速くなるので，スイッチング時の電流変化率 $di/dt$ が高くなりサージ電圧が高くなります．

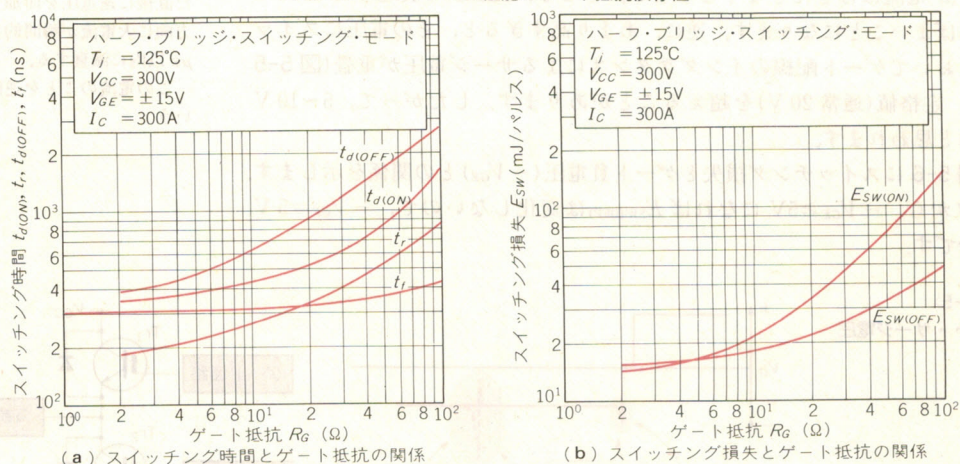
したがって，$R_G$はスイッチング損失とサージ電圧から最適な値を選定する必要があり，この値は使用条件によって異なります．

一般に IGBT モジュールは $R_G$の標準値を規定しており(**表 5-1** 参照)，この標準値から 10 倍の値の範囲で選定できます．

$\pm V_G$および $R_G$が決定すると，ドライブ回路のゲート電流ピーク値($I_{G(peak)}$)および必要なドライブ電力は次項以降のように計算します．

**〈図 5-7〉スイッチング性能のゲート抵抗依存性**

(a) スイッチング時間とゲート抵抗の関係

(b) スイッチング損失とゲート抵抗の関係

**〈表 5-1〉IGBT モジュールの標準ゲート抵抗値例(三菱電機)**

| 型　名 | 外付けゲート抵抗値(Ω) | |
|---|---|---|
| | typ | min |
| CM300HA-12H | 2.1 | 0 |
| CM400HA-12H | 1.6 | 0 |
| CM600HA-12H | 1 | 0 |
| CM200HA-24H | 1.6 | 0 |
| CM300HA-24H | 1 | 0 |
| CM400HA-24H | 0.78 | 0 |
| CM600HA-24H | 0.52 | 0 |

| 型　名 | 外付けゲート抵抗値(Ω) | |
|---|---|---|
| | typ | min |
| CM50DY-12H | 13 | 1.9 |
| CM75DY-12H | 8.3 | 2.8 |
| CM100DY-12H | 6.3 | 2.1 |
| CM150DY-12H | 4.2 | 0 |
| CM200DY-12H | 3.1 | 0 |
| CM300DY-12H | 2.1 | 0 |
| CM400DY-12H | 1.6 | 0 |
| CM50DY-24H | 6.3 | 2.1 |
| CM75DY-24H | 4.2 | 0 |
| CM100DY-24H | 3.1 | 0 |
| CM150DY-24H | 2.1 | 0 |
| CM200DY-24H | 1.6 | 0 |
| CM300DY-24H | 1 | 0 |

| 型　名 | 外付けゲート抵抗値(Ω) | |
|---|---|---|
| | typ | min |
| CM15TF-12H | 42 | 14 |
| CM20TF-12H | 31 | 10 |
| CM30TF-12H | 21 | 7 |
| CM50TF-12H | 13 | 1.9 |
| CM75TF-12H | 8.3 | 2.8 |
| CM100TF-12H | 6.3 | 2.1 |
| CM150TF-12H | 4.2 | 0 |
| CM15TF-24H | 21 | 7 |
| CM20TF-24H | 16 | 4.3 |
| CM30TF-24H | 10 | 0.86 |
| CM50TF-24H | 6.3 | 2.1 |
| CM75TF-24H | 4.2 | 1.5 |
| CM100TF-24H | 3.1 | 0 |

## ゲート・ドライブ電流の決め方

IGBTは入力容量および帰還容量をもっているので，ターンOFF時やターンON時にこれら容量を充放電するためのゲート電流が流れます．

これはゲート・ドライブ電流と呼ばれ，スイッチング性能に大きく影響を与えます．

図5-7はゲート抵抗によるスイッチング性能を表していますが，ゲート・ドライブ電流は，このゲート抵抗とドライブ電圧で決定されます．

IGBTに必要なゲート・ドライブ電流のピーク値$I_{G(peak)}$は次式で表されます．

$$I_{G(peak)}=\frac{(+V_{GE})-(-V_{GE})}{\text{ゲート抵抗}(R_G)+\text{素子内部抵抗}(R_{Gint.})}$$

実際には，ドライブ回路の遅れや配線インダクタンスなどによるゲート電流の立ち上がり遅れにより，上記計算値の60～80％になります．

また，このときの平均ゲート電流$I_{G(AV)}$はつぎのようになります．

$$I_{G(AV)}\fallingdotseq \underbrace{1.3}_{\text{経験値}}\times Q_G\times f_C$$

$Q_G$：全ゲート電荷

（$V_{GE}$が0Vから15Vに変化する場合）

$f_C$：スイッチング周波数

つぎに，IGBTのドライブに必要な電力量について考えます．これはドライブ電力と呼ばれるもので，ドライブ電源の設計にかかわる重要な値です．ドライブ電力量$P_{Q(AV)}$はIGBTのゲート電荷特性から理論的に次式で表されます．

$$P_{G(AV)}=\frac{1}{T}\int v_G\cdot i_G dt$$

$$=\underbrace{(+V_{GE})\times\frac{1}{T_1}\int i_G dt}_{\text{ターンON時の電力}}+\underbrace{(-V_{GE})\times\frac{1}{T_2}\int i_G dt}_{\text{ターンOFF時の電力}}$$

$$=(+V_{GE})\times Q_G\times f_C+(-V_{GE})\times Q_G\times f_C$$

$$=[(+V_{GE})+(-V_{GE})]\times Q_G\times f_C$$

$v_G$：ゲート電圧

$i_G$：ゲート電流

$T$：スイッチング周期$\left(=\frac{1}{f_C}\right)$

$+V_{GE}$：正のゲート電圧値

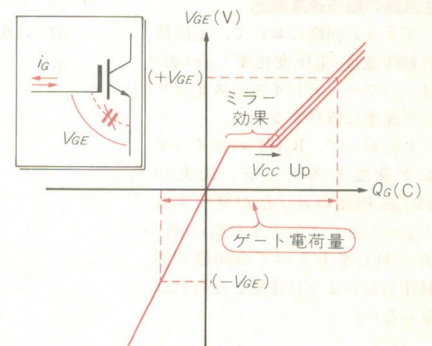
$-V_{GE}$：負のゲート電圧値

$Q_G$：ゲート電荷量

$f_C$：スイッチング周波数

ゲート電荷量$Q_G$は図5-8に示すように，$-V_{GE}$から$+V_{GE}$までの全電荷量を用います．

以上述べたようにIGBTのゲート・ドライブ回路の設計でまず決めなければならない基本定数として，ゲート電圧，ゲート抵抗，ゲート・ドライブ電流およびドライブ電力量があり，その順序をつぎに示します．

〈図5-8〉ドライブ電力計算に必要なゲート電荷量

ゲート・ドライブ回路定数決定のプロセス

〈考慮すべき項目〉

ゲート電圧 ……飽和電圧，短絡 SOA

⇩

ゲート抵抗 ……スイッチング特性，スイッチング損失，サージ電圧，短絡 SOA，スイッチング SOA

⇩

ドライブ電流 ……ゲート抵抗の電流容量

⇩

ドライブ電力 ……ドライブ電源容量

## ドライブ回路の配線

ドライブ回路の設計上，もう一つの基本的な重要ポイントは配線です．

IGBT のドライブ回路の動作インピーダンスを，できる限り低くなるように設計する必要があります．

これはゲート-エミッタ間に発生するサージ電圧の抑制や外部からの誘導ノイズを抑制するのが目的です．

そこで，図 5-9 に示すような色付きの部分の配線ループを低減するために，ゲート-エミッタ間の配線をツイスト・ペア線にしたりシールド線を用いると効果があります．

また，インバータへの応用のようなブリッジ回路に IGBT を使用する場合には，動作上，つぎの項目に注意しなければなりません．

図 5-10 にブリッジ回路の基本型を示します．

▶ ノイズによる誤動作防止のため，OFF 時には逆バイアスを印加する

▶ ブリッジ回路の IGBT の駆動回路の絶縁は，**主回路の動作速度範囲**($dV_{CE}/dt$＝DC～10 V/ns 程度)で回路に誤動作が起こらないようつぎの点に配慮をする

**主回路の動作速度範囲**

ブリッジ回路において，主回路の動作速度(電圧変化率：$dv/dt$)は，パワー・デバイスのスイッチング速度に依存する．

したがって，IGBT のスイッチング速度を考えると，最大 10 kV/μs 程度の $dv/dt$ が発生することになり，このような高い $dv/dt$ に対してもすべての回路が誤動作しないように注意しなければならない．

〈図 5-9〉ゲート・エミッタ配線

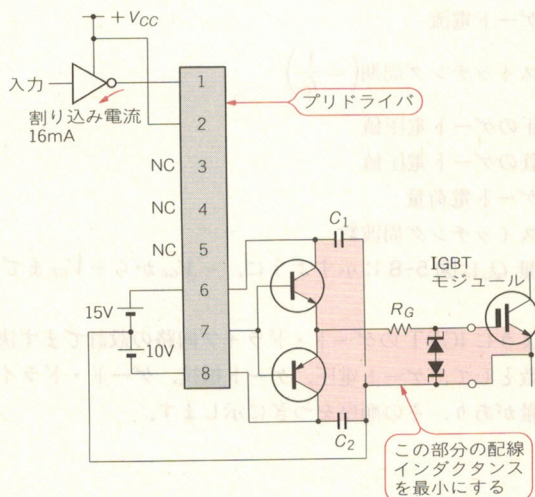
〈図5-10〉ブリッジ回路の基本型

① 一次側の制御回路と二次側のパワー回路の浮遊容量や相互インダクタンスによるクロストークができるだけ少なくなるよう配線設計する(低減不可の場合には，さらにシールドして，すべてのグラウンドを結合する)

② フォトカプラによる絶縁方式の場合，使用フォトカプラは入出力間結合容量の少ないものを使用する(電圧変化率 $dv/dt$ 耐量は15kV以上)

▶ インバータ回路のアーム短絡防止のため，駆動信号のシーケンスにデッド・タイム(約5μs程度)を設ける

▶ 過電流保護機能は，通常動作の逆回復電流に反応しないように5μs程度の遅延回路を入れる

▶ 大電流(100A以上)では，コモン側の駆動エミッタ・ワイヤ還流電流による素子破損防止のため，コモン側も各素子ごとに絶縁された駆動電圧を用意する

**アーム短絡防止**

インバータなどのブリッジ回路において，高電位側(p側)と低電位側(n側)のパワー・デバイスが同時にONしたとき，主電源はこれら二つの素子で短絡される．この現象をアーム短絡と呼ぶ．

このようなアーム短絡を引き起こす原因として代表的なものは，つぎに説明するデッド・タイムの不足や $dv/dt$ による誤動作などが考えられる．

**デッド・タイム**

p側とn側パワー・デバイスは，それぞれ反転信号が与えられるが，フォトカプラやドライブ回路およびパワー・デバイスにはそれぞれ応答遅れやスイッチング時間のばらつきが存在する．

そこで，時間差なしで反転信号を入力すると，これら時間遅れにより同時ON(アーム短絡)することが考えられる．

これを除去するために，p側，n側両者のどちらもOFF信号の時間帯を作る必要がある．この時間をデッド・タイムあるいはアーム短絡防止時間という．

## MOS FETのゲート・ドライブ回路例

パワーMOS FETをドライブする場合のいくつかの回路構成について以下に説明します．

### ● TTLによるゲート駆動回路

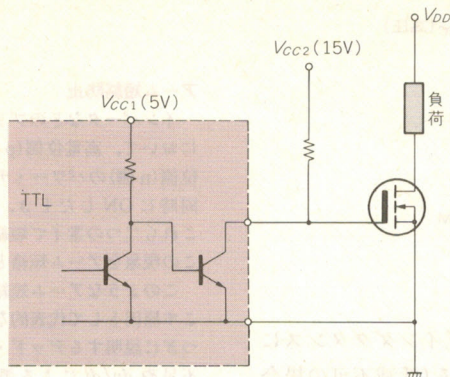
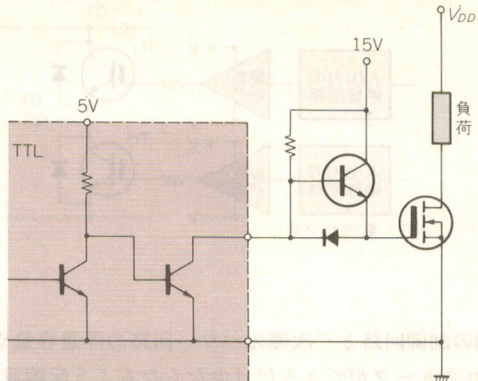
パワーMOS FETは，オープン・コレクタのTTLで直接駆動することができます．

この場合，TTLの電流ソースに制限があり，パワーMOS FETの入力容量が必要とする充電電流には不十分なため，スイッチング速度を低下させます．

しかも，TTLデバイスは通常5V電源であるため，出力電圧は3～4V程度にしてスイッチング動作でパワーMOS FETを駆動する場合，ゲート電圧が不十分なため抵抗領域での動作が確保できません．

そこで，TTLを使用する場合，図5-11に示すように15Vの別電源でプルアップする必要があります．この回路では，十分なゲート電圧の確保ができ，しかもターンOFF動作も高速に行えますが，ターンON動作があまり高速にできない欠点があります．

この欠点を補うために，図5-12に示すような回路を用いると高速のターンONが可能になります．

〈図 5-11〉ロジック IC による駆動回路

〈図 5-12〉高速スイッチングを可能にする駆動回路

## ● ハイブリッド IC によるドライブ回路

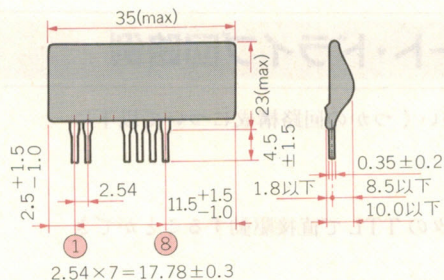
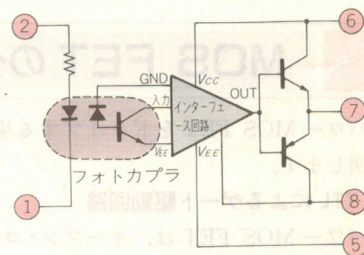
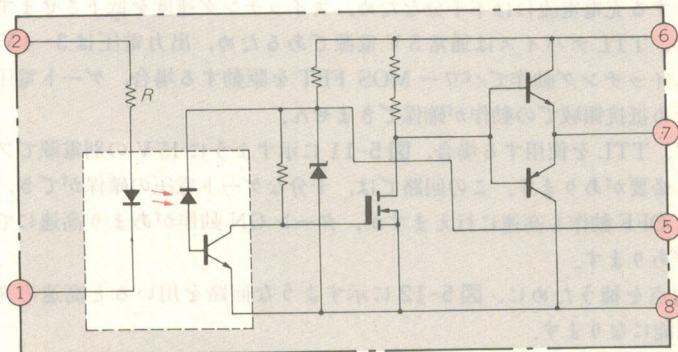
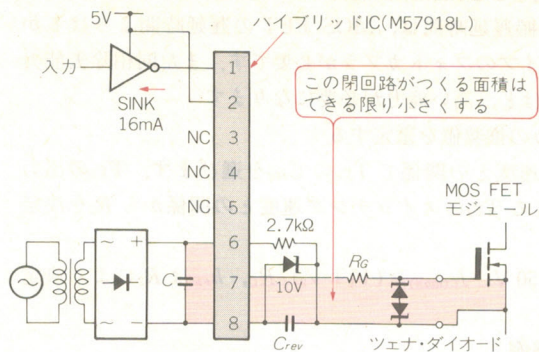
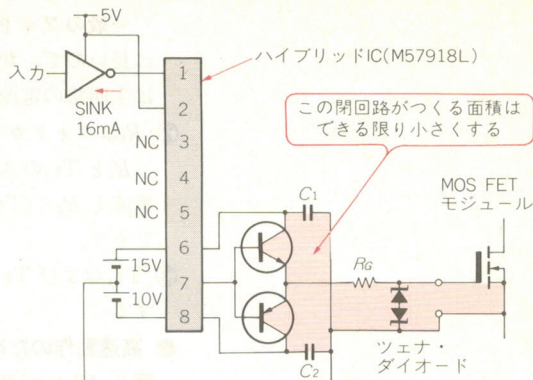
大容量のパワー MOS FET をドライブするのに，ゲート・ドライブ用ハイブリッド IC が市販されています．これを使うとドライブ回路は簡単になります．

図 5-13 に MOS FET ドライブ用ハイブリッド IC の一例を示します．

▶ ハイブリッド IC(M57918L)の使用例

図 5-14 に，ハイブリッド IC(M57918L)を使った，パワー MOS FET のドライブ回路例を示します．この回路例は，$C_{iss} \leqq 10$ nF，$V_{DSS} \leqq 500$ V の MOS FET に使用できます．

ここでのポイントは，

〈図 5-13〉
パワー MOS FET
ドライブ用ハイブリッド IC(M57918L)

〈図 5-14〉ハイブリッド IC(M57918L)の使用例

〈図 5-15〉大容量パワー MOS FET のドライブ回路例

① $C$ および $C_{rev}$ は，MOS FET の $C_{iss}$ の 200 倍以上とする(電解コンデンサを使用する際には，並列に $C$ および $C_{rev}$ の 1/100 程度のフィルム系コンデンサを入れると，高周波特性がよくなることがある)

② $R_G$ は小さいほどスイッチング速度が速くなるが，使用法により下限が存在する

③ ツェナ・ダイオードはツェナ電圧が 18 V 前後のものを選定する

▶ ハイブリッド IC を使用した大容量 MOS FET のドライブ回路の例

図 5-15 に，大容量パワー MOS FET のドライブ回路例を示します．

この回路は $C_{iss}$ > 10 nF，$V_{DSS}$ ≦ 500 V の MOS FET に適する回路です．

ここでのポイントは，

① NPN，PNP トランジスタは，$V_{CEO}$ ≧ 50 V，$I_{C(max)}$ ≧ 25/$R_G$ A，$h_{FE}$ ≧ $I_{C(max)}$/0.5 のものを使用する

② $C_1$ および $C_2$ の容量は MOS FET における $C_{iss}$ の 100 倍以上とする

③ ドレイン電流が大きい場合，$R_G$ の下限値はターン OFF サージ電圧によって制限されることがある

## ● 個別部品による回路例

図 5-16 に，個別部品で設計したパワー MOS FET のドライブ回路例を示します．

ここでのポイントは，

〈図 5-16〉
ディスクリート部品による回路例

① フォトカプラは，伝達速度および同相除去能力により選定する．

　一般のフォトカプラの伝搬遅延時間は，MOS FET の遅延時間よりはるかに長いので，かなり高速タイプのフォトカプラが必要です．また同相除去能力は主回路の電源電圧が高いほど，高い能力が必要になります

② $R_1$はフォトカプラ・メーカの推奨値を選定する

　$R_1$と$Tr_3$のスイッチング速度との関係で$Tr_3$の$C_{iss}$を選びます．$Tr_3$の出力電流と$R_2 \times$($Tr_3$の$C_{iss}$)による$Tr_3$のスイッチング速度との関係から$R_2$を決定します．

③ $Tr_1$および$Tr_2$は，$V_{CEO} \geqq 50$ V，$I_{C(\max)} \geqq (V_1+V_2)/R_G$，$h_{FE}$は$R_2$により決定する

● **高速動作のための駆動回路例**

図 5-17 にパワー MOS FET を高速動作するためのドライブ回路例を示します．

ここでのポイントは，

① フォトカプラは，非反転タイプの高速品を使用する

② $R_1=R_2$，$C_3=C_4$とし，$C_3$および$C_4$は$Tr_1$および$Tr_2$の$C_{iss}$より十分大きい値に選ぶ．$R_1 \times C_3$の時定数は，10～50 μs に選ぶとよい

③ $Z_2$および$Z_3$はそれぞれ$Tr_1$および$Tr_2$を十分にバイアスできる値で，できる限り低いツェナ電圧のものを選ぶ

④ 各部の配線はインダクタンスが最小になるようにし，素子は面実装タイプを使用する

**ツェナ電圧**

　ツェナ・ダイオードの降伏電圧をツェナ電圧という．ツェナ・ダイオードは降伏特性が非常にシャープで素子間のばらつきが少ないので，降伏電圧を規定している．

　この特性は，サージ電圧をクランプするために用いられる．

**面実装タイプ**

　最近，プリント基板上へ組み込む回路部品は，配線の最短化，実装スペースの縮小化を達成するために面実装タイプの部品が使用されている．

〈図 5-17〉高速ドライブ回路

## IGBT のゲート・ドライブ回路例

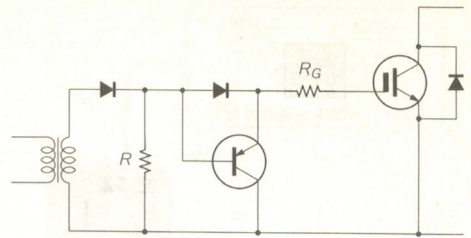
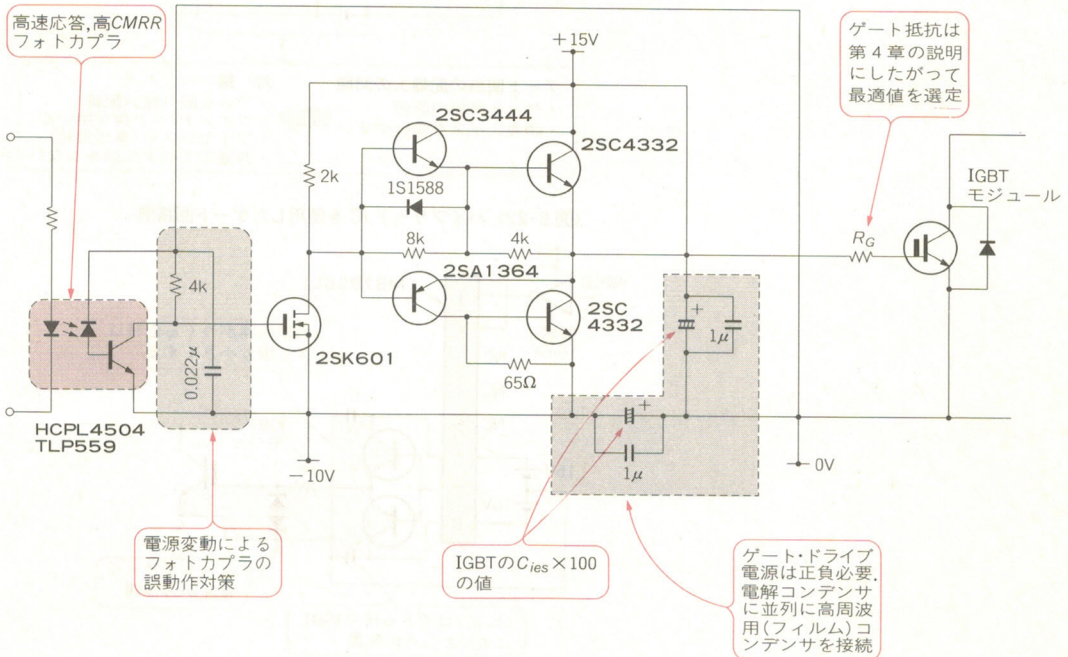
IGBT のドライブ回路の基本型は，前述したパワー MOS FET の考え方と同様です．ここではとくに実用的な回路例について述べます．

まず，パワー・デバイスでは信号回路とパワー回路はほとんどの応用回路で，電気的に絶縁する必要があります．その絶縁方式について説明します．

図 5-18 および図 5-19 に IGBT のドライブ回路で使用される絶縁方式を示します．

図 5-18 はもっとも多く用いられているフォトカプラによる絶縁方式です．この回路において，フォトカプラは入力信号側に接続され，フォトカプラの一次側で入力信号を受けます．フォトカプラの二次側に伝達された信号は増幅され，ゲ

〈図 5-18〉 フォトカプラを用いたドライブ回路

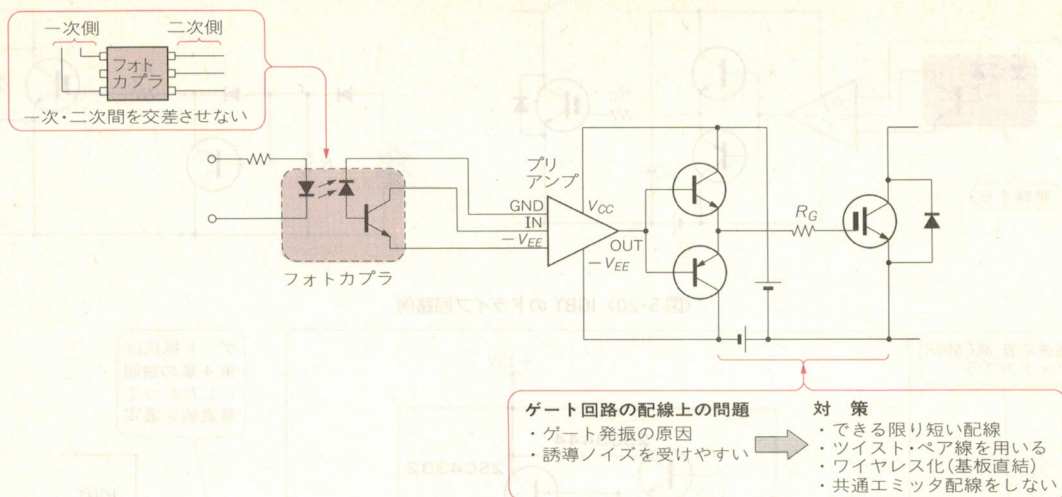
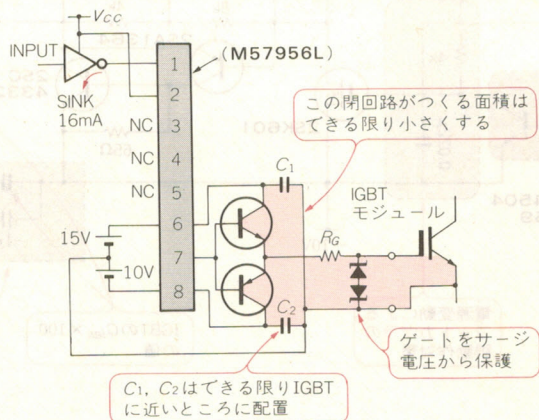
〈図 5-19〉 パルス・トランスを用いたドライブ回路

〈図 5-20〉 IGBT のドライブ回路例

ート抵抗 $R_G$を通して IGBT のゲート端子に入力され，IGBT を高速でスイッチングします．

したがって，正確に入力信号を IGBT のゲートに伝達するためのフォトカプラの役目は非常に重要となります．その性能も高速応答性だけでなく，高ノイズ耐量が要求されます．

図 5-19 はパルス・トランスを絶縁回路として用いたドライブ方式です．この方式では，パルス・トランス自身が入出力間の信号の伝達だけでなく，IGBT のゲートに電圧(電力)をも供給できるので，フォトカプラ方式に必要な正負の電源が省ける長所をもっています．

ただし，この回路の欠点は，負電圧をもたないので，ブリッジ回路への応用ではノイズ耐量が低くなります．

つぎに，代表的な IGBT のドライブ回路とその注意点について示します．図 5-20 は実際のドライブ回路例です．この回路において，各部分での設計ポイントを示します．

① フォトカプラは高速応答，高同相除去能力をもったものを使用する(例：

HCPL4504, TLP559)

② ドライブ電源の変動(リプル)によるフォトカプラの誤動作防止対策を施す

③ ドライブ電源は平滑コンデンサ(電解コンデンサ)に並列に高周波性能に優れたフィルム・コンデンサを接続する

④ ゲート抵抗値を最適値に選ぶ(詳細はゲート抵抗の決め方を参照)

図 5-21 に IGBT のドライブ回路における配線上の注意点を示します.

① フォトカプラの一次-二次間のパターン配線を交差させない. クロストークによる誤動作防止

② ドライブ回路の出力から IGBT のゲート端子までの配線をできるかぎり短く, しかもツイスト・ペア線を用いる

図 5-22 に大容量 IGBT のドライブ回路例を示します. これは, 市販のハイブリッド IC(M57956L)を用い, その出力にバッファ回路を付加して大電流の IGBT に適用できるようにした回路です.

第6章　スナバ回路，保護回路，並列接続動作，電力損失と熱設計

# パワー・デバイスの保護と大電力化の技法

由宇　義珍

## 主回路の配線とスナバ回路

パワー・デバイスの使い方で重要なことは，まず初めにドライブ回路をいかに最適に設計するかということと，第二に主回路の配線とスナバ(Snubber，緩衝器)回路の設計があげられます．

### ● サージ電圧の発生

主回路の配線とスナバ回路は，パワー・デバイスに印加されるサージ電圧対策に直接関係します．このサージ電圧による素子破壊を防ぐために，主回路の配線方法やサージ電圧吸収用のスナバ回路に工夫をしなければなりません．

とくにMOSゲート・デバイスは高速スイッチング・デバイスであるため，ターンONやターンOFFのスイッチング時に主電流($I_C$：コレクタ電流)の電流上昇率あるいは下降率($di/dt$)が非常に高くなります．いっぽう，主回路の配線にはかならず寄生インダクタンス$L_S$が存在します．

また，パワー・デバイスのスイッチング時には，主端子に次式で表されるスイッチング・サージ電圧$\Delta V_{CE}$が発生します．

$$\Delta V_{CE}=L_S\times\frac{di}{dt}$$

この式で示されるように，パワー・デバイスに入力されるサージ電圧は，主回路の配線に存在する寄生インダクタンスと電流変化率$di/dt$に比例します．つまり素子をサージ電圧破壊から守るためには配線インダクタンスを低減するか，電流変化率を下げればよいわけです．しかし，電流変化率を下げることは高速スイッチング性能を低下させることになり，高周波の応用には使用できません．

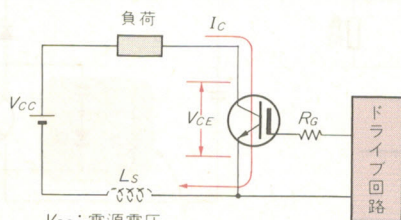
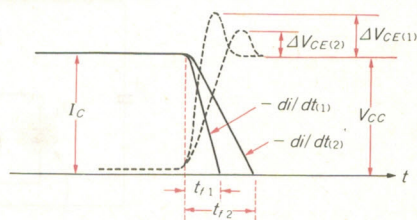
図6-1にスイッチング・サージ電圧が発生するようすを示します．同図(a)はスイッチング回路の基本型を，図(b)はその回路におけるターンOFFスイッチング波形を示します．

**サージ電圧による素子破壊**

MOSゲートのパワー・デバイスは，前述したように定格電圧(耐圧)に対し実際の降伏電圧には十分な余裕がないので，とくにサージ電圧に対しては定格電圧を越えないように注意が必要．

**高速スイッチング性能を低下させる**

電流変化率($di/dt$)は，そのままスイッチング時間に置き換えられる．つまり，$di/dt$を低下させることはスイッチング時間の増加になり，スイッチング損失を増大させる．これらスイッチング時間の増加，スイッチング損失の増大は，ともに高速スイッチング性能を低下させる要因となる．

〈図6-1〉スイッチング・サージ電圧の発生のようす

(a) 回路図

(b) ターンOFF時の電圧，電流波形

図(a)の回路図で，電源から素子までの主回路配線に存在するインダクタンスを$L_S$とすると，図(b)に示すような，素子の立ち下がり時間$t_f$で決まる$-di/dt_{(1)}$，$-di/dt_{(2)}$とでターンOFFサージ電圧$\varDelta V_{CE(1)}$，$\varDelta V_{CE(2)}$が発生します．

これら$-di/dt_{(1)}$，$-di/dt_{(2)}$は素子のゲート抵抗$R_G$によって多少制御できますが，$di/dt$を低くすることはスイッチング損失を増加させることになるので高周波用途では限度があります．

## ● 寄生インダクタンスを低減する方法

主回路の寄生インダクタンスを低減する方法は下記のようなものがあげられます(図6-2)．

① 主回路電源(電解コンデンサやバッテリなど)と素子の配置位置を近づけ，また往復線路をそれぞれ近づけることによりインダクタンスを低減する

② 素子の近くにフィルム系の高周波用コンデンサを接続し，高周波電流をバイパスさせることにより，等価的にインダクタンスを低減させる

## ● サージ電圧を吸収する方法

つぎに，発生したサージ電圧を抑制する方法について説明します．

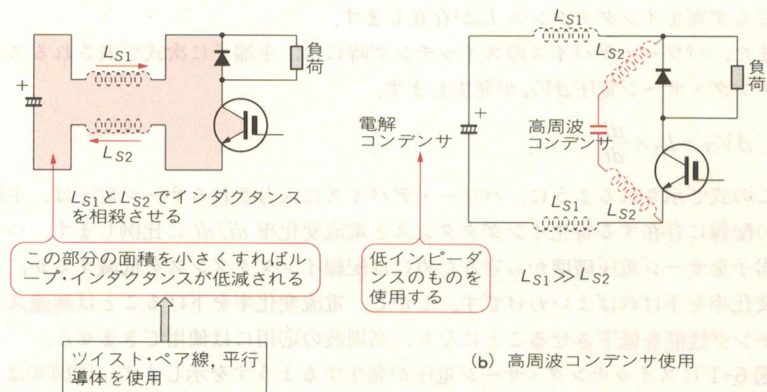
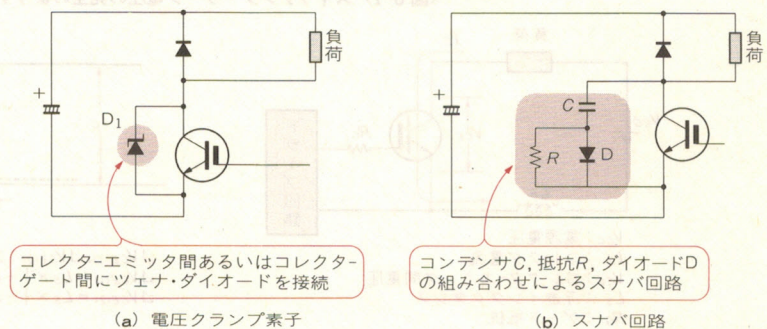
サージ電圧を抑制する方法は，大別して図6-3に示すように二つの方法があります．

〈図6-2〉主回路インダクタンスの低減法

(a) 主回路配線を最短にし，往路，復路を近づける．

(b) 高周波コンデンサ使用

〈図6-3〉サージ電圧抑制法

負荷
$D_1$
コレクタ-エミッタ間あるいはコレクタ-ゲート間にツェナ・ダイオードを接続
$C$
$R$
$D$
コンデンサ$C$，抵抗$R$，ダイオード$D$の組み合わせによるスナバ回路

(a) 電圧クランプ素子

(b) スナバ回路

一つは電圧クランプ素子による方法で，もう一つはスナバ回路を使う方法です．

図(a)のようなツェナ・ダイオード($D_1$)を用いる方法では，吸収されるべきサージ・エネルギーがこのツェナ・ダイオードで消費されるため，あまりよい方法とはいえません．

つまり，コレクタ-エミッタ間にツェナ・ダイオードを接続すると，サージ・エネルギーをすべてツェナ・ダイオードに吸収させるため，ツェナ・ダイオードのアバランシェ・エネルギー耐量を大きくしなければなりません．

そこで，図(b)に示すスナバ回路が一般によく用いられます．とくに高周波スイッチング用途におけるIGBTのサージ電圧抑制には，コンデンサ$C$，抵抗$R$，ダイオードDを組み合わせたスナバ回路が一般的に使われます．このようなスナバ回路はいくつかの種類があり，その代表例を図6-4に示します．

**RCスナバ回路**はもっとも簡単な構成ですが，サージ電圧の吸収効果が少ないことと，抵抗$R_S$の発熱が大きいので，あまり高周波に適していません．

**非充電型スナバ回路**は，サージ電圧の吸収効果は大きいのですが，RCスナバ回路と同様に抵抗$R_S$の発熱が大きいのが欠点です．

**充電型スナバ回路**は，抵抗$R_S$の発熱は少なく，サージ電圧の吸収効果も大きいので，IGBTの高周波応用に広く採用されています．とくに電流容量の大きいIGBTには最適なスナバ回路です．

## ● 充電型スナバ回路の設計法

つぎに，図(c)の充電型スナバ回路の定数の決め方について説明します．

図6-5に充電型RCDスナバ回路とその波形を示します．

各部波形に記入されている値とスナバ回路定数との関係をそれぞれつぎに示します．

**RCスナバ回路**

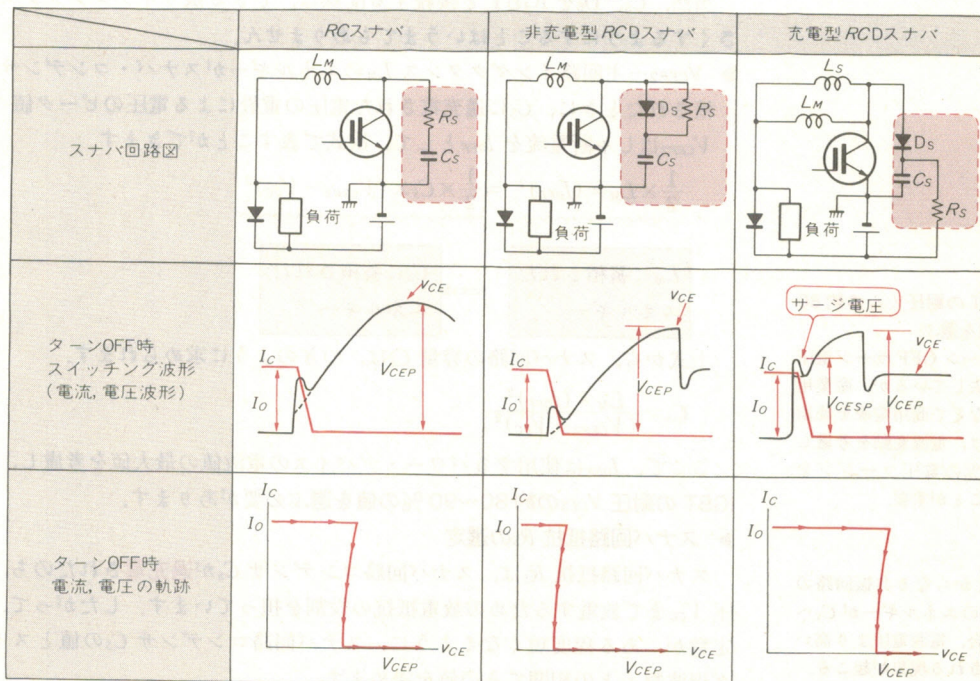
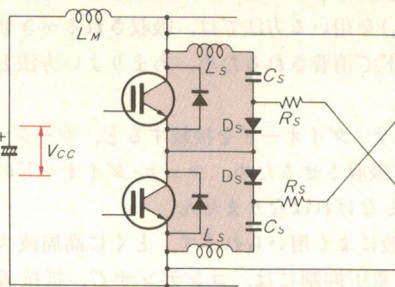
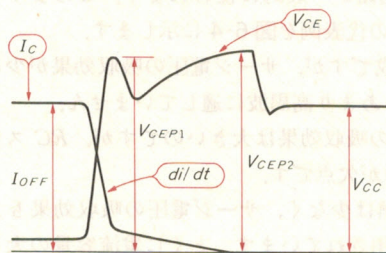
抵抗$R$とコンデンサ$C$の直列接続されたもっともシンプルなスナバ回路．サイリスタやトライアックなどのパワー・デバイスでは$dv/dt$の最大値が規定されているために，このスナバ回路が用いられる．$dv/dt$抑制に効果があるが，抵抗での電力損失が大きいため，高周波への応用には適していない．

**非充電型スナバ回路**

サージ電圧の抑制効果や$dv/dt$抑制にも非常に効果があるが，RCスナバ回路と同様，抵抗での電力損失が大きくなる．このスナバ回路では，ターンON時のみ抵抗で電力損失が発生するので，RCスナバ回路の1/2の電力損失となる．

**充電型スナバ回路**

コンデンサ$C_S$は抵抗$R_S$をとおして，電源電圧値まであらかじめ充電され，IGBTがターンONしても$C_S$の充電電圧は維持している．したがって，ターンOFF時など電源電圧以上のサージ電圧が印加されたときだけ，このスナバ回路は有効に働く．

〈図6-4〉IGBTのスナバ回路例

〈図 6-5〉充電型 RCD スナバ回路

$L_M$　：主回路インダクタンス
$V_{CC}$　：主電源電圧
$L_S$　：スナバ回路インダクタンス
$C_S$　：スナバ回路コンデンサ
$R_S$　：スナバ回路抵抗
$V_{F(fr)}$：$D_S$の順回復電圧(20～50V)
$V_{CEP2}$：$C_S$の充電電圧ピーク値
$V_{CEP1}$：$L_S$によるサージ電圧ピーク値
$I_{OFF}$：しゃ断(ターンOFF)電流
$di/dt$：$I_{OFF}$の電流下降率

▶ $V_{CEP1}$…スナバ回路のインダクタンス$L_S$により発生したサージ電圧の重畳による電圧のピーク値 $V_{CEP1}$は次式で表すことができます．

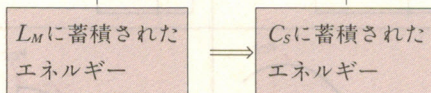
$$V_{CEP1}=V_{CC}+V_{F(fr)}+L_S\times\frac{di}{dt}$$

ここでは，スナバ回路に使用されるダイオード$D_S$の順回復電圧(順方向過渡電圧) $V_{F(fr)}$が低いことが望まれます．

当然，$C_S$，$D_S$を IGBT と接続する配線は，できる限りインダクタンス$L_S$を小さくするようにすることはいうまでもありません．

▶ $V_{CEP2}$…主回路インダクタンス$L_M$のエネルギーがスナバ・コンデンサ$C_S$に蓄積されたときに，$C_S$に過充電された電圧の重畳による電圧のピーク値 $V_{CEP2}$はしゃ断電流を$I_{OFF}$として，次式で表すことができます．

$$\frac{1}{2}\times L_M\times(I_{OFF})^2=\frac{1}{2}\times C_S\times(V_{CEP2}-V_{CC})^2$$

$L_M$に蓄積されたエネルギー ⟹ $C_S$に蓄積されたエネルギー

上式から，スナバ回路の容量$C_S$は，つぎのように求められます．

$$C_S=\frac{L_M\times(I_{OFF})^2}{(V_{CEP2}-V_{CC})^2}$$

ここで，$I_{OFF}$は使用するパワー・デバイスの電流値の最大値を考慮し，$V_{CEP2}$は IGBT の耐圧 $V_{CES}$の約 80～90 %の値を選ぶ必要があります．

▶ スナバ回路抵抗 $R_S$の選定

スナバ回路抵抗 $R_S$は，スナバ回路コンデンサ$C_S$が過充電されたのち，電源電圧 $V_{CC}$まで放電するための放電抵抗の役割を担っています．したがって，放電時定数が，ある程度短くなるように，スナバ回路コンデンサ$C_S$の値とスイッチング周波数 $f$ との相関でその値を決めます．

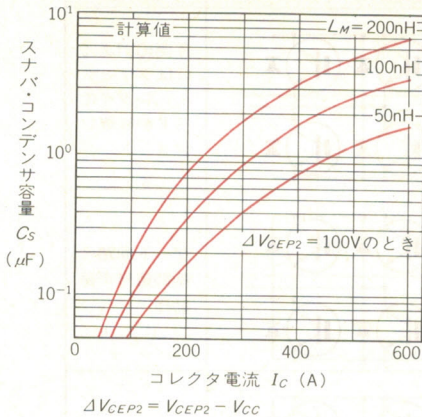
**$V_{CEP2}$は IGBT の耐圧$V_{CES}$の約 80～90 %の値を選ぶ**

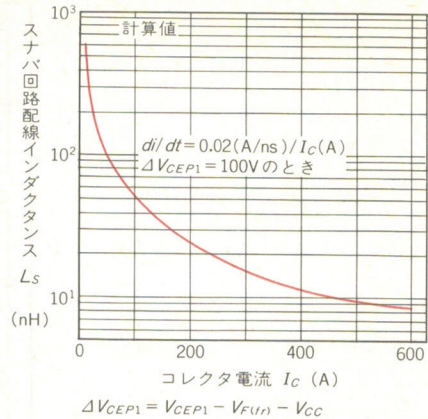
$V_{CEP2}$はターン OFF サージ電圧の最大値を表しているが，産業用インバータなどで商用電源を使用する装置では，電源変動を考慮して，10～20 %の電圧マージンを残しておくことが重要．

**過充電**

$L_S$と$C_S$とからなる共振回路の構成で，$L_S$のエネルギーが$C_S$へ移行する場合，電源電圧より高い値まで充電される現象が起こる．

〈図 6-6〉スナバ回路のコンデンサ容量 $C_S$ と コレクタ電流 $I_C$ の関係

$\Delta V_{CEP2} = V_{CEP2} - V_{CC}$

〈図 6-7〉スナバ回路のインダクタンス $L_S$ と コレクタ電流 $I_C$ の関係

$\Delta V_{CEP1} = V_{CEP1} - V_{F(fr)} - V_{CC}$

〈表 6-1〉スナバ回路の定数の推奨値

| 定格コレクタ電流 $I_C$ | スナバ・コンデンサ容量 $C_S$ | 主配線インダクタンス $L_M$ | スナバ回路配線インダクタンス $L_S$ |
|---|---|---|---|
| 15 A～75 A | 0.2 μF≦ | <200 nH | <70 nH |
| 100 A～200 A | 0.8 μF≦ | <100 nH | <20 nH |
| 300 A～400 A | 1.6 μF≦ | < 50 nH | <10 nH |
| 600 A | 3.6 μF≦ | < 50 nH | < 7 nH |

経験式として，つぎの式を適用できます．

$$R_S \leq \frac{1}{6 \times C_S \times f}$$

▶ **スナバ損失 $P_{RS}$**…スナバ抵抗 $R_S$ の発生損失

スナバ回路の抵抗による損失は次式で表されます．余裕をみて，この**算出値の2倍程度の定格電力の抵抗値を選ぶ**とよいでしょう．

$$P_{RS} = \frac{L_M (I_{OFF})^2 \times f}{2}$$

IGBT のターン OFF 時の電流変化率 $di/dt$ は，コレクタ電流 $I_C$ に比例し，約 0.02(A/ns)/$I_C$(A) となります．

そこで，スナバ回路に必要なコンデンサ $C_S$ の容量および実現しなければならないスナバ回路インダクタンス $L_S$ の値をそれぞれ図 6-6，図 6-7 に示します．

各電流容量の IGBT における推奨値 $C_S$，$L_S$ および $L_M$ の値を表 6-1 に示します．

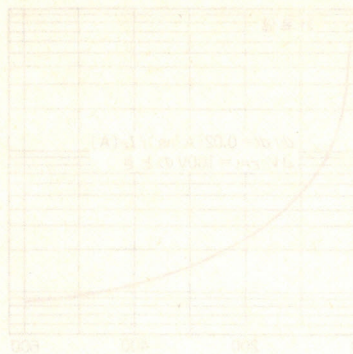
**算出値の2倍程度の定格電力の抵抗値を選ぶ**
通常，抵抗体に連続して消費できる許容損失は定格ワット数の1/2をめどに考えておくとよい．

## パワー・デバイスの保護回路

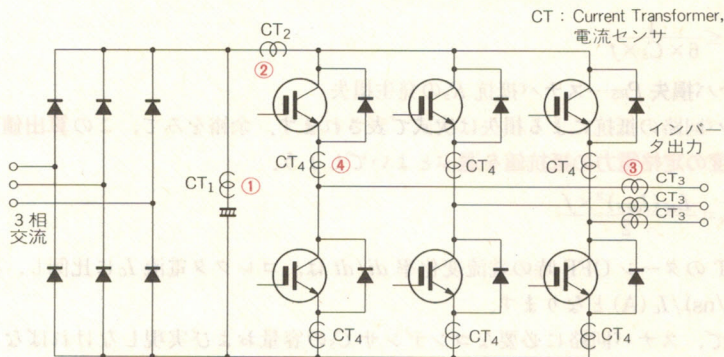
スイッチング用パワー・デバイスの保護回路で，とくに重要なのが過電流や短絡電流からの保護回路です．このような電流に対する保護は，電流検出回路およびゲート遮断回路で，瞬時にゲート遮断することにより実現できます．

短絡電流が流れる原因はいくつかあります．図 6-8 にインバータ回路における短絡モードとその原因を示します．

このような**短絡電流は，図 6-9 に示した①～④の電流検出点**において CT

**短絡電流は図 6-9 に示した①～④の電流検出点**
実際のインバータ回路では，これらすべての箇所で電流検出をすることは不要(不経済)．①と③の箇所だけで短絡電流検出および電流制御のための検出が可能．

〈図 6-8〉インバータ回路における短絡モードとその原因

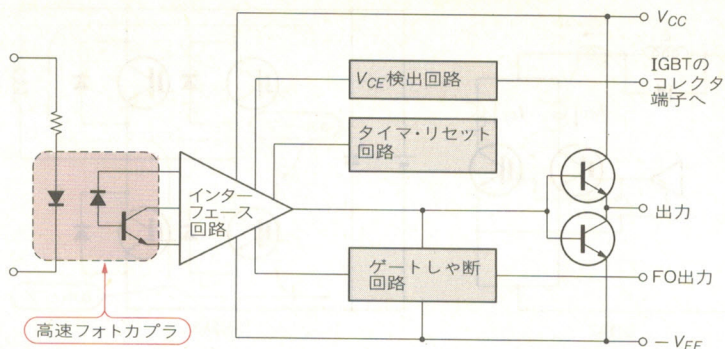
| 各種短絡モード | 原　因 |
|---|---|
| ① アーム短絡 | 片側IGBTあるいはフリーホイール・ダイオードが破壊しショート |
| ② アーム短絡 | ゲート回路や制御信号の誤動作 |
| ③ 出力短絡 | 出力短絡事故 |
| ④ 地絡 | 地絡事故 |

〈図 6-9〉インバータ回路における電流検出箇所

(Current Transformer，電流トランス)で検出され，ある電流レベルに達したときに制御回路にフィードバックされるようになっています．ゲート遮断の指令が出されるとシステムが停止するように構成できます．

電流検出は，図 6-9 に示すように直接CTで検出する方法と，図 6-10 に示すようにコレクタ-エミッタ間の電圧を検出し，過電流を知る方法があります．

過電流や短絡電流が流れるとコレクタ-エミッタ間電圧は急激に上昇するので，容易に検出できます．

また，ゲート遮断は，素子の短絡耐量内で瞬時に行う必要があり，短絡電流検出後 10 $\mu$s 以内に実行する必要があります．

〈図 6-10〉 $V_{CE}$検出による短絡電流保護回路

## 並列接続動作

大容量電力制御装置にIGBTを使用する場合，IGBTを並列接続して使用することができます．ただし，この場合電流がアンバランスになる要因を考えなければなりません．

電流アンバランスを起こす要因は，大別して素子の特性によるものと，配線に起因するものがあります．それらのアンバランスの要因をまとめたものを**表 6-2**に示します．

つぎに電流アンバランスの主要因と注意点について述べます．

### ● 素子特性

▶ 飽和電圧の差

各パワー・デバイスの飽和電圧 $V_{CE(sat)}$の差は定常状態において，アンバランスを生みます(**図 6-11** 回路 1，波形 1 参照)．

▶ 素子の温度

**飽和電圧 $V_{CE(sat)}$の温度依存性**により，各並列素子間に温度差が大幅に生じると，$V_{CE(sat)}$の差ができて，定常状態でも電流はアンバランスになります(**図 6-11** の回路 1，波形 1 参照)．

**飽和電圧$V_{CE(sat)}$の温度依存性**

IGBTの飽和電圧は，チップ温度によって変化する．しかも，その変化係数は図に示すように，電流領域によって正の温度係数と負の温度係数をもっている．

実際に使用する領域は，図の小電流領域，つまり負の温度係数をもつ領域であることが多く，とくにこの領域での温度差による電流アンバランスが大きい．

〈表 6-2〉 電流アンバランスの要因

| 電流アンバランスの要因 | | 電流アンバランスを生じる部分 | | | |
|---|---|---|---|---|---|
| | | スイッチング時 | | 定常状態 | |
| | | ターン ON | ターン OFF | $di/dt=0$ のとき | $di/dt\neq0$ のとき |
| 素子特性 | $\Delta V_{CE(sat)}$ | × | × | ○ | × |
| | $\Delta T_j$ | ○ | ○ | ○ | × |
| | $\Delta V_{th(G-E)}$ | △ | △ | × | × |
| | $\Delta C_{ies}$ | △ | △ | × | × |
| 主回路配線 | 電源から素子までのインダクタンス $L_M$ | ○ | △ | × | × |
| | 電源から負荷までの総合インダクタンス | × | × | × | ○ |
| ドライブ回路配線 | ドライバから素子までのインダクタンス | ○ | ○ | × | × |
| | ドライバ回路の出力インピーダンス | ○ | ○ | × | × |

○…影響する，×…影響しない，△…少し影響する
$\Delta V_{CE(sat)}$……並列素子間の飽和電圧差
$\Delta T_j$…………並列素子間の温度差
$\Delta T_{th(G-E)}$ …並列素子間のゲート-エミッタ間しきい値電圧差
$\Delta C_{ies}$ ………並列素子間の入力容量差

〈図 6-11〉 並列使用回路例と電流アンバランス要因

回路1
抵抗負荷スイッチング回路例

回路2
インダクタンス負荷スイッチング回路例

回路3

$I_{C(total)}$ $I_{C1}$ $\Delta I$ $I_{C2}$

$V_{CE(sat)}$の差で生じる

波形1

$I_{C1}$ $I_{C2}$

温度の差,主回路の配線,ドライバ回路の配線で生じる

波形2
ターンON波形

$I_{C1}$ $I_{C2}$

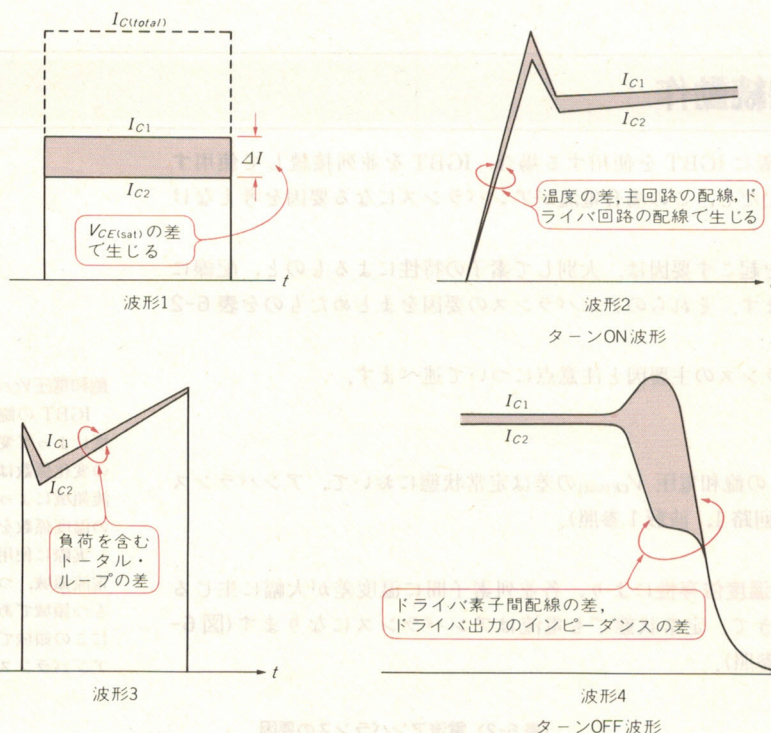
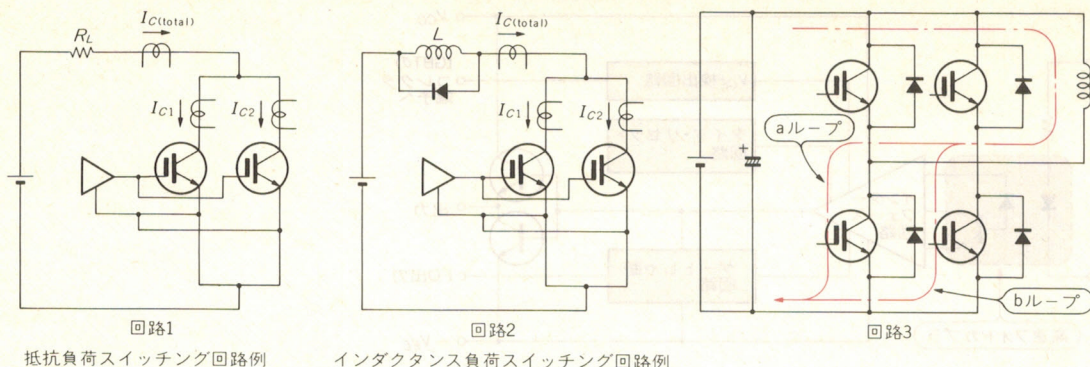
負荷を含むトータル・ループの差

波形3

$I_{C1}$ $I_{C2}$

ドライバ素子間配線の差,ドライバ出力のインピーダンスの差

波形4
ターンOFF波形

ターンON，ターンOFFのスイッチング時も温度特性により，スイッチング速度が変化して異なるため，**過渡的な電流アンバランス**が生じます(図6-11 回路2，波形2参照)．

**過渡的な電流アンバランス**
ターンON時やターンOFF時およびこれらスイッチング時の影響を受ける定常動作領域において電流がアンバランスする現象を指している

上記のような素子の特性による電流のアンバランスを少なくするために，

① 同一 $V_{CE(sat)}$(あるいは$\Delta V_{CE(sat)}$の範囲を狭くする)の素子を使用する

② 熱的にほぼ同じになるような冷却法を採用する

などに注意してください．

### ● 主回路配線

電源と素子間とのインダクタンスに各並列素子で差があると，スイッチング時に過渡的な電流アンバランスが生じます(図6-11　回路2，波形2参照)．

電源から負荷までの配線において，各並列素子間にインピーダンスの差があれ

ば，過渡的な電流アンバランスの影響を受けて，定常状態の領域まで電流アンバランスが続くことがあります(図6-11　回路3，波形3参照)．

スイッチング時において電流アンバランスは，素子外部のインダクタンスやインピーダンスに支配されているので，これらのインダクタンスの低減や対称な配線を行う必要があります．

● ドライブ回路配線

ドライブ回路と各並列素子間との配線の差によりドライブ速度が異なるので，スイッチング時の過渡領域で電流アンバランスとなります(図6-11　回路1，回路2，波形2参照)．

ドライブ回路の出力インピーダンスに差があると，スイッチング時のドライブ速度が異なるので，過渡的なアンバランスが生じます．またゲート抵抗$R_G$が大きいと，このアンバランスも大きくなります(図6-11　回路1，回路2，波形4参照)．

ドライブ回路の配線はできるかぎり短くし，並列素子間で同一の長さのツイスト・ペア線を使ってインピーダンスの差をなくすようにします．

また，$R_G$はあまり大きい値にしないようにします．

誘導成分を重畳させないように，主回路とドライブ回路配線を平行に配置しないことも重要です．

## 電力損失と熱設計

一般にパワー・デバイスは大きな電流を流すため，素子内部での電力損失による熱設計は非常に重要な項目です．これはパワー・デバイスを使用する場合に発熱による素子破壊を防ぐ対策として必要です．

以下に電力損失の計算法や温度計算法を述べます．

● 電力損失の計算法

スイッチング用パワー・デバイスをインバータやチョッパ装置に応用した場合の電力損失の計算法は，ダイオードやサイリスタにくらべ，かなり複雑になります．

ダイオードやサイリスタでは流れる電流波形が正弦波あるいは正弦波の一部であることや，スイッチング動作回数が少ないので，スイッチング損失が無視できることから，その電力損失の計算は非常に簡単です．

いっぽう，IGBT などの MOS 系パワー・デバイスでは，高周波の PWM(パルス幅変調)制御で使用されることが多く，各パルスごとに電流波形が異なること，高周波スイッチングによるスイッチング損失が総合損失を左右することなどで，その損失計算は難しくなります．

一般に IGBT の電力損失を求める場合，定常損失とスイッチング損失を分けて計算します．

1パルス当たりの損失＝(定常損失)＋(スイッチング損失)

定常損失は IGBT が飽和領域で動作しているときの電力損失で，スイッチング損失はターン ON およびターン OFF 時の過渡的な領域における電力損失を指しています．

図6-12に IGBT をインバータ(あるいはチョッパ)装置に応用したときの1パルス分の電圧($V_{CE}$)，電流($I_C$)波形と，それに対応した電力損失($E$)波形を示します．

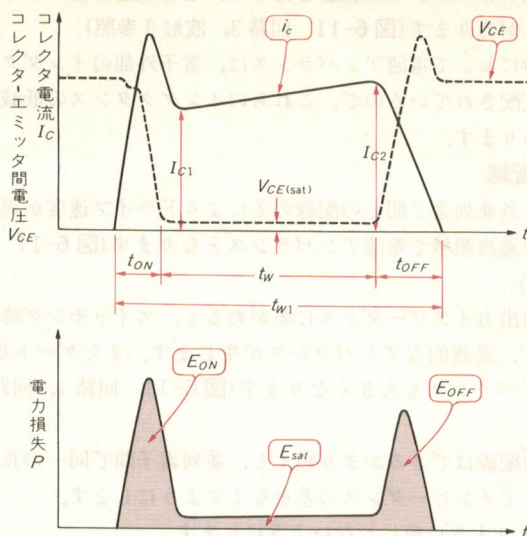
〈図 6-12〉1パルスの電圧・電流波形と電力損失

▶ 定常損失の計算法

図 6-12 のようなパルス波形の場合，$I_{C1}$と$I_{C2}$に対応する飽和電圧 $V_{CE(sat)1}$と$V_{CE(sat)2}$を飽和電圧特性から求め，次式を用いて1パルス分の飽和領域での電力損失を定常損失として計算します．

$$E_{(sat)}=\frac{I_{C1}\times V_{CE(sat)_1}+I_{C2}\times V_{CE(sat)2}}{2}\times t_w$$

▶ スイッチング損失

図 6-12 にスイッチング時の電圧，電流波形を示します．この波形でターンON時($t_{ON}$)，ターンOFF時($t_{OFF}$)の過渡領域について電圧と電流の積を時間積分することにより，ターンONおよびターンOFFスイッチング損失($E_{ON}$および$E_{OFF}$)が求められます．

$$E_{ON}=\int^{t_{ON}} i_c(t)\times v_{CE}(t)\,dt$$

$$E_{OFF}=\int^{t_{OFF}} i_c(t)\times v_{CE}(t)\,dt$$

$$E_{SW}=E_{ON}+E_{OFF}$$

最近はディジタル・ストレージ・オシロスコープなどを用いてスイッチング時の波形を取り込んで，スイッチング損失を計算できるようになりました．

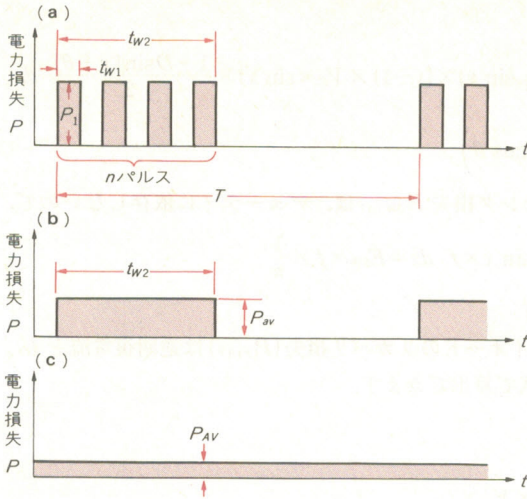
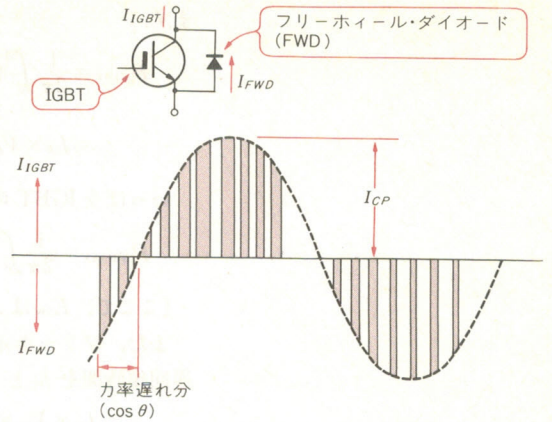
▶ 1パルスの平均損失

前述のように，求めたそれぞれの電力損失を，次式で1パルス当たりの平均値($P_1$)にします．

$$P_1=\frac{E_{(sat)}+E_{SW}}{t_{w1}}$$

このようにして，1パルス当たりの平均損失が求められると，図 6-13 に示すように，1周期で $n$ パルス導通するような電流パターンにおいて，それぞれ(a)，(b)，(c)で平均損失を求めます．

$$P_{av}=\frac{n\times P_1\times t_{w1}}{t_{w2}}$$

〈図6-13〉平均電力損失の求め方

〈図6-14〉三相インバータでの1素子当たりの電流波形

$$P_{AV}=\frac{P_{av}\times t_{w2}}{T}$$

▶ 三相インバータでの電力損失などの計算例

図6-14に三相インバータでの1素子当たりの電流波形(PWM制御時)を示します．このような電流パターンでの1素子当たりの電力損失についての簡易計算式をつぎに説明します．

パルス幅変調(PWM)信号のデューティ $D$ の変化 $\varDelta D$ は，時間 $t$ に対して，つぎの式で表せます．

$$\varDelta D=\frac{(1+D\times\sin t)}{2}$$

これが出力電圧変化に相当しますから，出力電流と電圧との関係を示す力率 $(\cos\theta)$ により，出力電流の任意の位相 $x$ での出力電流と1パルスのデューティは，次のように表されます．

出力電流：$I_{CP}\times\sin x$

1パルスのデューティ：$\dfrac{\{1+D\times\sin(x+\theta)\}}{2}$

したがって，線形近似したときの位相 $x$ での $V_{CE(\mathrm{sat})}$ と $V_F$ は，それぞれつぎのような式で表されます．

$$V_{CE(\mathrm{sat})}=V_{CE(\mathrm{sat})}(\mathrm{at}\ I_{cp})\times\sin x$$
$$V_F\ =V_F(\mathrm{at}\ I_{FP}=I_{CD})\times(-\sin x)$$

以上の式から，IGBTの定常損失 $P_{(\mathrm{sat})AV}$ は，つぎのように求められます．

$$P_{(\mathrm{sat})AV}=\frac{1}{2\pi}\int_0^{\pi}\underbrace{(I_{CP}\times\sin x)}_{\text{電流}}\times\underbrace{(V_{CE(\mathrm{sat})}\times\sin x)}_{\text{電圧}}\times\underbrace{\frac{1+D\times\sin(x+\theta)}{2}}_{\text{1パルスのデューティ}}dx$$

$$=I_{cp}\times V_{CE(\mathrm{sat})}\times\frac{1}{2\pi}\int_0^{\pi}\sin^2x\times\frac{1+D\times\sin(x+\theta)}{2}dx$$

$$=I_{cp}\times V_{CE(\mathrm{sat})}\times\left(\frac{1}{8}+\frac{D}{3\pi}\cos\theta\right)$$

同様にフリーホィール・ダイオードの定常損失$P_{(f)AV}$は，つぎのように求められます．

$$P_{(f)AV}=\frac{1}{2\pi}\int_0^\pi\{(-1)\times I_{cp}\sin x\}\times\{(-1)\times V_F\times\sin x\}\times\frac{1+D\sin(x+\theta)}{2}dx$$

$$=I_{cp}\times V_F\left(\frac{1}{8}-\frac{D}{3\pi}\cos\theta\right)$$

いっぽうIGBTのスイッチング損失$P_{(SW)AV}$は，デューティに依存しないので，

$$P_{(SW)AV}=\frac{1}{2\pi}\int_0^\pi(E_{SW})\times\sin x\times f\ \ dx=E_{SW}\times f\times\frac{1}{\pi}$$

〔ここで，$E_{SW}$は$I_{cp}$での値〕

また，フリーホィール・ダイオードのリカバリ損失($P_{(r)AV}$)は逆回復電流を$I_{rr}$，逆回復時間を$t_{rr}$として，次式で算出できます．

$$E_r=\frac{I_{rr}\times V_{cc}\times t_{rr}}{4}$$

$$P_{(r)AV}=E_r\times f\times\frac{1}{2}=\frac{I_{rr}\times V_{cc}\times t_{rr}}{4}\times f\times\frac{1}{2}$$

$$=\frac{1}{8}\times(I_{rr}\times V_{cc}\times t_{rr}\times f)$$

## ● 熱設計法

IGBTのチップの温度上昇$\varDelta T_{j-c}$は，前述で求められた電力損失と熱抵抗を用いて計算します．この場合，素子の熱抵抗は時間によって変化するので，過渡熱インピーダンス特性が使われます．

図6-15に1周期の電力損失の方形波近似したものを示します．

$$\varDelta T_{j-c}=R_{th(j-c)}\times P_{AV}-Z_{th(j-c)(tw2)}\times P_{AV}+Z_{th(j-c)(tw2)}\times P_{av}-Z_{th(j-c)(tw1)}\times P_{av}+Z_{th(j-c)(tw1)}\times P_1$$

$$=R_{th(j-c)}\times P_{AV}+(P_{av}-P_{AV})\times Z_{th(j-c)(tw2)}+(P_1-P_{av})\times Z_{th(j-c)(tw1)}$$

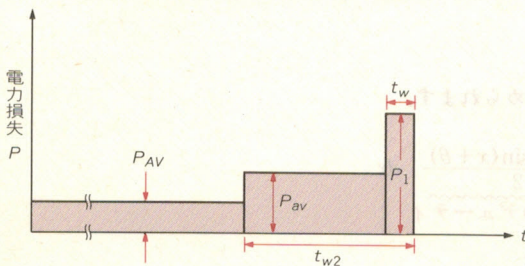
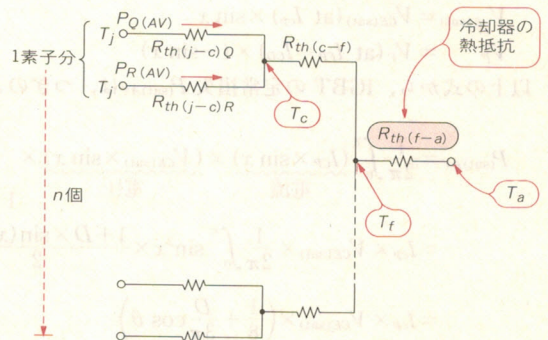
$$T_j=\varDelta T_{j-c}+T_C$$

$R_{th(j-c)}$　：素子の接合-ケース間熱抵抗

$Z_{th(j-c)(tw2)}$　：$t=t_{w2}$での接合-ケース間過渡熱インピーダンス

$Z_{th(j-c)(tw1)}$　：$t=t_{w1}$での接合-ケース間過渡熱インピーダンス

$T_C$　：ケース温度

〈図6-15〉1周期の電力損失の方形波近似

〈図6-16〉パワー・チップから周囲までの熱抵抗

● 冷却装置の選定法

パワー・デバイスを使用するときの冷却器の選定法について説明します．

たとえば，パワー・モジュール(IGBT モジュール)を使用する場合は，複数個のパワー・チップが1パッケージに内蔵されていること，また同一冷却フィンに複数個のパワー・モジュールが搭載されることから，総合的な熱抵抗を図示すると図6-16に示したような熱抵抗になります．この図から必要な冷却器の熱抵抗($R_{th(f-a)}$)をつぎのように求めることができます．

$$T_f = T_a + \{P_{Q(AV)} + P_{R(AV)}\} \times n \times R_{th(f-a)}$$

したがって，

$$R_{th(f-a)} = \frac{T_f - T_a}{n \times \{P_{Q(AV)} + P_{R(AV)}\}}$$

$T_a$　：周囲温度

$P_{Q(AV)}$　：IGBT の平均損失

$P_{R(AV)}$　：FWD(フリーホィール・ダイオード)の平均損失

$n$　：素子数

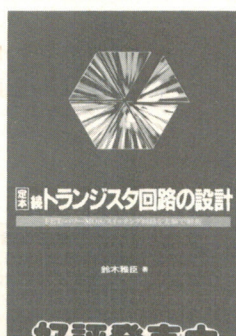
ケース温度 $T_C$は次式のようになります．

$$T_C = T_f + \{P_{Q(AV)} + P_{R(AV)}\} \times R_{th(c-f)}$$

ここで $R_{th(c-f)}$：ケース-フィン間接触熱抵抗

前述の二つの式から，つぎのように表せます．

$$R_{th(f-a)} = \frac{T_c - T_a - \{P_{Q(AV)} \times P_{R(AV)}\} \times R_{th(c-f)}}{\{P_{Q(AV)} + P_{R(AV)}\} \times n}$$

この計算式で求めた熱抵抗をもつ冷却器を使用しなければなりません．

**第7章**　**スイッチ回路，インバータ回路，チョッパ回路，回生回路**

# パワー・デバイスの応用回路の基本型

由宇　義珍

本章では，パワー・エレクトロニクス分野でよく使われる，パワー・デバイスの応用回路の基本型について紹介します．ここで紹介する基本応用回路は，目的，種類および原理的な内容にとどめます．基本回路として，①スイッチ回路，②インバータ回路，③チョッパ回路および④回生回路をとりあげます．

## スイッチ回路の基本型

パワー・デバイスの用途はその大部分がスイッチング用途です．インバータ回路やチョッパ回路も広い意味でのスイッチ回路といえますが，パワー・デバイスの機能としてではなく，パワー回路(**電力制御回路**)機能としてのスイッチ回路について述べます．

電気回路には**電磁リレー**，**サーキット・ブレーカ**および遮断器など多くの機械的スイッチが使用されています．

機械的スイッチは，金属接点の接触と非接触によって電気回路のON/OFFを行うので，ON時には抵抗が少なく，つまり電圧降下が非常に小さく，OFF時には絶縁性に優れているという利点があります．その反面，機械的接点はアーク放電による火花などにより，接点の劣化や騒音問題が避けられません．また，動作速度が遅いという欠点もあります．

これに対し，半導体素子であるパワー・デバイス(たとえば，サイリスタ，トライアック，トランジスタおよびIGBTなど)は，高速度のON/OFFスイッチングが可能で，しかも無接点のため寿命が非常に長いという長所をもっています．

もっとも基本的なスイッチ回路は，図7-1に示すような交流スイッチ回路と直流スイッチ回路です．交流スイッチ回路にはパワー・デバイスとして，サイリスタやトライアックのようなONのみ制御可能な半導体スイッチが使用されます．

交流スイッチ回路では，入力電源が交流(AC)であり，サイリスタやトライアックのような自己ターンOFF機能をもたないパワー・デバイスでも電源電圧の

**電力制御回路**

電力制御回路は負荷に供給する電力量を制御するための回路．電力量を制御するのはかならず温度制御やモータ速度制御などの目的があり，その目的に応じて種々の制御回路や制御方式がある．いずれの制御方式も一定の法則に合った規則正しい制御を実行している．これらを総称して電力制御回路と呼んでいる．

**電磁リレー**

電磁コイルにより，ON/OFF動作する有接点スイッチのこと．

**サーキット・ブレーカ**

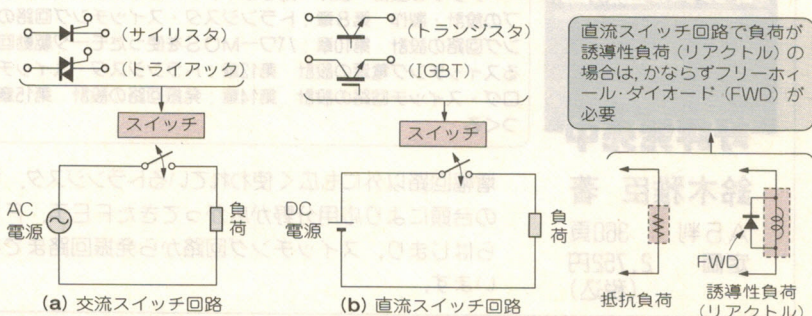
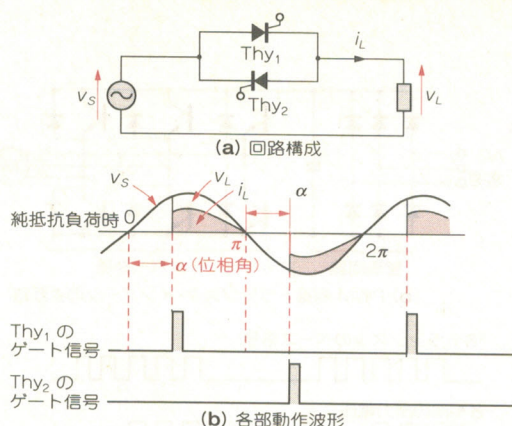
電力制御回路において，おもに電源側に接続され，入力電源を開閉するための有接点スイッチのこと．家庭用配電盤内に収められている開閉スイッチや漏電遮断器，また電磁式の遮断器などがサーキット・ブレーカとして使用される．

〈図7-1〉スイッチ回路の基本型

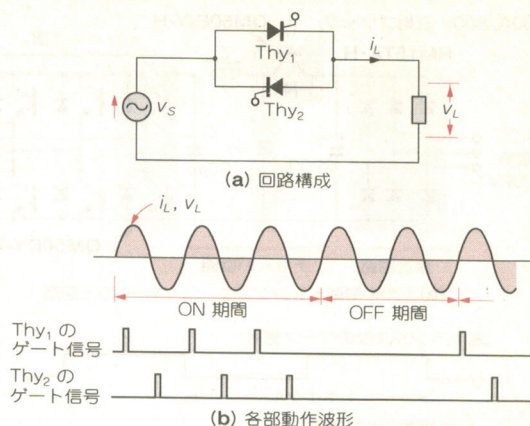
(a) 交流スイッチ回路　(b) 直流スイッチ回路

〈図7-2〉交流スイッチの位相制御

(a) 回路構成

(b) 各部動作波形

〈図7-3〉交流スイッチのON/OFF制御

(a) 回路構成

(b) 各部動作波形

極性が反転するので，自然にターンOFFできます．

このような交流スイッチ回路の応用としては，ヒータ(電熱)制御，ランプ制御およびモータの一次電圧制御などがあります．この交流スイッチ回路における制御方法は，代表的なものとして位相制御とON/OFF制御があります．

図7-2に位相制御の動作について示します．負荷にサイリスタ($Thy_1$と$Thy_2$)を直列に接続し，入力電源の周波数に同期して位相角(制御角)$\alpha$でゲート信号を与えると，位相角$\alpha$からその半周期の電圧が零(ゼロ)になるまで負荷に電流を供給します．

この場合，負荷に印加される電圧の実効値は$\alpha$の増加にともなって連続的に減少します．したがって，この制御方式を照明器具やヒータに適用すれば，明るさや温度を無段階に調節することが可能です．

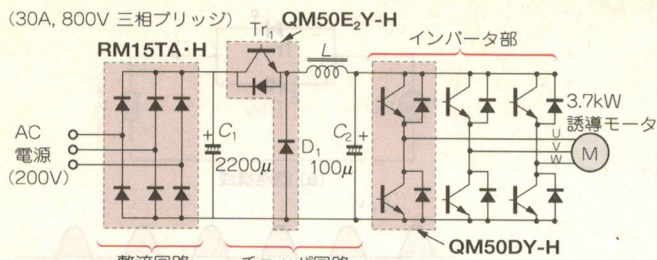
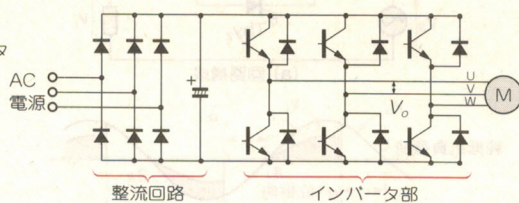
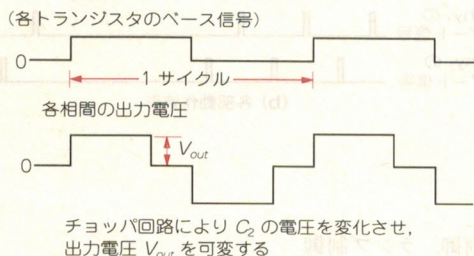
交流スイッチ回路におけるもう一つの制御方法であるON/OFF制御の動作を図7-3に示します．この制御方式では，ON期間とOFF期間の比率を変化させることによって平均電力の制御を可能にします．電熱器のパワー・コントロール回路によく用いられる方式です．

つぎに図7-1(b)に示したような直流スイッチ回路には，パワー・デバイスとしてトランジスタやIGBTなどが採用されます．これらのパワー・デバイスは自己ターンOFF型素子と呼ばれ，信号端子の極性によって，ON/OFF動作が容易にできる特徴をもっています．この直流スイッチ回路において，負荷が誘導性の場合，この負荷(リアクトル)に電流が流れることにより蓄積されたエネルギー($\frac{1}{2}LI^2$)を還流させて放出するためのフリーホィール・ダイオード(FWD)が必要になります．

## インバータ回路の基本型

交流モータの速度制御に用いられるインバータは，電圧型インバータと電流型インバータに分けられます．ここではポンプ，ブロワ，工作機械などに広く使用されている電圧型インバータについて紹介します．

誘導モータの回転数は，電源周波数に比例し次式のように表されます．

〈図 7-4〉電圧型インバータの主回路と出力電圧制御

(a) PAM 制御トランジスタ・インバータの主回路

(b) PWM 制御トランジスタ・インバータの主回路

(C) PAM 制御方式による出力電圧の制御

(d) PWM 制御方式による出力電圧の制御

$$n=\frac{120\times f}{p}(1-s)$$

$p$:回磁の極数

$f$:周波数

$s$:すべり

上式のように周波数$f$を変化させると回転数を制御することはできますが,周波数に反比例して出力電圧を変化させる必要があります.このように周波数と電圧を可変できるインバータをVVVF(Variable Voltage Variable Frequency)インバータと呼んでいます.

電圧型インバータの主回路例を図 7-4 に示します.(a)の回路例は,交流電源を整流ダイオードのブリッジ回路で整流し,コンデンサ$C_1$で平滑した後,パワー・トランジスタ$Tr_1$,リアクトル$L$,ダイオード$D_1$およびコンデンサ$C_2$で構成されたチョッパ回路で,インバータの出力電圧を可変する方式でPAM 制御(PAM:Pulse Amplitude Modulation)と呼ばれています.

この方式では,インバータ部を構成するパワー・トランジスタのスイッチング回数は,1サイクルでON/OFFを1回させるだけなので,トランジスタのスイッチング損失が無視できるほど少なくなります.またチョッパ回路のパワー・トランジスタは,一般に5k~20kHzでスイッチングさせる必要があるので,大電力高周波用のパワー・トランジスタが用いられます.

いっぽう,図(b)に示す回路例はパルス幅変調(PWM:Pulse Width Modulation)により出力電圧制御を行う方式で,図(a)の回路にくらべると簡単ですが,インバータ部の各パワー・トランジスタはスイッチング周波数が高くなり,スイッチング損失を十分考慮しなければなりません.

**PAM 制御**

インバータ回路は電源の入力方式で電圧型インバータと電流型インバータに分けられる.電圧型は電圧源を入力し,電流型は電流源を入力する.現在汎用インバータはほとんどが電圧型インバータ方式を採用している.

いっぽう,汎用インバータの目的は,負荷としての誘導モータのトルク(回転力)と速度を制御するもので,その関係式はつぎのようになる.

$$\text{トルク}\ \tau=\frac{\text{電圧}\ V}{\text{周波数}\ f}$$

したがって,周波数(回転数)を変化させたとき,トルクを一定にするために電圧を変化させることが必要である.この電圧を制御する方式の一つにパルス波高値変調(PAM)制御がある.もう一つの方式がパルス幅変調(PWM)制御である.PAM 制御では,出力に必要な電圧値を直流入力側であらかじめ設定される.そのために電圧可変のチョッパ回路が付加されるのが特徴.

# チョッパ回路(DCチョッパ)の基本型

DCチョッパはその名称が示すように，パワー・デバイスの高周波ON/OFFによるチョッピング動作を行うことによって，可変の直流電源を得る電力変換装置のことです．チョッパ回路にはいくつかの方式があり，一つの分類法として，動作および機能原理から3種類に分けることができます．

図7-5にDCチョッパの基本回路を示します．図(a)の降圧チョッパは電圧変換後の出力電圧($E_{out}$)が入力電圧($E_{in}$)より低くなる($E_{out} \leqq E_{in}$)回路方式，図(b)は逆に出力電圧が入力電圧より高くなる($E_{out} \geqq E_{in}$)回路方式で昇圧チョッパ，図(c)は降圧および昇圧がともに可能な昇降圧チョッパです．

図7-6に降圧チョッパの動作原理と各部波形を示します．トランジスタTrのデューティ比を変えることにより，出力電圧を可変できることが次式により示されます．

〈図7-5〉チョッパ回路の基本動作

(a) 降圧チョッパ $E_{out}=0 \sim E_{in}$　(b) 昇圧チョッパ $E_{out}=E_{in} \sim \infty$　(c) 昇降圧チョッパ $E_{out}=0 \sim \infty$

〈図7-6〉降圧チョッパの動作原理と各部波形

### トランジスタのスイッチング損失

トランジスタやIGBTを使ってスイッチングするとき，電圧と電流が過渡的に重なり合うため電力損失が発生する．この電力損失をスイッチング損失という．

### パルス幅変調(PWM)

前述のPAM制御に対応するほかの制御方式である．この方式では直流入力電圧は一定で，出力電圧を変化させるのはインバータ回路部で行う．各パルス幅の平均値は次式のように表される．

出力電圧の平均値

$$= 入力電圧値 \times (t_1/T)$$

$t_1$：パルス幅

$T$：周期

つまり，パルス幅$t_1$を変化させることにより出力電圧を可変できる．

### 電圧リプル

チョッパ回路などを使用した低電圧装置では，出力電圧は完全な直線をもつ直流電圧ではなく，微小な振幅でたえず(スイッチングごとに)電圧変動が起こっている．この変動を電圧リプルと呼んでいる．また，出力電圧$V_{out}$に対する変動率をリプル率という．

$$リプル率 = \frac{\Delta V_{P-P}/2}{V_{out}}$$

### 逆回復特性

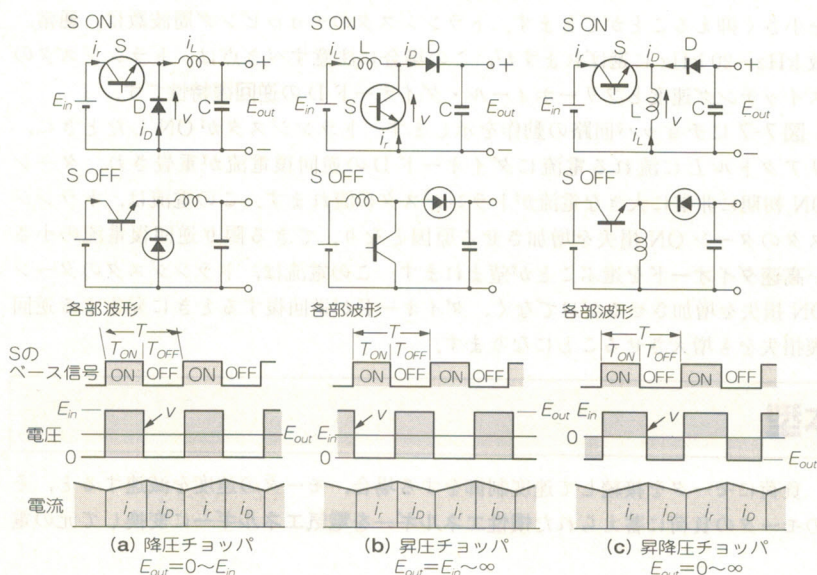
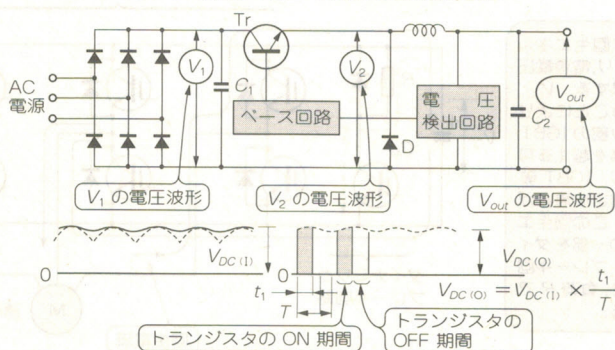
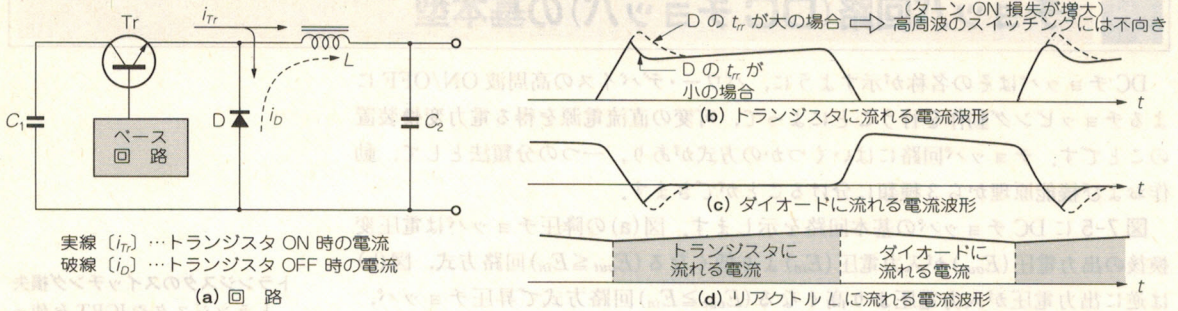
ダイオードの逆回復特性はチョッパ回路やインバータ回路には非常に重要な特性である．ダイオードは通常の動作時は順方向に電流を流すことができるが，逆方向には電流が流れない．しかし，順方向から逆方向に切り替わる瞬間に逆方向に電流が流れる時間帯が存在する．このとき，逆方向の電流や時間特性を逆回復特性といい，流れる電流を逆回復電流，時間を逆回復時間という．

〈図 7-7〉 チョッパ回路の動作

(a) 回　路

(b) トランジスタに流れる電流波形

(c) ダイオードに流れる電流波形

(d) リアクトル L に流れる電流波形

$$V_{DC(0)}=V_{DC(1)}\times\frac{t_1}{T}$$

$t_1$：トランジスタのON時間

$T$：チョッピング周期(＝$1/f$)

また，トランジスタのチョッピング周波数を高くするほど，電源の**電圧リプル**を小さく抑えることができます．トランジスタのチョッピング周波数は，通常，数 kHz～20 kHz に選ばれますが，この場合に注意すべき点は，トランジスタのスイッチング速度とフリーホィール・ダイオード D の**逆回復特性**です．

図 7-7 にチョッパ回路の動作を示します．トランジスタが ON したときに，リアクトル $L$ に流れる電流にダイオード D の逆回復電流が重畳され，ターン ON 初期に非常に大きな電流がトランジスタに流れます．この電流は，トランジスタのターン ON 損失を増加させる原因となり，できる限り逆回復電流の小さい**高速ダイオード**を選ぶことが望まれます．この電流は，トランジスタのターン ON 損失を増加させるだけでなく，ダイオードが逆回復するときに発生する逆回復損失をも増大させることになります．

**高速ダイオード**

高速ダイオードは，一般に逆回復時間の短いダイオードに付けられた名称である．トランジスタや IGBT といっしょに用いられる高速ダイオードは逆回復時間が 1μs 以下である．

## 回生回路の基本型

負荷にモータを接続して速度制御をする場合，モータの速度を減速すると，そのモータの負荷に蓄えられた**慣性エネルギーを電気エネルギー**に変換して元の電

**慣性エネルギーを電気エネルギーに**

インバータ回路でモータを回しているとき，回転を止めようとすると，回し続けようとする慣性力が働く．この慣性力を生み出すエネルギーが慣性エネルギーで，回転力である．回転力をモータに印加するとモータが発電機になり，電気を発生する．これが電気エネルギーになる．

〈図 7-8〉 回生システムの例

回生電流（回生エネルギー）により，電源電圧 $V_{CC}$ が上昇する．$V_{CC}$ が上昇することにより，インバータ部の IGBT の耐圧破壊を越える可能性が生じ，IGBT 破壊を引き起こす恐れがあるので，この回生エネルギーの一部をダイナミック・ブレーキ回路を働かせ，負荷 $R$ で消費させる．

インバータ部

$R$

$V_{CC}$

$C_M$

ダイナミック・ブレーキ回路

回生電流

M　誘導モータ

〈図7-9〉回生コンバータ

源に返すことができます．このように蓄積エネルギーを電源側に電気エネルギーとして返すことを電力回生と呼んでいます．

回生するための回路を回生回路といい，図7-8に回生システムの一例を示します．この回路例では，モータ制御用インバータ回路で誘導モータ運転時に急減速の指令が出された場合，誘導モータがその負荷の慣性エネルギーを電気エネルギーに変換できるように(発電機として働く)制御され，このとき得られた回生電流(回生エネルギー)が主電源回路の**平滑コンデンサ $C_M$ を充電**し，電源電圧 $V_{CC}$ を上昇させます．

もともと $V_{CC}$ は三相交流入力電源電圧で決められた電圧値($V_{AC(\mathrm{rms})}\times\sqrt{2}$)で充電されていますが，この電圧値以上に充電され上昇していくと，インバータ部に使用しているIGBTを電圧破壊に至らせる可能性があります．

したがって，この回生エネルギーの一部を抵抗 $R$ で消費させることによって電圧上昇を抑制することができます．

この回路は，一般に誘導モータを急減速(ブレーキに相当)するときに用いられるので，**ダイナミック・ブレーキ回路**と呼ばれています．この回生システムは，非常に簡単な回路で回生エネルギーの処理ができるのが特徴ですが，余分なエネルギーをすべて抵抗で熱エネルギーとして消費するため，エネルギー効率を考えると，良い方法とはいえません．

そこで，この回生エネルギーをすべて商用電源(三相交流電源)に返す目的で，図7-9に示すような回生コンバータ回路が用いられます．この回路はコンバータ部とインバータ部が同じ回路構成になっており，入力側と出力側がたがいに**可逆変換**できるのが特徴です．

通常運転では，ダイオード部(FWD)を通して入力AC電源は整流されますが，回生時はIGBT部を通して交流電力が入力側に電力回生されます．

**平滑コンデンサを充電**

交流電源を直流電源に変換する整流回路には整流ダイオードが使用される．これら整流ダイオードだけの回路では電圧リプルが大きいため完全な直流電源にならない．そこで，電圧リプルを低減するための平滑用にコンデンサが主回路に挿入される．これを平滑コンデンサと呼んでいる．モータ減速時発電された電気は，この平滑コンデンサに蓄えられる．

**ダイナミック・ブレーキ回路**

インバータ回路で回転中のモータを急減速するときに用いる電気的ブレーキ回路のこと．モータ速度を減速するのは一般的に機械的ブレーキを使用せず，電気的ブレーキ回路が用いられる．これをダイナミック・ブレーキ回路という．自動車のエンジン・ブレーキに相当するものである．

**可逆変換**

通常のインバータ回路では入力側にダイオード・ブリッジが構成されるコンバータ部で，交流から直流へ変換するのみで，直流から交流への変換が不可である．しかし，コンバータ部をインバータ部と同じ回路構成にすることにより，直流から入力側に交流電力を戻すことが可能である．モータを急減速したときに発生する発電エネルギーを直流回路に戻し，さらに直流回路から入力交流電源に戻すことができる．

第8章 ドライブ回路，各種保護回路を内蔵して使いやすくなった

# 電力制御用インテリジェント・パワー・デバイスの使い方

由宇　義珍/古家　敏幸/ゴーラブ・マジュムダール/森　敏

## インテリジェント・パワーIC

近年，MOS FETやIGBTなどMOS系の小容量ディスクリート・パワー・デバイスは，ICの技術を取り込みインテリジェント化が進んでいます．インテリジェント化といっても，その定義はかならずしも明確に示されたものはありませんが，検出，判断(自己診断)，制御，保護，駆動などの機能をもっていることが条件となります．

図8-1にインテリジェント化されたパワー・デバイスのシステム構成を示します．なかでも，パワー・デバイスはICやLSIのように信号だけを取り扱うのではなく，エネルギーを制御することを目的としているため，その使用環境は電圧，電流，温度の面で非常にきびしく，おのずとパワー・デバイス自体の破壊を防ぐための保護機能が重視されています．

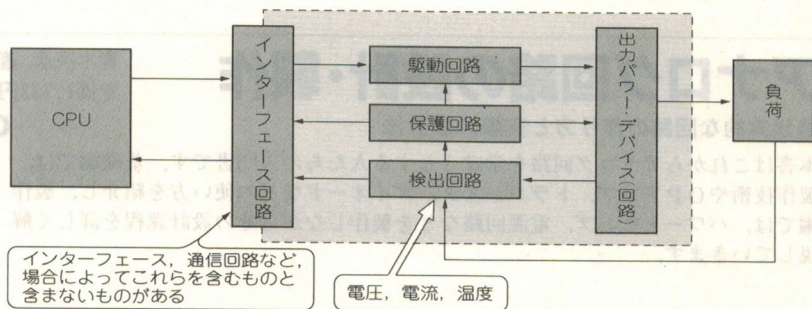
これらインテリジェント化されたパワー・デバイスとしては，つぎの2種類のものがあります．つまり，最近パワーIC，スマート・パワーIC，HVIC(高耐圧IC)，インテリジェント・パワーICおよびインテリジェント・パワー・デバイス(IPD)と呼ばれている，いわゆるワンチップのモノリシックICで構成されているものと，パワー・チップとICを組み合わせて，しかも熱設計が容易なモジュール・タイプのインテリジェント・パワー・モジュールです．

インテリジェント・パワー・モジュール(IPM)については後で述べるとして，ここに示すインテリジェント・パワーICは，たんに機能面だけでなく，絶縁分離方式の改善による高耐圧化や，プロセスの複合化にともなう出力デバイスの選択の幅が広がり，大電流，低損失化が可能になったため，従来のパワーICでは不可能であった高耐圧，大電流の大電力領域まで応用範囲が拡がりつつあります．そのおもな応用分野を図8-2に示します．

モノリシック(シングルチップ)で取り扱うことのできるインテリジェント・パワーICの応用は，大別してつぎの三つの分野に分類することができます．

**スマート・パワーIC**
大電力のパワーMOS FETやトランジスタなどのパワー素子と制御回路，保護回路，診断回路などをワンチップ上に搭載したモノリシック・パワーIC．

**HVIC**
High Voltage IC．高耐圧のIC．60～1200V程度の高耐圧化が進んでいる．

〈図8-1〉インテリジェント化されたパワー・デバイスのシステム構成

①OA，自動車を中心とする低耐圧，大電流分野
②ディスプレイ駆動や通信用の高耐圧，小電流分野
③民生，FAモータや電源用の高耐圧，大電流分野

ただし，電源用は入力電圧により低電圧のDC-DCコンバータ用(3～15V)や通信用(48V)およびAC100V，200Vライン用(250～500V)など幅が広く，①と③の両方にまたがっています．

以下にそれぞれの場合についての応用例を紹介します．

● 低耐圧，大電流IC

〈自動車用〉将来自動車には，ランプ，モータ，ソレノイドの駆動用に従来のリレーの置き替えとして，1台に70～150個のパワーICが使われると言われています．

パワーICは負荷に合わせてハイ・サイドまたはロー・サイドおよびHブリッジなどの出力形式をとります．

耐圧は60Vが主で，出力素子はパワーMOS FET，とくにON抵抗の低いものが望まれています．現在数十～0.06ΩのON抵抗で電流容量12～40A程度のICが5ピン・タイプのTO-220パッケージなどで製品化されています．将来は車内LANに対応した通信機能を備えることが不可決となり，ワイヤ・ハーネスの簡略化に貢献するものと期待が寄せられています．

〈OA，民生用〉ステッピング・モータ駆動用や，低圧DC-DCコンバータ用などが対象となります．

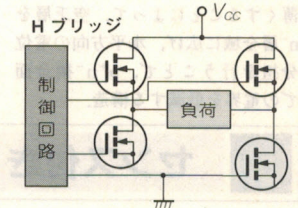
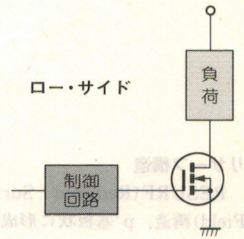
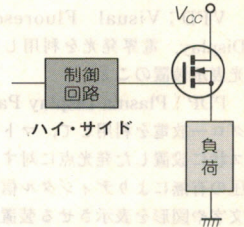
OAや民生用では，MOS FET出力による低損失，小型化，高機能が特徴で，ステッピング・モータ用としては耐圧55V，出力電流3A程度，パッケージは

〈図8-2〉インテリジェント・パワー・デバイス(HVIC，IPM)の応用と電圧，電流マップ

**ソレノイド**

Solenoid．導線をらせん状に巻いたものをいい，これに直流電流を流すと電磁力として働く．自動車のエンジン・バルブの制御やドア・ロックなどに応用されている．

**ハイ・サイド，ロー・サイド，Hブリッジ**

パワーICの出力形式．出力素子と負荷の位置によって以下のように呼ぶ．

**車内LAN**

自動車内のLAN(Local Area Network)．車内だけに限定した情報ネットワークのこと．従来は通信線を多数引き回して，ヒータなどの負荷を制御していたが，通信機能を働かせ，情報のやりとりだけで端末のパワーICを動作させるしくみ．

**ワイヤ・ハーネス**

Wire Harness．ソケットやコネクタなどの端末処理をした組み配線．

SILの20数ピンのものが実用化されています．DC-DCコンバータ用では10 A/60 Vクラスのものが普及しており，両者ともHDD/FDDなどコンピュータ周辺機器や，FAX，コピーなどのOA機器での実績も出ています．

**SIL**
Single In Line. SIP(Single Inline Package)ともいう．ICや複合部品の端子を一列に配置しているパッケージのこと．

### ● 高耐圧，低電流IC

EL，VFD，PDPなどのフラット・パネルのディスプレイ・ドライバとしては，耐圧350 Vまでの表示媒体に合わせたドライバが製品化されています．出力電流は500 mA以下であるため，パッケージは普通のICと同じようなDIPの48ピン程度のものが製品化されています．

**EL，VFD，PDP**
EL；Electro Luminescence. 電界発光を利用した発光体で，板状に成形した発光層の両端に電極を付けたもので，表示装置に利用されている．
VFD；Visual Fluorescent Display. 電界発光を利用した蛍光表示装置のこと．
PDP；Plasma Display Panel. グロー放電を利用して，マトリクス状に設置した発光点に対する電圧の有無によりディジタル信号で文字や図形を表示させる装置．コンピュータの端末に使われる．

通信用としては，350 V耐圧の交換機加入者回路用ICが対象となっています．

### ● 高耐圧，大電流IC

この領域がもっとも難しい領域ですが，誘電体分離の開発は接合分離の向上により，500～600 VクラスのHVIC(高耐圧IC)が実現しています．

三相DCブラシレス・モータ制御用のものは，エアコンの室内外ファン・モータや家電製品のモータをマイコンからのPWM(Pulse Width Modulation)信号で直接インバータ制御により可変制御を行うためのもので，500 V～600 V，～1 AのIGBT出力の誘電体分離HVICがすでに実用化されています．

三相パワーMOS FET/IGBT駆動用は前述のモータ制御用HVICとほぼ同一定格の500～600 VクラスのHVICが接合分離や誘電体分離構造で実用化されています．

MOS FET/IGBT駆動用のHVICは，パワー・モジュールの駆動用として用いられるのはもちろん，今後はICへの内蔵機能を充実することにより，インテリジェント・パワー・モジュール(IPM)の部品としても重要な位置を占めるものと思われます．

スイッチング電源用は接合分離の改良版である**リサーフ構造**を最適化することにより，耐圧を700 Vまで高くする技術が確立されています．これにより，主スイッチング素子(MOS FET)と制御回路を一体化し，高周波，小型化に寄与する700 V～3 A程度のHVICの製品化の例もあります．

**リサーフ構造**
RESURF(Reduced Surface Field)構造．$p^-$基板状に形成された$n^-$エピタキシャル層の厚みを薄くすることによって，空乏層を$n^-$層全域に広げ，水平方向の電位分担を行うことで，$p^+n^-$接合面での電界を低減する構造．

## センス付きMOS FET

先に述べたようにパワー・デバイスのインテリジェント化は，IC，LSIの技術の導入によりMOS FETの多様化からスタートしたともいえます．そのはしりが**電流検出機能付きMOS FET**や**温度保護機能付きMOS FET**です．

図8-3に電流検出機能を備えたMOS FETの等価回路を示します．一般には

**電流検出機能付きMOS FET**
パワーMOS FETに電流検出機能を付けたもので，5端子のTO-220パッケージなどでモトローラ社からSENSEFETという名称で販売されている．

**温度保護機能付きMOS FET**
MOS FETに過熱保護機能を付けたもの．TEMP FETとしてシーメンス社より販売されている．

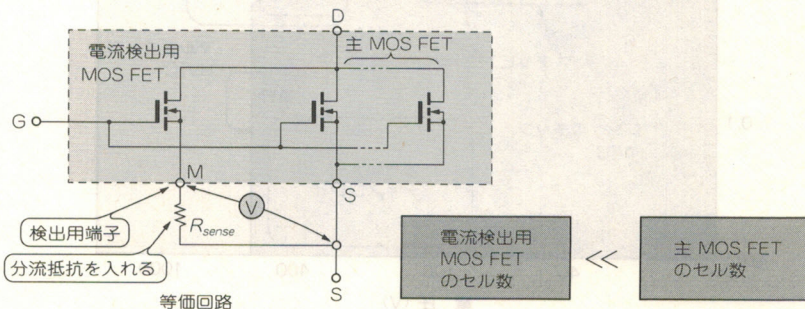
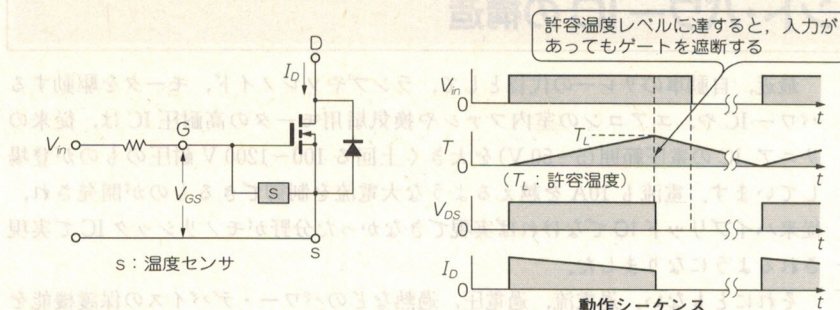
〈図8-3〉電流検出機能付きMOS FET

〈図8-4〉温度センサ内蔵パワーMOS FET

「SENSE FET」と呼ばれているもので，パワーMOS FETに流れる電流をきわめて小さな電力損失で検出することを目的とする電流検出素子と検出用の端子をもっています．

図8-3に示すように，パワーMOS FETは多数の小容量MOS FETが並列接続で構成されています．すべての小容量MOS FETに流れる電流が等しいと仮定すると，そのごく一部のセル数で構成された電流検出用MOS FETに小容量MOS FETのON抵抗にくらべ無視しうるほど小さな検出抵抗$R_S$を接続しても流れる電流は等しく，$R_S$の電圧降下から主電流の値を見積ることができます．ICとしては非常に初歩的な手法です．

つぎに異常温度上昇から素子を保護する「TEMP FET」について紹介します．

パワーMOS FETはバイポーラ・トランジスタにくらべ過電流に対し耐量が格段に大きいのは，**ON抵抗が負の温度依存性をもっている**ことと，微細構造によるチップ内での電流の均一性が保てることに起因しています．しかし，比較的熱破壊(＝過電流破壊)に強いMOS FETでも過電流により破壊することがあり，これを保護するため図8-4に示すような温度センサを内蔵したパワーMOS FETがあります．

過電流が流れると素子は$P_D = I_D^2 \times r_{DS(ON)}$の電力損失(スイッチング損失を含むこともある)で発熱し，許容温度(約150℃)に達すると温度センサが働き，ゲート-ソース間を短絡し素子をOFFします．

現在市販されている「TEMP FET：Siemens BTS131」などはゲート入力をリセットするまでゲート遮断状態を保持するため，再起動にはかならず入力信号のリセットが必要となります．また温度センサの応答速度が約10msと遅いため，詳細な条件を勘案して熱設計を行う必要があります．

このようなセンサ付きパワーMOS FETは，パワー・デバイスのインテリジェント化の先駆者的存在ですが，**素子自身にセンサや保護機能**をもたせることにより，周辺部品の省略と設計時間の短縮など種々のメリットをもたらすことがわかります．

したがって，最近ではセンサ付きMOS FETにとどまらず，前述のような自動車電装，OA，電源，小型モータなどの分野にIPD(Intelligent Power Device)やHVIC(High Voltage IC)およびスマート・パワーICと言われるような，より進んだ機能をもつインテリジェント化されたパワー・デバイスが登場しています．

**SENSE FET**
電流検出機能付きMOS FETの別名．

**TEMP FET**
温度センサを内蔵し，MOS FETの過熱保護ができる．Tempareture FETの略．

**ON抵抗が負の温度依存性をもっている**
MOS FETのON抵抗は，高温になると大きくなるという負の温度依存性をもっている．したがって，高温になると電流が流れにくくなり，過電流が流れる心配がない．

**素子自身にセンサや保護機能**
パワー・デバイスのインテリジェント化は，IGBTやMOS FETに電流や温度などのセンサを付けることから始まっている．これらセンサの出力をうまく処理することで，パワー・デバイス自身の保護が可能となる．

## インテリジェント・パワーICの構造

最近，自動車のリレーの代替として，ランプやソレノイド，モータを駆動するパワーICや，エアコンの室内ファンや換気扇用モータの高耐圧ICは，従来のリニアICの電圧範囲(5～50 V)を大きく上回る100～1200 V耐圧のものが登場しています．電流も10Aを越えるような大電流を制御できるものが開発され，従来**ハイブリッドIC**でなければ実現できなかった分野がモノリシックICで実現されるようになりました．

それにともない，過電流，過電圧，過熱などのパワー・デバイスの保護機能を出力デバイスと同一チップに集積したり，レベルシフトやシリアル・データを並列信号に変換する通信回路など，LSIの技術を駆使して同一チップに数百ゲート程度のロジックが一つのチップ上に実現できるようになりました．

ハイブリッドIC
薄膜，厚膜を主体とした受動素子と各種能動素子を組み合わせて，超小型回路を構成したもの．大別して薄膜ICと厚膜ICがあるが，合わせてハイブリッドICまたはHICという．モノリシックICにくらべ回路構成に自由度があり，大電力，高耐圧，高精度，高周波回路などの特徴のあるICが構成できる．

このような高耐圧ICでは，高圧，大電流素子およびロジック回路をそれぞれ分離するために，いくつかの製造プロセスが開発されています．pn接合を利用したpn接合分離やMOS FETによる自己分離や，$SiO_2$膜などの絶縁膜で分離する誘電体分離などの方法があります．

● **pn接合分離**(Junction Isolation)

図8-5に示すpn接合分離は，通常のICやLSIに標準的に用いられている方式であり，分離用$p^+$層で分離した島の内側に素子や回路を構成する方式です．

p型の単結晶基板とn型単結晶島との間に破線で示す極性にpnダイオードが形成されます．基板の電位をもっとも低い点に固定することにより，各単結晶島間をとおして流れる電流の経路はなくなり，各素子間や回路間が電気的に分離されることになります．この方式はダイオードのpn接合の原理によって電気的な分離を行うので接合分離と呼ばれています．

この方法は従来のバイポーラICの製造ラインで作ることができますが，電圧が高くなるとエピ(エピタキシャル)層が厚くなったり，$p^+$拡散層での空乏層が横方向に広がり，その周辺に発生する電圧を確保するためのスペースが必要となり，チップ・サイズが大きくなります．

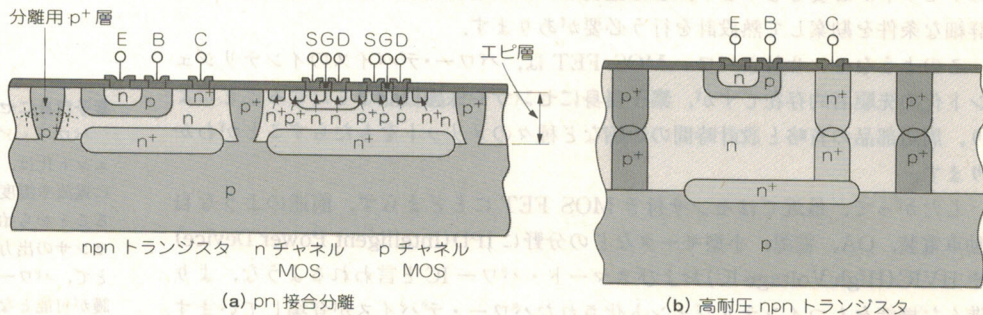
さらに高圧の分離を得るためには，図8-5(b)に示すように，上下から$p^+$拡散を行い，空乏層の広がりを防止するような工夫も行われています．

図8-5(a)に示すような構造で100 V程度まで，図(b)のような構造で400 V程度までの分離耐圧が実現しています．

さらに高耐圧の分離を実現する手法として，最近図8-6に示すようなリサー

〈図8-5〉pn接合分離構造

(a) pn接合分離

(b) 高耐圧npnトランジスタ

フ構造のパワーICが開発されています．リサーフ構造は，pn接合分離の一種で，前述のように高耐圧にすることでエピ層が厚くなるのを$p^-$基板濃度を下げることで防いでいます．この方式で350～1200V程度のパワーICが実現しています．

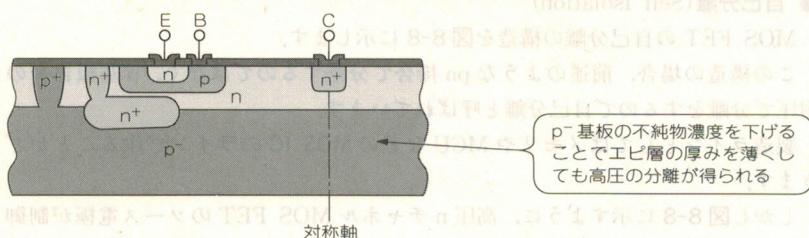
高耐圧でかつ大電流が必要なインテリジェント・パワーICの場合，図8-5，図8-6のICの構造では出力のトランジスタが横型となり，大電流を取り出すためにはチップの面積が大きくなり，コストアップの要因となります．

そこで大容量を必要とするハイサイド・スイッチなどのIPDに使われるパワーICの構造として，縦型の出力MOS FETを使用したアクティブ・ドレイン・タイプの断面構造を図8-7に示します．

n基板上にpエピ，nエピを順に積み，pエピおよび分離のp層で分離を行うのは前述の方法と同じですが，出力のパワーMOS FETを作るため，pエピ層を$n^+$の**貫通拡散領域**を構築したのが特徴です．**写真8-1**，**写真8-2**に接合分離

**貫通拡散領域**

ICの内部に構成されるMOS FETはほとんど横型のMOS FETとなり，ドレイン，ソースがそれぞれチップの表面に形成される．これに対して，パワーMOS FETは低ON抵抗と高耐圧を必要とするため，縦型構造をとっている．パワーICで，パワーMOS FET同様チップ表面にソース，裏面にドレインを形成するため，分離層を貫通させてn型の拡散領域を設けたもの．このようなパワーICをアクティブ・ドレイン・タイプという．

〈図8-6〉リサーフ(Resurf)構造高耐圧npnトランジスタ

〈写真8-1〉三相インバータ用IGBTドライバのHVIC(上アーム分)(600V接合分離)

制御回路

出力トランジスタ

600Vの絶縁島

レベルシフト素子

〈図8-7〉アクティブ・ドレイン・タイプのプロセス断面構造

〈写真8-2〉インテリジェント・パワーIC TPD1008S（東芝）

を用いたHVIC，インテリジェント・パワーICの写真を示します．

## ● 自己分離(Self Isolation)

MOS FETの自己分離の構造を図8-8に示します．

この構造の場合，前述のようなpn接合で分離するのではなく，p基板自身の耐圧で分離をするので自己分離と呼ばれています．

製造ラインとしてはメモリやMCUなどの**MOS ICのライン**で作ることができます．

**MOS ICのライン**
メモリやMCUなどMOS FETを主体として構成したICの生産プロセス．

しかし図8-8に示すように，高圧nチャネルMOS FETのソース電極が制御回路のグラウンド・レベルと共通になるため，ノイズ対策などで回路上の制約を受けることがあります．

自己分離ではソース・コモンの回路で250～350V程度の高耐圧ICが実用化されていますが，内蔵できる素子の種類が少なく，ラッチアップ耐量が低いことなどの短所があるため，接合分離に比較すれば**実用化の例は少ない**ようです．

**実用化の例は少ない**
低電圧小電流の領域での使用例として，20V，2A程度の自動車用ハイサイド・スイッチ，カメラ用Hブリッジ(0.5A，20V)などがあるが，高耐圧の領域では接合分離のほうが有利となり，実用化の例が少なくなる．

## ● 誘電体分離(Di-electric Isolation)

図8-9に誘電体分離ICの断面の例を示します．

各素子や回路を形成する単結晶の島がそれぞれ誘電体(多結晶シリコン)で囲まれる構成になっており，島相互間が電気的に絶縁されています．

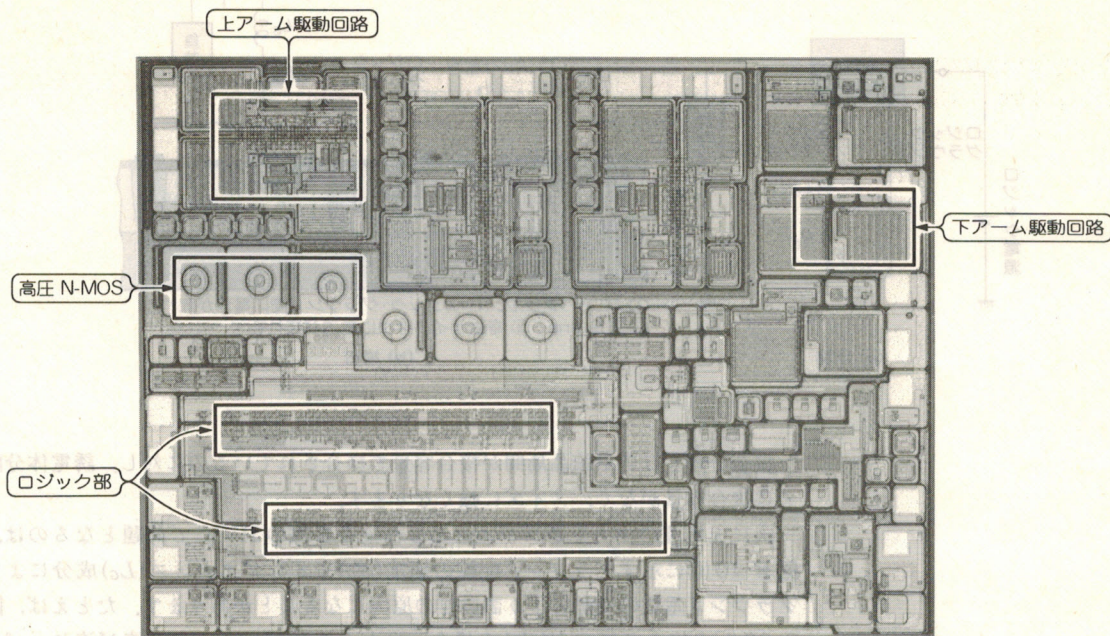
この絶縁膜の耐圧は5$\mu$mで1000V程度のものが実用化されており，単結晶シリコン島内にパワー・デバイスと各種ロジック回路を形成し，相互をアルミで配線したものが誘電体分離の構造です．現在600Vクラスのものが実用化されています．

誘電体分離の高耐圧ICは，標準的な接合分離ICにくらべるとプロセスが非

〈図8-8〉MOS FETによる自己分離

〈図8-9〉誘電体分離構造

SGD　SGD　E B C
p p n　p n n　n n p
n+　n+　n+
分離用 $SiO_2$
単結晶シリコン
多結晶シリコン基板
p チャネル MOS　n チャネル MOS　npn トランジスタ

〈写真 8-3〉三相 MOS FET/IGBT 駆動用 IC ECN3501PL（日立製作所）

常に複雑になるため，単位チップ面積あたりの製造コストは高くなります．しかし，それぞれの部品と分離された島内で回路を組むことができ，回路の自由度が高いことや，素子分離領域の寸法が高耐圧 IC としてはもっとも小さく高集積化に適しています．

以上のような理由により，一般的に誘電体分離は耐圧の高い，高集積を必要とされる IC に，接合分離は低耐圧の IC に有利とされています．

**写真 8-3** に誘電体分離の三相 MOS FET/IGBT 駆動用 IC の例を示します．

## 接合分離と誘電体分離との比較

それでは比較的よく使用されている接合分離と誘電体分離について，両方式の特徴を比較してみます．

誘電体分離は，接合分離に比較してシリコン基板の貼り合わせなどの特殊なプロセスが含まれるため，製造プロセスが複雑になり，単位チップ面積あたりのコストは高くなるのが普通です．

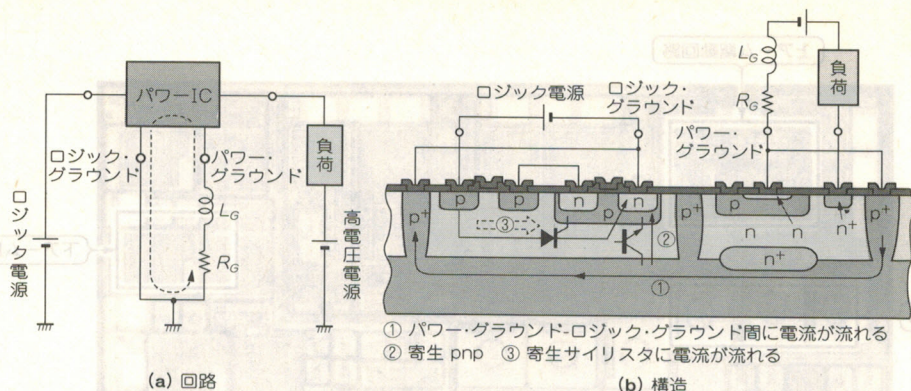
しかし，接合分離では高耐圧の島を形成するのに $p^+$ の分離領域を広げなければならないため，高圧の HVIC ほど面積が広がり，コストアップの要因となります．

いっぽう誘電体分離では，前述のように厚さ 5 $\mu$m 程度の誘電体の膜で 1000 V もの電圧を阻止できるため，高耐圧の HVIC ではプロセスの複雑さを考慮に入れても，接合分離よりコスト・メリットの出せる領域があります．

また，分離領域の浮遊容量は誘電体分離のほうが小さくできます．とくに耐圧の高い HVIC では，スイッチング素子が ON/OFF するごとに急峻な電流 $dv/dt$ が発生し，この $dv/dt$ によって分離領域の浮遊容量を通して**ノイズ電流**が流れ，回路の誤動作を引き起こすことがあるからです．

**ノイズ電流**
本来の目的とする電流ではなく，スイッチング素子の ON/OFF 時の急峻な $dv/dt$ と浮遊容量の影響などで発生する雑音電流．

〈図 8-10〉パワー・グラウンド電位変動によるロジック部誤動作例

(a) 回路　(b) 構造

接合分離では各単結晶島間が接合容量で結合されているのに対し，誘電体分離では接合容量がなく，ノイズに強くなります．

次に大電流の出力トランジスタをもつ接合分離のHVICで問題となるのは，図8-10(a)に示すグラウンド配線の抵抗($R_G$)やインダクタンス($L_G$)成分によるグラウンド電位の変動により誤動作の原因になることがあります．たとえば，図8-10(b)の接合分離のHVICの場合，出力トランジスタに大電流が流れ，パワー・グラウンドがスイッチのON/OFFで配線の$L_G$，$R_G$により電位が変動します．

これにより，①パワー・グラウンド→ロジック・グラウンド間に電流が流れ，すでにCMOSロジック回路の寄生トランジスタが動作し，図中に示す**寄生サイリスタ**がONしてラッチアップしてしまうことがあります．通常はこのようなラッチアップを避けるため，寄生トランジスタの$h_{FE}$を下げるなどの対策がされています．

**寄生サイリスタ**
Parasitic Thyristor．集積回路の構造上，ある条件下で起こる寄生回路要素としてのサイリスタ．多くの場合，好ましくない現象である．

誘電体分離の場合，誘電体の分離プロセスと出力部やICを作るプロセスとが独立しているため，出力素子もMOS FET，IGBT，バイポーラ・トランジスタ，サイリスタと自由に選択することができ，用途に応じ面積を最小にするパワー・デバイスが使用できるというメリットがあります．

## インテリジェント・パワー・モジュール

モータを動かしたり，ヒータの温度制御をしたり，電力を制御するときに使うのがパワーMOS FETやIGBTなどのパワー・デバイスです．

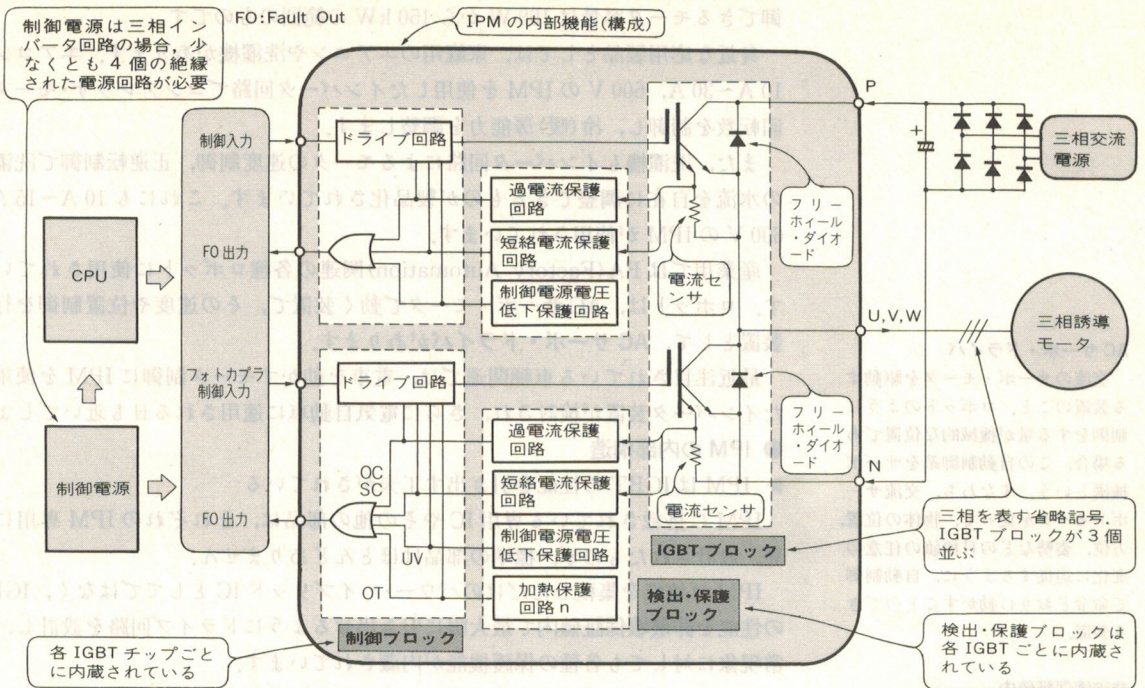
これらのパワー・デバイスを使いこなすためには，ドライブ回路や保護回路を目的に合わせて設計しなくてはなりません．この設計の面倒な回路部分をモジュールの中に取り込んだのがIPM(Intelligent Power Module)と呼ばれる高機能パワー・モジュールです．

### ● IPMの特徴

IPMはパワー・チップにIGBTを使用しているので，電圧，電流定格は基本的にIGBTと同じです．電力損失を決める飽和電圧は，内蔵する**短絡保護回路**を工夫することにより，一般のIGBTモジュールより低い値が得られます．

**短絡保護回路**
IGBTの飽和電圧はスイッチング時間や短絡耐量などのSOAとトレード・オフの関係にあり，IPMの場合，短絡保護回路を専用のICでIPMに内蔵させることによりSOAを緩めて，その分飽和電圧を一般のIGBTモジュールより0.1～0.2V程度低くすることができる．また，この結果，インバータ運転した場合，損失を5％程度減らすことができる．

パワー・デバイスのおもな破壊要因となる安全動作領域については，IPMでは**自己保護機能**をもっているので，IGBTモジュールにくらべ非常に壊れにくく，

〈図 8-11〉IPM の内部機能ブロック

〈写真 8-4〉IPM の外観

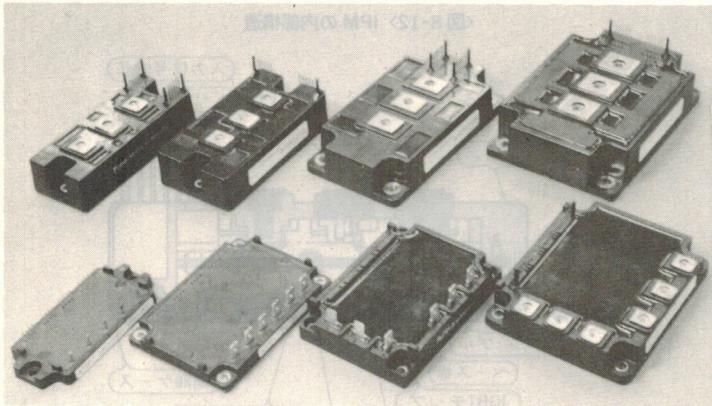
上段左から，(75 A，1200 V，2 素子)，(300 A，600 V，2 素子)，(200 A，1200 V，2 素子)，(600 A，600 V，2 素子)，下段左から，(30 A，600 V，6 素子)，(50 A，600 V，7 素子)，(25 A，1200 V，7 素子)，(150 A，600 V，7 素子)

設計が簡単になりました．

図 8-11 に IPM のブロック図を，**写真 8-4** にその外形を示します．

● IPM はどこに使われるか

IPM は，従来のパワー・デバイスの応用装置すべてに使用されていくと思いますが，現在市販されているものはおもにインバータ装置(直流を交流に変換する装置)用です．

具体的な用途は，**モータの速度制御用インバータ**です．現在入手できるものの

**自己保護機能**

IPM には IGBT チップ自身を守るために，短絡保護，過電流保護，制御電源の電圧低下保護および過熱保護などの自己保護機能が内蔵されている．また，IGBT チップに合った設計がされているため，非常に壊れにくくなっている．

**モータの速度制御用インバータ**

これらの IPM はモータの速度制御をするためのインバータ用として設計されている．したがって，過電流保護の検出レベルを使用するモータの電流定格から算出している．

電流容量は10 A～800 A，電圧定格は600 Vと1200 Vです．これらのIPMで制御できるモータ容量は100 Wから150 kWの範囲のものです．

身近な応用製品としては，家庭用のエアコンや洗濯機があります．エアコンは10 A～30 A，600 VのIPMを使用したインバータ回路でコンプレッサ・モータの回転数を制御し，冷(暖)房能力を調整します．

また，洗濯機もインバータ回路によるモータの速度制御，正逆転制御で洗濯槽の水流を自在に調整できるものが製品化されています．これにも10 A～15 A，600 VのIPMが使用されています．

産業用ではFA(Factory Automation)関連の各種ロボットに使用されています．ロボットは，ACサーボ・モータで動く装置で，その速度や位置制御を行う装置として，**ACサーボ・ドライバ**があります．

**ACサーボ・ドライバ**

交流のサーボ・モータを駆動する装置のこと．ロボットのように制御をする量が機械的な位置である場合，この自動制御系をサーボ機構という．すなわち，交流サーボ・モータを使って，物体の位置，方位，姿勢などの目標値の任意の変化に追従するように，自動制御で命令どおりに動かすことのできる装置．

最近注目されている車輌関連では，電車を動かすモータ制御にIPMを使用したインバータ装置が検討され，さらに電気自動車に適用される日も近いでしょう．

## ● IPMの内部構造

### ▶ IPMはIGBTの性能を引き出す工夫がされている

IPMに搭載されている専用ICやその他の部品は，それぞれのIPM専用に開発，設計されたもので，標準の部品はほとんどありません．

IPMは機能を集積しただけのパワー・ハイブリッドICとしてではなく，IGBTの性能を**非破壊保証値内**で最大限に引き出せるようにドライブ回路を設計し，異常現象に対しても各種の保護機能が内蔵されています．

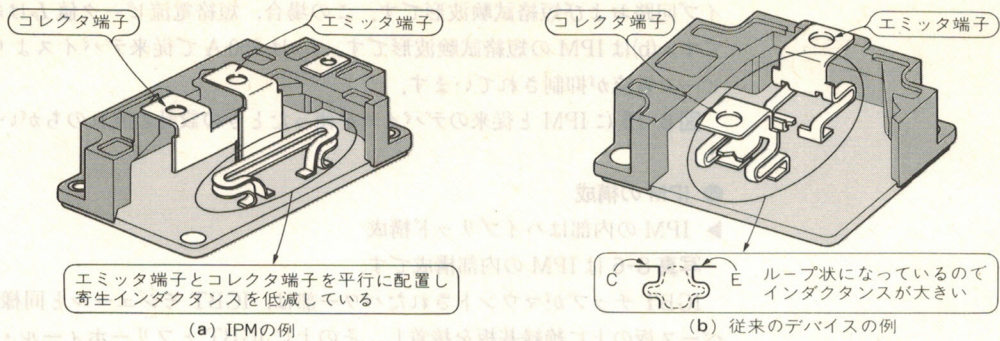
**非破壊保証値内**

IPMは，IGBTを壊すことなく，IGBTのSOA内，いわゆる保証値の内側で使えるような設計がなされている．したがって，IPMの場合IGBTモジュールのようなスイッチングSOA，短絡耐量という考え方は必要ない．

パッケージにも種々の工夫があります．実装に最適な端子の配置や，パワー・チップからのノイズを遮(しゃ)断して安定な制御を得るため，制御基板の構造は図8-12に示すようにシールド層を含む4層構造になっており，パワー・チップのスイッチング動作時に発生する高周波ノイズをこの基板のシールド層で遮(しゃ)断すること

〈図8-12〉IPMの内部構造

〈図 8-13〉主端子の構造例

(a) IPMの例　(b) 従来のデバイスの例

により，制御ICへのノイズの影響を少なくしています．

IPMは内部の主配線(コレクタ端子からエミッタ端子に至る配線)の寄生インダクタンスによるスイッチング動作時のスパイク電圧($V_{spike}=L_s \times di/dt$, $L_s$；配線の寄生インダクタンス)を最小にするため，図8-13(a)に示す主端子構造になっています．

また，図8-13(b)は従来のパワー・デバイスの主端子構造です．主配線のインダクタンスは，従来の素子で約60～70 nH，IPMで約17～20 nHと約1/3に低減されています．

また，IPMには種々の保護機能が内蔵されています(図8-14)．

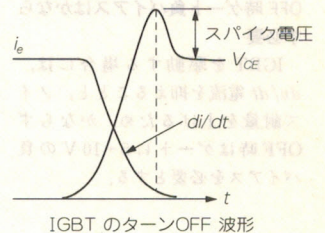
▶ 短絡耐量の向上による破壊防止

IGBTのコレクタ-エミッタ間飽和電圧$V_{CE(sat)}$を下げるためには相互コンダクタンス$g_m(=\Delta I_C/\Delta V_{GE})$を上げて電流を流れやすくする必要があります．これは同時に負荷短絡時の過電流も増す結果となり，短絡耐量の低下につながります．

IGBTの飽和電圧$V_{CE(sat)}$によって決まる飽和損失(あるいは定常損失)と短絡耐量はトレード・オフの関係にありますが，IPMの形で保護機能を充実することにより，短絡耐量を気にせず飽和損失を下げることができます．

**スパイク電圧**

高く，先の尖った電圧．サージ電圧と同じ意味．IGBTを高速でターンOFFさせると，$di/dt$の値が大きくなり，このとき，配線の寄生インダクタンス$L_s$が大きく，IGBTのチップのコレクタ-エミッタ間に大きなスパイク電圧が印加されることになる．

IGBTのターンOFF波形

〈図 8-14〉IPM化によるパワー・デバイスの故障防止

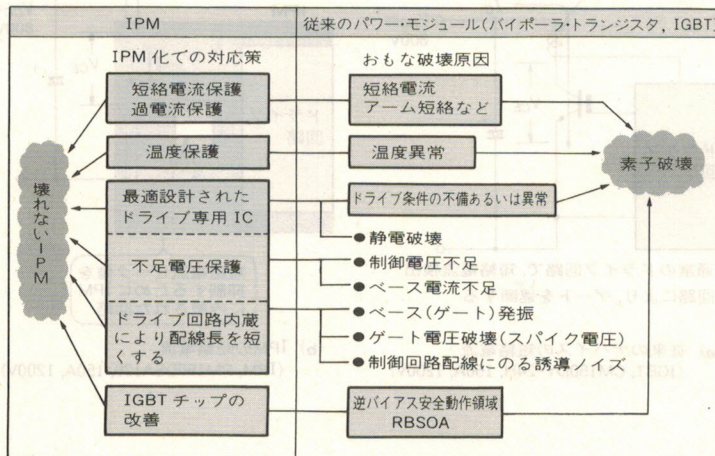



写真 8-5 は IPM と IGBT の短絡電流の比較です．(a)は IGBT におけるドライブ回路および短絡試験波形です．この場合，短絡電流ピーク値 $I_P$ は約 1300 A です．(b)は IPM の短絡試験波形です．$I_{CP}$ は 850 A で従来デバイスより約 35 % ピーク電流が抑制されています．

図 8-15 に IPM と従来のデバイスを使ったときの設計の流れのちがいを示します．

## ● IPM の構成

### ▶ IPM の内部はハイブリッド構成

写真 8-6 は IPM の内部構成です．

IGBT チップがマウントされたパワー部は，IGBT モジュールと同様な構造で，ベース板の上に絶縁基板を接着し，その上に IGBT とフリーホィール・ダイオード・チップが必要な個数載っています．

### ▶ 入出力の動作

IPM はパワー・デバイスとして IGBT を使用していますが，ドライブ電源は正バイアスのみで**負バイアスは不要**です．いっぽう，IGBT 単体で使用する場合は，**OFF 時ゲート負バイアスはかならず必要**です．

この違いは IGBT チップのゲートからドライブ回路までの配線インピーダンスの違いによります．つまり IPM は IGBT チップに非常に近い位置に制御 IC (ドライブ回路)を置いているので，その間の配線インピーダンスは無視できるほど小さく，急激な立ち上がりのノイズ信号に対してもゲート電位をつねにしきい

**負バイアスは不要**

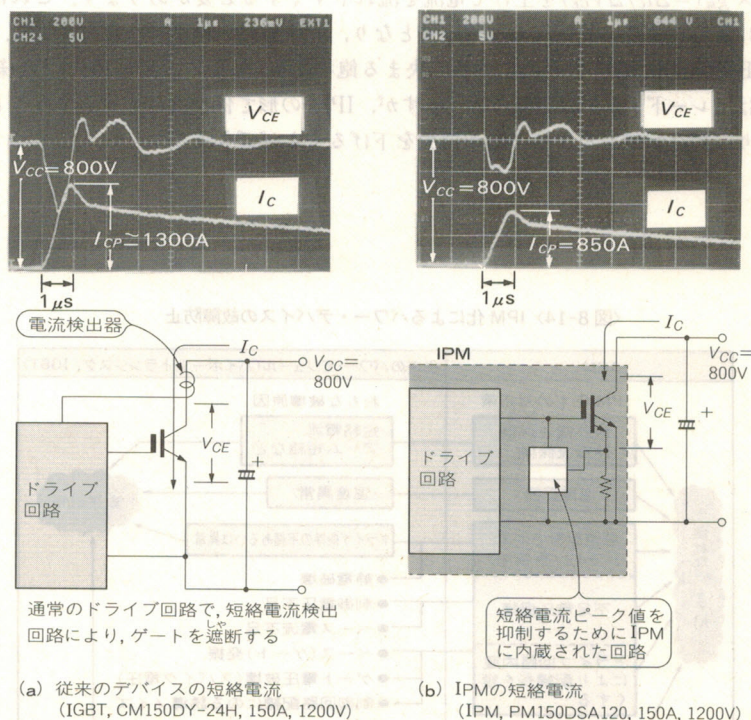
IPM の制御電源は正(プラス)の 15 V±10 %だけを必要とするので，負の電源は不要である．ただし，三相モータの制御をする場合には，少なくとも独立した 4 個の電源が必要．200 A 程度以上の大容量 IPM の場合は 6 個の分離された電源が必要．

**OFF 時ゲート負バイアスはかならず必要**

IGBT を駆動する場合には，$dv/dt$ 電流を抑えることと，ノイズ耐量を上げるため，かならず OFF 時はゲートに 5~10 V の負バイアスを必要とする．

〈写真 8-5〉IPM と IGBT の短絡電流比較

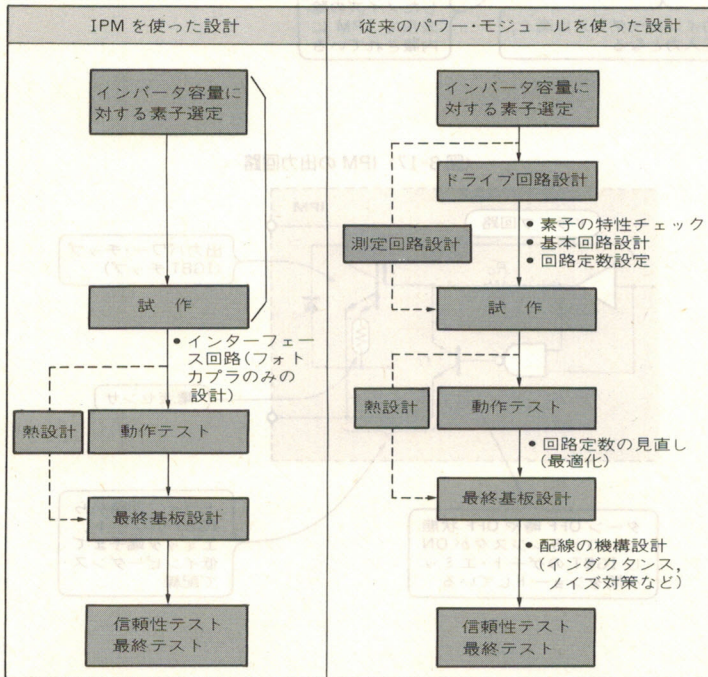
(a) 従来のデバイスの短絡電流 (IGBT, CM150DY-24H, 150A, 1200V)

(b) IPMの短絡電流 (IPM, PM150DSA120, 150A, 1200V)

値電圧以下に抑制できます．

① IPMの入力部の回路構成

IPMの入力回路は，電圧入力で動作しIGBTチップのドライバ回路へと接続されています(図8-16)．

信号入力は内部のコンパレータで受け，“L”信号で出力IGBTはON状態，“H”信号でIGBTはOFF状態を示します．“L”信号は1.5V以下でコンパレータが動作し，出力側IGBTがゲート・ドライブ回路からのゲート信号でターン

〈図8-15〉回路設計の簡略化

〈写真8-6〉IPMの内部構造

〈図 8-16〉 IPM の入力回路

ON動作をします.

② IPMの出力部の回路構成

IPMの出力回路を図8-17に示します. 出力段のIGBTは**電流センサ**をもつIPM専用に設計されたチップです. IGBTをターンOFFする時あるいはOFF状態のときにゲート逆電圧は省略することができます.

図8-17に示すように，IGBTのゲート-エミッタ間に接続されたトランジスタTrにより，OFF時のIGBTのゲート電位をIGBTがONしない値まで下げるようにしてあります.

▶ 異常検出回路

パワー・デバイスの異常動作は一般に，過電圧，過電流，過熱および制御電源電圧の低下があります. しかし，普通インバータ回路の場合，大容量のコンデンサや簡単なスナバ回路でサージ電圧が出ることがないので，一般的には**過電圧保護**は含まれていません.

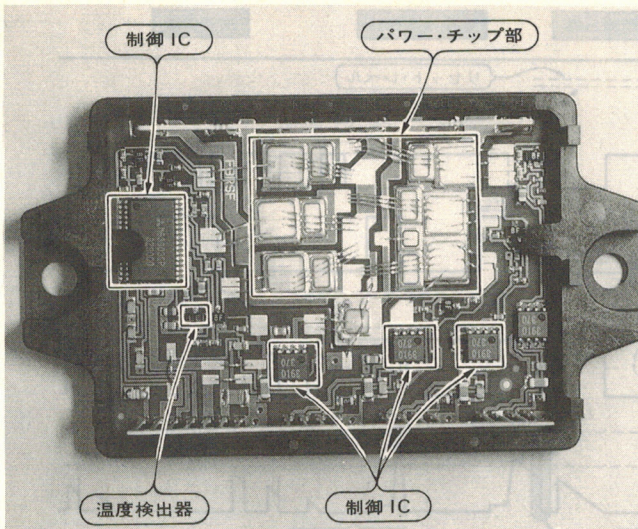
これらの保護システムは，まずそれぞれの異常を検知する検出回路とパワー・デバイスの保護(おもに異常時ゲート遮断(しゃ))回路で構成されています.

**電流センサ**

IPMに使用するIGBTは電流検出機能，いわゆる電流センサとして働く. 微小エミッタ・パターンを作り，主電流の1/1000～1/20000程度のコレクタ電流を検出する機能をもっている.

**過電圧保護**

IGBTのコレクタ-エミッタ間電圧以上の電圧を一瞬でも印加すると壊れてしまうことがある. 一般的には雷などによるサージ電圧などがその原因となり，これを防ぐためにはスナバ回路などを付加して過電圧からIGBTを保護する必要がある.

〈写真 8-7〉IPMの過熱検出

① 過電流検出回路

過電流はパワー・チップであるIGBTチップ上に電流検出する微小パターンを作り，主コレクタ電流の1/1000～1/20000の電流(主コレクタ電流値と比例関係にある)で検出し，電流検出抵抗の両端電圧値で判別します．

いっぽう，IPM以外のパワー・デバイスの場合は，**電流検出用シャント抵抗**を過電流検出器として使用すると，抵抗での消費電力，発熱および精度の問題があり，またCT(カレント・トランス)方式では設置スペースや装置コスト上昇などの問題があります．

**電流検出用シャント抵抗**
電流検出用の微小抵抗値の抵抗．

② 温度検出回路

温度検出器は，**写真 8-7**に示すように，サーミスタや半導体チップ(トランジスタ・チップのベース-エミッタ間電圧の温度特性を利用)を，IGBTチップを接着している**同一絶縁パワー基板上**に置き，チップ温度に近い基板温度を検出します．

**同一絶縁パワー基板上**
IPMの温度検出はIGBTなどのパワー半導体を保護する目的であるため，IGBTチップの過熱を検出しやすいように，同一絶縁基板上にサーミスタやトランジスタなどを使用し，配置している．

③ 制御電源電圧検出回路

制御電源電圧検出回路は，制御ICに集積された内部回路で制御電源電圧を検出し，それを電圧コンパレータで判別します．

この判別値は12Vで，その値以下になるとIGBTのゲート電圧としてはドライブ不足になり，IGBTの飽和電圧が上昇し，損失が増加するので，もしこの状態が起きればゲートを遮(しゃ)断します．

このような状態は，電源投入時などによく起きやすいトラブルの一つです．

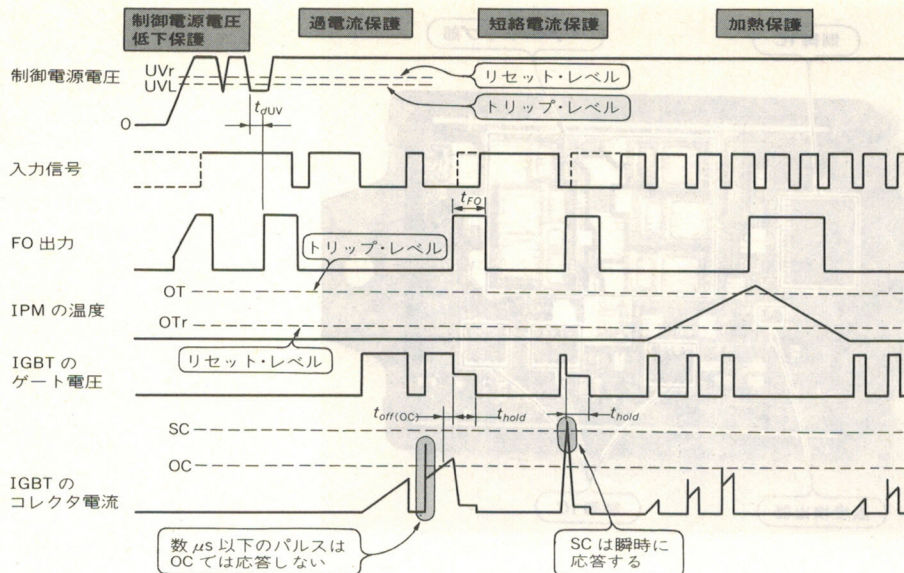
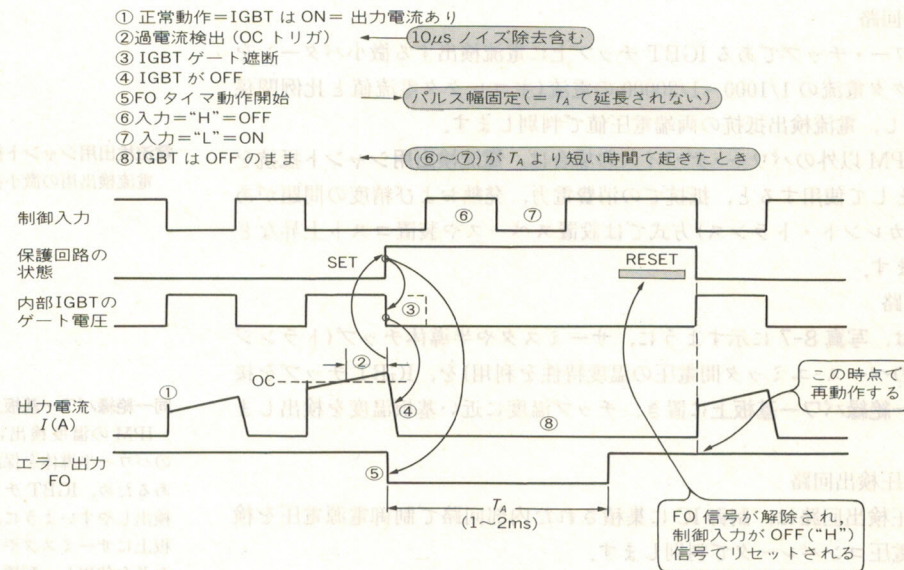
## ● IPMの機能

▶ 保護の種類

**図 8-18**に，異常時の保護回路の動作における，制御入力信号と出力，および**FO(Fault Output・保護アラーム)出力**の関係を示します．

IPMは**図 8-11**に示したように異常の発生要因に合わせて4種類の検出回路，つまり過電流保護(OC)，短絡保護(SC)，過熱保護(OT)，制御電源電圧低下保護(UV)があります．

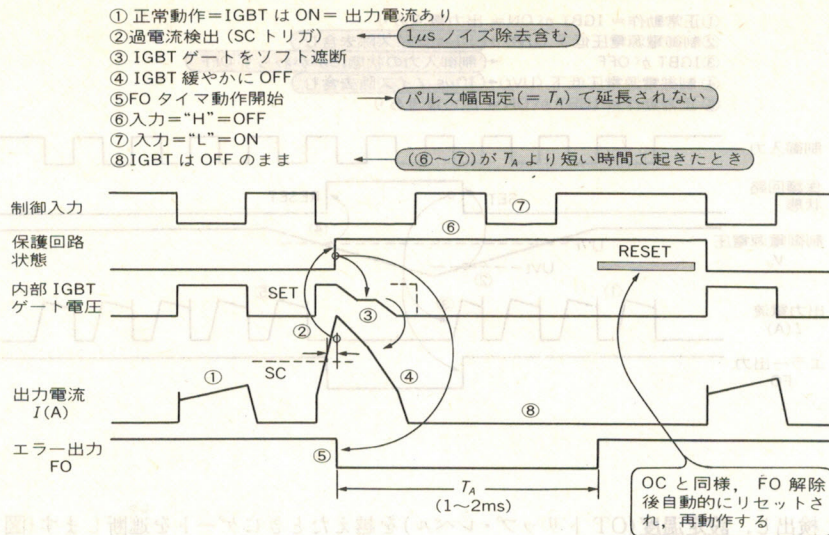
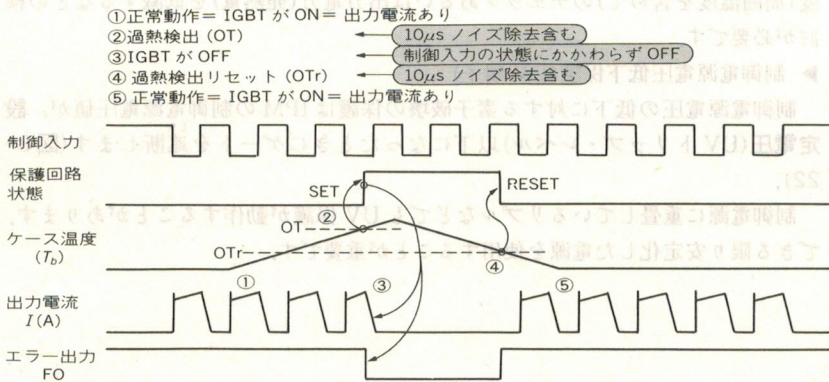
**FO(Fault Output；保護アラーム)出力**
IPMの場合，過電流，短絡，過熱および制御の電源電圧低下などの異常が発生すると保護回路が動作し，内部のIGBTをターンOFFさせると同時に保護アラームの目的で，マイコンやCPUなどのインバータの主制御回路に信号を出力する機能をもっている．

〈図8-18〉各保護動作のタイムチャート

〈図8-19〉過電流保護動作のシーケンス

▶ 過電流保護(OC端子)

過電流保護は過電流による熱破壊を防止するために，IGBTの順方向コレクタ電流を検出して，設定電流(OCトリップ・レベル)以上になると制御回路に異常を伝達し，ゲートを遮断(しゃ)します(図8-19)．

過電流では，OC検出→保護→遮断(しゃ)で停止しますが，停止時間は一定であり，ラッチされたままではありません．このため，PWM動作モードで，引き続き入力信号を受けると，タイマ終了(FO解除)後の制御入力信号でリセットされて再度スイッチングします．

OC条件が続いていれば繰り返し，保護→停止→再動作→保護→停止→再動作

〈図8-20〉短絡保護動作のシーケンス

〈図8-21〉過熱保護動作のシーケンス

…となります．これは，IGBT チップの限界付近での使用法であり，過度のチップ温度上昇，すなわち熱破壊をする要因となります．

したがって，応用装置の CPU に FO 出力を伝達し，**システム遮断**を考えなければなりません．

▶ 短絡保護回路(SC 端子)

短絡保護は短絡電流による破壊を防止するために，コレクタ電流を高速に検出して，設定電流(SC トリップ・レベル)以上になると制御回路に異常を伝達してゲートを遮断します．

OC との違いは検出のスピードと**トリップ・レベル**です(図8-20)．

短絡保護シーケンスは過電流保護と同様に，保護停止時間は一定($T_A$)であり，ラッチ機能は IPM 内にありません．安全に使用するためには，その異常原因を取り除いてから再スタートする必要があります．

▶ 過熱保護(OT 端子)

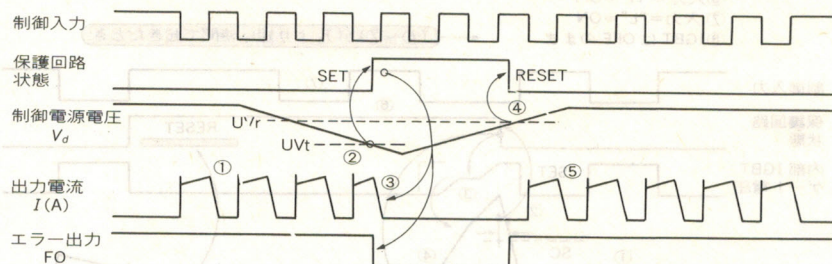
過熱保護は IPM に内蔵したサーミスタあるいは半導体チップでケース温度を

**システム遮断**

IPM からの異常信号を受けたインバータなどの応用装置は，そのシステム全体の動作を判断しつつ，システムをいったん OFF させるなり，つぎの動作(再起動など)のタイミングを考える必要がある．

**トリップ・レベル**

短絡電流を検出して，保護回路の動作を始動するために設定した電流のレベル．短絡電流のトリップ・レベルは過電流保護にくらべると，若干高く設定されている．ふつう定格電流の 2.5 倍程度の値に設定されているか，動作の遅れで実際にはこれよりも大きい短絡電流が流れる．

〈図 8-22〉 制御電源電圧低下保護動作のシーケンス

**設定温度**

IPM では IGBT チップの過熱保護のため，チップの温度が定格値を越えないよう OT（過熱保護）を行う．このときの保護回路が動き始める温度で，ふつう 100 ℃程度．

**設定電圧**

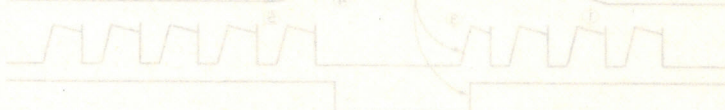
制御電圧，すなわち IGBT のゲート電圧が低くなると飽和電圧が大きくなり，ときには飽和領域からはずれて動作し，損失が急激に増加し，破壊することがある．これを防ぐため，制御電源の電圧を監視し，設定値以下になると保護回路を始動させる．IGBT のゲートには 15 V ±10 ％を必要としており，UV 保護の設定値としてはふつう 12 V 程度である．

検出し，**設定温度**（OT トリップ・レベル）を越えたときにゲートを遮断します（図 8-21）．

過熱保護が動作するのは，過負荷や冷却器の不具合が考えられます．装置の温度（周囲温度を含めて）のチェックあるいは出力電力（発熱量）を低減するなどの検討が必要です．

▶ 制御電源電圧低下保護（UV 端子）

制御電源電圧の低下に対する素子破壊の保護は IPM の制御電源電圧値が，**設定電圧**（UV トリップ・レベル）以下になったときにゲートを遮断します（図 8-22）．

制御電源に重畳しているリプルなどでも UV 保護が動作することがあります．できる限り安定化した電源を使用することが重要です．

第9章　ちらつきがなく，調光ができ，すぐに点灯する

# パワーMOS FETの蛍光灯回路への応用

古家　敏幸

## 蛍光灯のインバータ化

近年，蛍光灯照明の分野でもインバータ化した製品が使用されるようになりました．

### ● インバータ化のメリット

汎用インバータのモータ制御への応用では，可変速運転できることが最大のメリットですが，照明分野ではつぎのメリットがあげられます．

① ちらつきがない(高周波で点滅するものに対して人間の目が追随できないため，ちらつきを感じない)
② 発光効率がよい
③ 点灯までの待ち時間が短い
④ 調光範囲が広い
⑤ 全国で使用できる(AC 50/60 Hz共用)

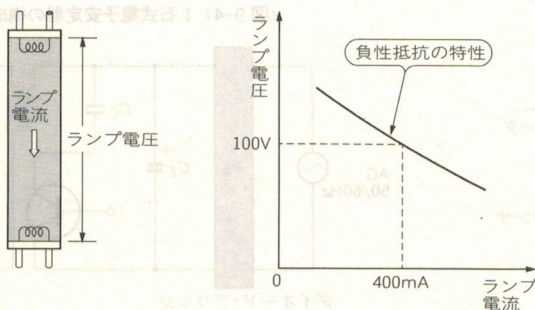
以下では，蛍光灯の点灯回路(安定器)にパワーMOS FETを応用するときの設計例について紹介します．

### ● ランプ特性

まず第一に，負荷としての蛍光灯は**負性抵抗**と呼ばれる変わった特性をもっています．それは，点灯して明かりとなるのに必要な，蛍光灯を流れる電流(ランプ電流)とその両端の電圧(ランプ電圧)との関係が，通常の抵抗の特性と逆になっていることです(図9-1)．

すなわち，ランプ電流が増えるとランプ電圧は減少します．

定電圧電源をランプに印加して点灯させたまま放っておくと，**電流暴走**し，破壊してしまいます．そこで，破壊を避けるために電流を一定値に制限する回路が蛍光灯には必要です．蛍光灯の点灯回路を**安定器**(英語ではBallast)と呼ぶのは，このためです．

〈図9-1〉蛍光灯の特性(負性抵抗)

**パワーMOS FET**
大電力用の絶縁ゲート型の電界効果トランジスタ．ゲート電極に金属を用い，ゲート絶縁物としては酸化物を用いたもの．

**負性抵抗**
負荷に加える電圧を変化させたときの電圧-電流特性の傾きが負となる特性の抵抗．電流を減少させると電圧降下が増加する．

**電流暴走**
蛍光灯のランプ電圧とランプ電流の関係には負性抵抗特性があるため，ランプを一定電圧で点灯させるとランプの抵抗値が下がり，電流が限りなく増大する．これを防ぐために，安定器で電流を一定値に制限する．

**安定器**
放電管などにおいて，管内でイオン化して生じる電子がほかの原子または分子をイオン化し，これが累積的に進行し，ついには装置が破壊してしまうので，これを防ぐために，放電管に直列に接続された抵抗またはリアクタンスよりなる装置．安定器は単独またはスタータと組み合わせて用いられる．

## 蛍光灯の動作

蛍光灯は点灯までに予熱，放電と呼ばれる手順があります(図9-2).

### ● 蛍光灯の予熱

蛍光灯の寿命は一般に白熱ランプの3倍はありますが，その寿命の長短はおもに点灯させるまでのフィラメントの温度で決まります.

フィラメントは，タングステンの表面にエミッタ(熱電子放出物質)が塗布された構造になっています．そして，このエミッタから熱電子が飛び出してランプ電流になりますが，安定して熱電子を放出するには，そのフィラメント温度を約1000℃以上にまで上げなければなりません.

これより低い温度で点灯させると，熱電子とともにエミッタが無理に引きはがされて(スパッタリングという)寿命を縮めます.

そこで，点灯前にフィラメントを温める予熱を行います.

### ● 放電

また，点灯していない蛍光灯を点灯させるには，そのランプ電圧をある値(放電電圧)以上にして放電させなければなりません.

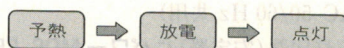
点灯したら電流暴走しないように上述のように電流を制限します.

〈図9-2〉点灯シーケンス

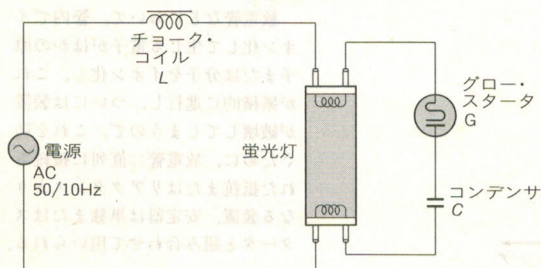
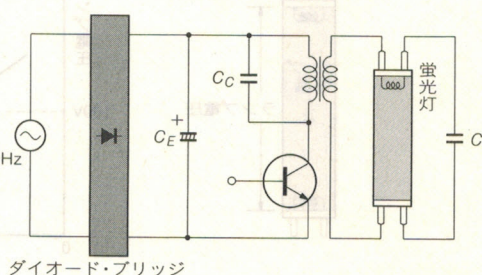
## 安定器の役割

### ● 磁気式安定器

磁気式と呼ばれる従来の蛍光灯器具はチョーク・コイル$L$とコンデンサ$C$と点灯用の**グロー・スタータ**(グロー・ランプ)だけで安定器を構成していました(図9-3).

$LC$の回路で予熱をし，グロー・スタータの過渡現象で放電電圧を発生させ，チョーク・コイル$L$の容量でランプ電流を安定させています．$LC$にかかわる周波数は商用電源の50/60 Hzなので，これらの部品は重く，かつ大きくなります.

**グロー・スタータ**

蛍光灯のフィラメントが予熱され，適当な温度になったとき，蛍光灯の両電極に放電を開始する目的で電圧を印加する働きをスタータで行う．スタータとしては，ガラス管の内部に固定電極を対置させ，アルゴン・ガスを封入したグロー・スタータが一般的である.

〈図9-3〉磁気式安定器のブロック図

〈図9-4〉1石式電子安定器の構成図

● 電子安定器

高周波でランプに電流を流すと，$LC$ は小型になり，しかも発光効率も高くなります．インバータ化することで，上述のメリットが実現できます．

そこで，高周波で駆動できる**電子安定器**が登場しました．

電子安定器は，スイッチング素子を何個使うかで，1石式と2石式に大別できます．どちらも $LC$ とスイッチング素子とで共振回路を構成しています(図9-4)．

1石式は回路構成が簡単ですが，スイッチング素子に負担がかかり，回路の定数設定も容易ではありません．

そこで，2石式の回路を説明します(図9-5)．

AC50/60 Hzの商用電源を整流ダイオードDB(ダイオード・ブリッジ)と電解コンデンサ $C_E$ で平滑して直流電圧を作ります(**AC-DC コンバータ**)．

この後，スイッチング素子 $S_1$，$S_2$ で再度交流電圧を作ります(**DC-AC インバータ**)．

この高周波の交流電圧を蛍光灯に接続して点灯させます．したがって，電子安定器の基本機能は，50/60 Hzからたとえば50 kHzへ変換するAC-DC-ACインバータになります．

予熱時は，$LC$ の共振回路を利用して，温度上昇させるための発熱に必要な電流値を設定しています．点灯時は，コイル $L$ のインダクタンスを利用して電流制限しています(図9-6)．コイルとコンデンサの共振回路になっていますので，予熱後は点灯周波数にすれば自動的に高圧になるので，放電を開始し点灯します．

**電子安定器**
インバータ回路などを内蔵した電子化された安定器．

**AC-DC コンバータ**
交流(AC)を直流(DC)に変換する順変換回路．整流回路のこと

**DC-AC インバータ**
直流(DC)を交流(AC)に変換する逆変換回路(インバータ)．

〈図9-5〉2石式電子安定器のブロック図

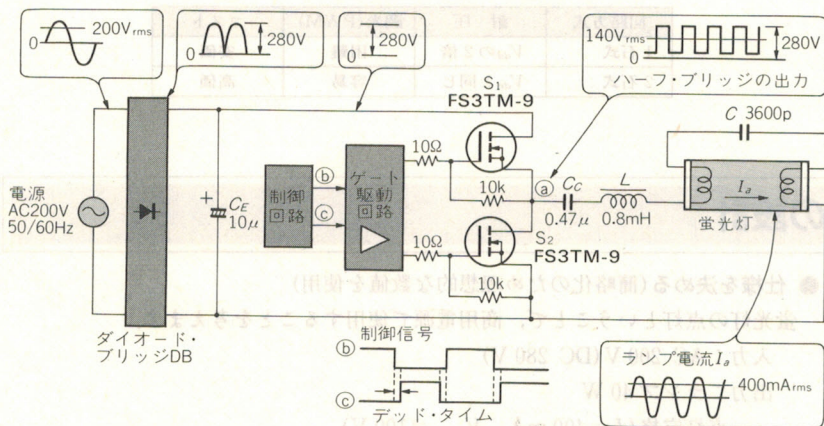
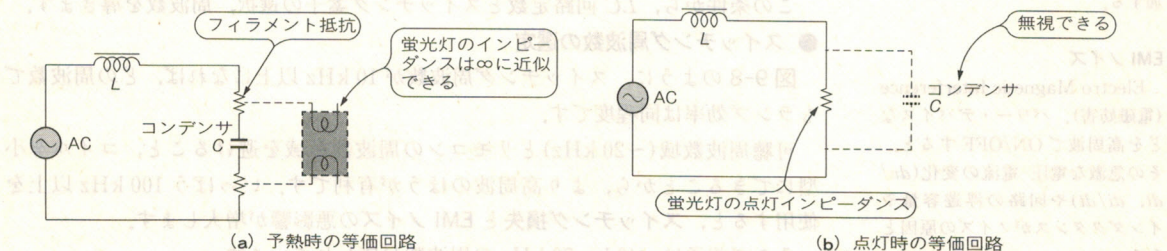
〈図9-6〉近似回路

(a) 予熱時の等価回路　(b) 点灯時の等価回路

各部の波形は，図9-7のようになります．

制御回路は，予熱→放電→点灯のシーケンスとそのときのPWM(パルス幅変調)信号をつくります．

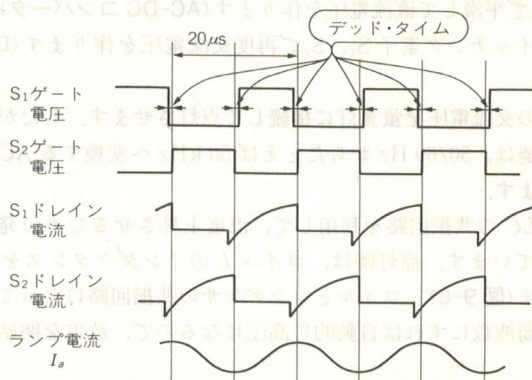
また，上下のスイッチング素子が同時にONして短絡しないように，デッド・タイムを作っておきます．

このように両方式には特徴がありますが(表9-1)，以下では，汎用インバータと構成が似ている2石式安定器の設計例を述べます．

**PWM(パルス幅変調)信号**

Pulse Width Modulation．パルス幅変調信号をパワーMOS FETのゲートに印加し，ランプ電流を制御する．

**デッド・タイム**

2石式電子安定器の上下のパワーMOS FETが同時にONしないように設定した時間．パワーMOS FETのターンOFF時間，ターンON時間，およびインターフェース回路の遅れ時間を考慮する必要がある．

〈図9-7〉2石式電子安定器の各部波形

〈表9-1〉回路方式の違いによる比較

| 回路方式 | 耐圧 | 調光(PWM) | コスト |
|---|---|---|---|
| 1石式 | $V_{dd}$の2倍 | 困難 | 安価 |
| 2石式 | $V_{dd}$と同じ | 容易 | 高価 |

## 2石式安定器の設計

### ● 仕様を決める(簡略化のため理想的な数値を使用)

蛍光灯の点灯ということで，商用電源で使用することを考えます．

入力：AC 200 V(DC 280 V)

出力：ランプ40 W

点灯定格($I_O$=400 mA，$V_{lamp}$=100 V)

予熱電流($I_P$=500 mA)

放電電圧($V_h$=300 V)

この条件から，$LC$回路定数とスイッチング素子の選択，周波数を導きます．

### ● スイッチング周波数の選定

図9-8のように，スイッチング周波数が10 kHz以上になれば，どの周波数でもランプ効率は同程度です．

可聴周波数域(～20 kHz)とリモコンの周波数帯域を避けること，コイルを小型にできることから，より高周波のほうが有利です．いっぽう100 kHz以上を使用すると，スイッチング損失とEMIノイズの悪影響が増大します．

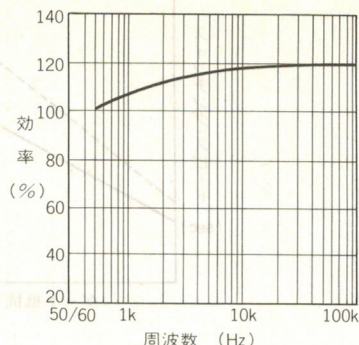
そこで普通は，40 k～70 kHzの周波数が使われています．

**スイッチング損失**

パワーMOS FETを高周波で動作させるとスイッチング周波数に比例してスイッチング損失が増加する．

**EMIノイズ**

Electro Magnetic Interference(電磁妨害)．パワー・デバイスなどを高周波でON/OFFすると，その急激な電圧-電流の変化($dv/dt$，$di/dt$)や回路の浮遊容量やインダクタンスがノイズの原因となる．

〈図 9-8〉ランプ効率

ここでは，点灯時周波数 $f_O=50$ kHz，予熱時周波数 $f_P=70$ kHz に設定します．

● コイル $L$ の選定

AC200 V なので，出力（図 9-5 の⒜点）には 140 $V_{rms}$ の方形波の電圧波形が現れます．

そこで点灯時は，140 V の交流電源にコイル $L$ とランプが接続された回路に近似できます〔図 9-6（b）〕．

回路インピーダンス $Z_1$ は，$C_C$ を無視できるので，

$$Z_1=2\pi j\times L\times f_O+V_{lamp}/I_a$$

と簡略化して，

$$V=I_o\times Z_1$$

オームの法則に，諸条件を代入してコイルのインダクタンス $L$ を求めます．

$$|Z_1|=\sqrt{(2\pi L\times f_O)^2+(V_{lamp}/I_a)^2}$$

から，

$$140=0.4\times\sqrt{(2\pi\times L\times 50\times 10^3)^2+(100/0.4)^2}$$

計算結果から，$L=0.8$ mH に設定します．

● $C$ の選定

コンデンサの容量 $C$ は $LC$ の共振から計算します〔図 9-6（b）〕．予熱時のインピーダンス $Z_2$ は，同様に，

$$Z_2=2\pi j\times L\times f_P-\frac{j}{2\pi\times C\times f_P}$$

と簡略化できるので，

$$V=I_P\times Z_2$$

から $C$ を求めます．

計算結果から，$C=36$ nF にします．

カップリング・コンデンサ $C_C$ は $C$ に対し，その影響を無視できる程度に十分大きくします．

$$C_C\gg C$$

ここでは，$C_C=0.47\,\mu$F にします．

● スイッチング素子の選定

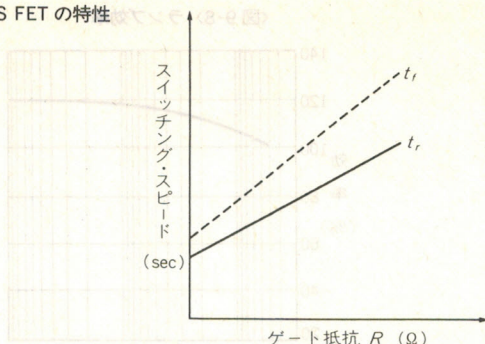
使用するスイッチング素子として，バイポーラ・トランジスタと MOS FET がありますが，**ゲート駆動回路を簡略化するため**，電圧制御タイプである MOS FET を使います．

おもな検討項目は，耐圧，電流定格，損失，ゲート容量です．

**ゲート駆動回路を簡略化するため**

バイポーラ・トランジスタは，電流駆動型のパワー・デバイスであり，制御するためには電流増幅率を十分に考慮したベース電流を流す必要があり，ターン OFF するときも逆電流を流さないと高速でターン OFF しない．そのため，駆動回路は大きくなる．これに対し，パワー MOS FET は電圧駆動型のデバイスであるため，ゲート駆動回路はバイポーラ・トランジスタにくらべ，かなり簡略化されて小さくなる．

〈図 9-9〉 MOS FET の特性

ON 抵抗の小さな素子
インバータでのパワー MOS FET の損失を少なくするためには，まず ON 抵抗 $r_{DS(ON)}$ の小さな MOS FET を選択する必要がある．このほか，スイッチング損失も小さくするためゲート抵抗の選定にも考慮したい．

電圧は定常時に 280 V 印加されるので，マージンを 50 %みて，450 V 以上の耐圧クラスとします．

電流は 400 $mA_{rms}$ を流すので，同じ程度のマージンでよいのですが，さらに下記の理由から 3 A 以上とします．

蛍光灯は，その入力エネルギーの大半を熱として消費する熱源です．そのそばに安定器を配置するので，スイッチング素子からの放熱は困難であり，さらに放熱器のコスト，外形サイズの制約から，損失による接合温度の上昇幅を広くとれません．目安として約 10 ℃です．

そこで損失を少なくするため**ON 抵抗の小さな素子**，言い換えると電流定格が大きい素子を使用します．この周波数帯域ならば，スイッチング損失よりも定常損失のほうが大きいためです．放熱設計に余裕があれば，当然もっと小容量のものでも可能です．

ここでは，MOS FET に FS3TM-9 が使えます．FS3TM-9 の概略の仕様は，定格電圧 450 V，定格電流 3 A，ON 抵抗 2.7 Ω(typ)，外形 TO-220F です．

### ● ゲート抵抗

MOS FET は非常に速くスイッチングします．

ドレイン電流が 400 mA なので，MOS FET FS3TM-9 の仕様は，立ち上がり時間 $t_r$=10 ns，立ち下がり時間 $t_f$=70 ns です．

そのため，50 kHz 程度の周波数ではスイッチング損失は小さくなりますが，逆に速すぎてサージ電圧を発生し，ノイズを放射します．

スイッチング速度はゲート抵抗で調整できます．ドライブ回路，ゲート容量を考慮しながら，スイッチング速度を抑えます．

ここでは，$t_r$=100 ns，$t_f$=100 ns になるように抵抗を選びます(図 9-9)．

実際には，この抵抗を調整しながら機器全体の EMI レベルを測定し，最適な定数に設定するので，数回のカット・アンド・トライが必要です．

### ● ゲート・ドライブ回路

MOS FET は電圧制御素子なので，ゲート電流は不要だと考えられますが，実際はゲート容量があるので，見かけ上コンデンサ入力になります．その充放電電流を流せるだけのゲート駆動回路が必要です．

MOS FET FS3TM-9 のゲート容量は $C_{iss}$=300 pF(typ)なので，500 mA 程度の電流駆動能力があれば十分です．

### ● 制御回路

点灯シーケンスをつくる部分です．実際の製品には，タイマ回路で構成した例と，専用の ASIC を使用した例などがあります．

第10章　スイッチング・スピードが速く，高効率な

# パワーMOS FETのスイッチング電源への応用

福持　泰明

## スイッチング電源(SMPS：Switching Mode Power Supply)とは

スイッチング電源は，高効率，小型，軽量といった特徴があることから，電子機器の電源として**表10-1**に示す情報機器，通信機器，事務用機器，制御設備機器，電子計測機器などの産業電子機器から映像機器，音声機器などの民生電子機器の分野にまで用途が拡大しています(**写真10-1**).

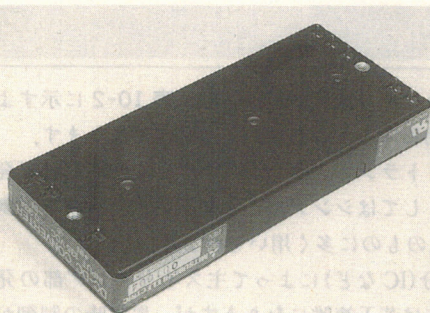
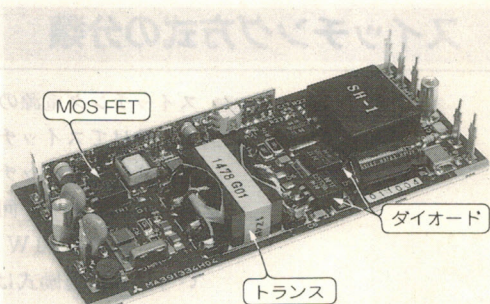
**図10-1**に一般的なスイッチング電源の構成を示します．まず交流入力ラインから侵入するノイズや，内部(インバータ回路部)で発生するノイズを抑えるための**ライン・フィルタ**があります．つぎにダイオードとコンデンサで入力を整流し平滑します．この直流電力をパワーMOS FETで高周波のパルス状電流に変換するのが**インバータ回路**です．

**ライン・フィルタ**
入力の100 Vライン，200 Vラインにのるノイズやパワー MOS FETのスイッチングにより発生するノイズを小さくする部品．

**インバータ回路**
ダイオードやコンデンサにより作られた直流電圧をパワー MOS FETを用い，ON/OFFすることにより，パルス状の電圧にする回路．ON/OFFしたことによりトランスで電圧変換ができるようになる．

〈表10-1〉スイッチング電源の用途

| | | |
|---|---|---|
| 産業用電子機器 | 情報機器 | 各種電子計算機，中央処理装置，記憶装置 |
| | 通信機器 | 有線通信機器，電子交換機，ファクシミリ，宅内機器 |
| | | 無線通信機器，包装機器，自動車電話 |
| | 事務用機器 | ワープロ，パソコン |
| | | 複写機，プリンタ |
| | 制御設備機器 | FA，ロボット，NC，電力制御機器，空調機器 |
| | | 自動販売機，CD，ATM |
| | 電子計測機 | オシロスコープ，発振器 |
| | その他 | 医療用機器，自動車用，試験器ほか |
| 民生用機器 | 映像機器 | テレビ，ゲーム機 |
| | | ビデオ |
| | 音声機器 | ディジタル・ビデオ，ディスクプレーヤ，電子機器 |
| | | オーディオ・テープレコーダ，ステレオセット・コンポーネント |
| | その他 | アダプタ電源，住宅設備機器ほか |

〈写真10-1〉スイッチング電源の例

(a) モジュール型スイッチング電源の外観

(b) モジュール型スイッチング電源の内部

**数百 kHz の高周波**

一般商用電圧(100 V)の周波数は，50 Hz か 60 Hz であり，パワー MOS FET の発振周波数はその数千倍におよぶ高周波である．現在，スイッチング電源では 100 kHz から 500 kHz で発振させている場合が多い．

**高周波トランス**

パワー MOS FET のインバータ回路で作られたパルス状の電圧(数百 V)を目的の電圧(3.3 V，5 V，12 V など)に変換するための機器．通常のトランスでは損失が増加するため，高周波トランスはフェライトやアモルファスなどの特殊な材料でできている．

**ON/OFF 時間の比**(Duty)

パルス幅の波形で，ON 時間 $t$ を 1 サイクルの時間 $T$ で割った値．

$$\mathrm{Duty}=\frac{t}{T}$$

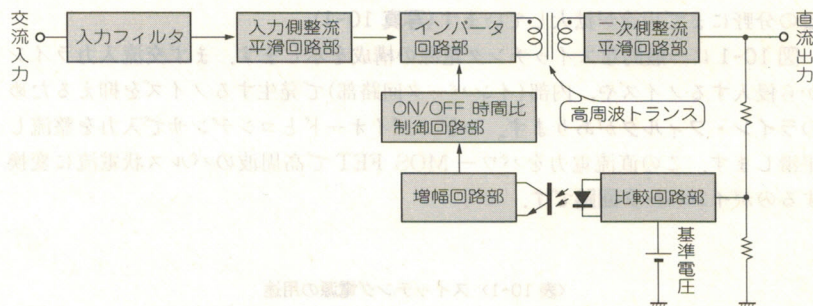
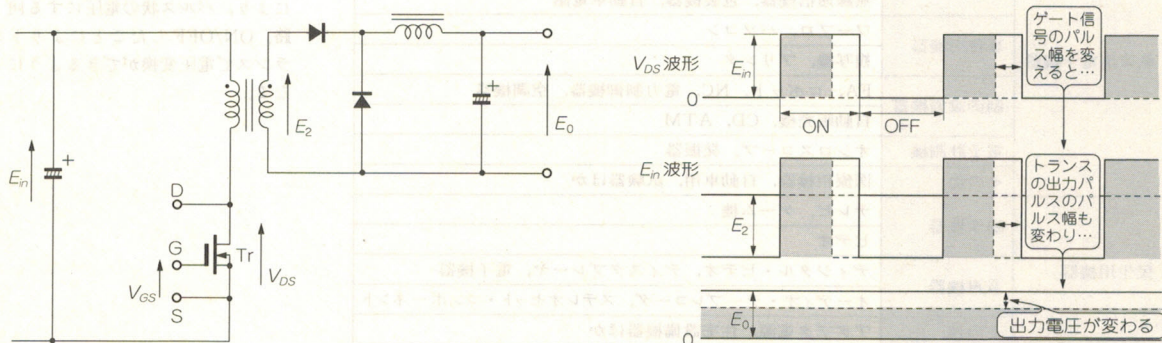
**PWM 方式**

1 サイクルの時間(周波数)を一定にしておき，パルス幅の出力を可変する方式．

この時のパワー MOS FET のスイッチング周波数は**数百 kHz の高周波**が使われます．続いて**高周波トランス**で任意の電圧に変換し，パルス状の電力を二次側平滑回路で整流・平滑し，任意の直流電流を得ます．この任意の直流電流を電子機器の電源に利用することになるのです．

出力電圧が所定の電圧になるように，常に比較回路や ON/OFF 時間比制御回路などを介して，インバータ回路のパルス幅でフィードバック制御をします．

図 10-2 にスイッチング電源のインバータ回路部と基本動作波形を示します．現在では，スイッチの **ON/OFF 時間の比**(Duty)を制御し，出力電圧，電力を制御する **PWM**(Pulse Width Modulation)**方式**が主流です．これは，パワー MOS FET のゲートに印加する信号のパルス幅を変えることにより実現しています．

**〈図 10-1〉 スイッチング電源の回路構成(概略)**

**〈図 10-2〉 インバータ回路部とスイッチング波形**

## スイッチング方式の分類

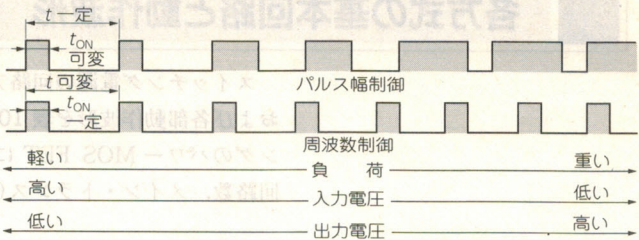
スイッチング電源のスイッチング方式(発振方式)は，**表 10-2** に示すように，大きく分けてスイッチング駆動条件による自励式と他励式があります．

自励式は主スイッチング部とトランス・コンデンサによる回路自身で発振動作を行う方式であり，回路構成としてはシンプルになりますが，異常時の制御が難かしく，出力も 50 W 以下程度のものに多く用いられます．

いっぽう，他励式は別の部分(IC など)によって主スイッチング部の発振動作を行います．このため制御方法は若干複雑になりますが，異常時の制御が比較的簡単に行え，50 W 以上のスイッチング電源に広く用いられています(**表 10-3**)．

〈表 10-2〉 スイッチング電源のコンバータ方式の分類

| 発振方式 | コンバータ回路方式 | | 制御方式 |
|---|---|---|---|
| 他励式 | フライバック型 | 1石式 | パルス幅または周波数 |
| | フォワード型 | | |
| | センタータップ型 | 多石式 | |
| | ハーフ・ブリッジ型 | | |
| 自励式 | リンギング・チョーク型(RCC型) | 1石式 | 周波数 |

〈図 10-3〉 制御方式と基本動作

〈表 10-3〉 スイッチング電源回路と応用製品での使用半導体一覧

| 項目 | | 出力 10W | 出力 100W | 出力 1kW | パワー・デバイス サイリスタ/トライアック | パワー・デバイス パワーMOS FET | パワー・デバイス IGBT | PWM IC |
|---|---|---|---|---|---|---|---|---|
| 回路 | チョッパ | | | | — | ○ | — | — |
| | RCC | | | | ○ | ○ | — | — |
| | フライバック | | | | ○ | ○ | — | ○ |
| | フォワード・コンバータ | | | | ○ | ○ | — | ○ |
| | プッシュプル | | | | ○ | ○ | ○ | ○ |
| | ハーフ/フルブリッジ | | | | ○ | ● | ○ | ○ |
| 応用製品 | CRT | | | | ○ | ○ | — | ○ |
| | パソコン | | | | ○ | ○ | — | ○ |
| | TV | | | | ○ | ○ | — | ○ |
| | FAX | | | | ○ | ○ | — | ○ |
| | 複写機 | | | | ○ | ○ | — | ○ |
| | エアコン | | | | — | ○ | — | ○ |
| | インバータ | | | | — | ○ | — | ○ |
| | バッテリ・チャージャ | | | | | | | |
| | VTR, シェーバ, 電話機 | | | | — | ○ | — | ○ |
| | 電動工具 | | | | ○ | ○ | — | ○ |
| | インバータ・ライト | | | | — | ○ or ● | — | ○ |
| | インバータ掃除機 | | | | ○ | ● | ○ | ○ |
| | UPS | | | | ○ | ● | ○ | ○ |
| | PC | | | | — | ○ | — | ○ |
| | ロボット | | | | ○ | ○ or ● | ○ | ○ |

○：一般用 MOS FET
●：モータ・コントロール，UPS，ハーフ/フル・ブリッジ回路用高速逆回復ダイオード内蔵 MOS FET

スイッチング時間の制御方式を図 10-3 に示します．パルス幅制御方式は，周期を固定にしたままで ON 時間を可変し，出力を制御する PWM(Pulse Width Modulation)制御方式と，ON 時間または OFF 時間をほぼ一定にして動作周波数を変えることで出力を制御する周波数制御方式の 2 方式があります．このうち，よく使用されているのは PWM 方式です．

## 各方式の基本回路と動作波形

スイッチング電源の回路方式を表10-2に示しましたが，その回路方式の構成および各部動作波形を表10-4に示します．また回路方式によって，主スイッチングのパワーMOS FETに要求される素子耐圧，素子電流ピーク値，ドライブ回路数，メイン・トランス(高周波トランス)のサイズ比を表10-5に示します．

〈表10-4〉スイッチング電源の回路方式と各部動作波形

〈表 10-5〉スイッチング方式による要求性能比較

| 方　式 | 構　成 | 一次素子耐圧 | 一次素子電流ピーク値 | ドライブ回路個数 | メイン・トランス・サイズ |
|---|---|---|---|---|---|
| 1石<br>フォワード型 | $I_{out}$ $V_{out}$ $V_{in}$ $P_{out}=I_{out}V_{out}$ | $2V_{in}$ | $\frac{2P_{out}}{V_{in}}$ | 1個 | $M$ |
| プッシュプル型<br>(2石式) | $I_{out}$ $V_{out}$ $V_{in}$ | $2V_{in}$ | $\frac{P_{out}}{V_{in}}$ | 2個 | $\frac{M}{2}$ |
| ハーフ・<br>ブリッジ型<br>(2石式) | $I_{out}$ $V_{out}$ $V_{in}$ | $V_{in}$ | $\frac{2P_{out}}{V_{in}}$ | 2個 | $\frac{M}{2}$ |
| フル・ブリッジ型<br>(4石式) | $I_{out}$ $V_{out}$ $V_{in}$ | $V_{in}$ | $\frac{P_{out}}{V_{in}}$ | 2個 | $\frac{M}{2}$ |

〈表 10-6〉スイッチング電源用パワー MOS FET 出力容量別推奨品種(三菱電機の MOS FET の例)

| | | スイッチング電源出力容量 | | | | | | |
|---|---|---|---|---|---|---|---|---|
| | | 入力 | ～30 W | 30～50 W | ～100 W | ～150 W | ～200 W | ～300 W |
| 1石方式 | フライバック型 | 電流(A) | 2～3 | 4～5 | 7～10 | 10～18 | 20～22 | — |
| | | 電圧(V) | 450～600 | 450～600 | 450～600 | 450～600 | 450～600 | — |
| | | 100 V 入力 | FS2 ＊＊-12<br>FS3 ＊＊-9, 10 | FS4 ＊＊-12<br>FS5 ＊＊-9, 10 | FS7 ＊＊-12<br>FS10 ＊＊-9, 10 | FS10 ＊＊-12<br>FS14 ＊＊-9, 10<br>FS14SM-12<br>FS16 ＊＊-9, 10<br>FS18SM-9, 10 | FS20SM-12<br>FS22SM-9, 10 | — |
| | フォワード・コンバータ型 | 電流(A) | 2～3 | 4～5 | 7～14 | 10～18 | 14～22 | 20～22 |
| | | 電圧(V) | 450～600 | 450～600 | 450～600 | 450～600 | 450～600 | 450～600 |
| | | 100 V 入力 | FS2 ＊＊-12<br>FS3 ＊＊-9, 10 | FS4 ＊＊-12<br>FS5 ＊＊-9, 10 | FS7 ＊＊-12<br>FS10 ＊＊-9, 10, 12<br>FS14 ＊＊-9, 10 | FS10 ＊＊-12<br>FS14 ＊＊-9, 10<br>FS14SM-12<br>FS16 ＊＊-9, 10<br>FS18SM-9, 10 | FS14-12<br>FS18SM-9, 10<br>FS20SM-12<br>FS22SM-9, 10 | FS20SM-12<br>FS22SM-9, 10 |

| | | スイッチング電源出力容量 | | | | | |
|---|---|---|---|---|---|---|---|
| | | 入力 | ～50 W | ～100 W | ～150 W | ～200 W | ～300 W |
| 1石方式 | フライバック型 | 電流(A) | 2～5 | 7～10 | 14 | 18 | — |
| | | 電圧(V) | 700～900 | 700～900 | 700～900 | 700～900 | — |
| | | 200 V 入力 | FS2 ＊＊-16A, 18A<br>FS3 ＊＊-14A, 16A, 18A<br>FS5 ＊＊-14A, 16A, 18A | FS7 ＊＊-14A, 16A, 18A<br>FS10SM-16A, 18A<br>FS10 ＊＊-14A | FS14SM-16A, 18A<br>FS14SM-14A | FS18SM-14A | — |
| | フォワード・コンバータ型 | 電流(A) | 2～3 | 5～7 | 7～10 | 14 | 18 |
| | | 電圧(V) | 700～900 | 700～900 | 700～900 | 700～900 | 700～900 |
| | | 200 V 入力 | FS2 ＊＊-16A, 18A<br>FS3 ＊＊-14A, 16A, 18A | FS5 ＊＊-14A, 16A, 18A<br>FS7 ＊＊-16A, 18A | FS7 ＊＊-14A<br>FS10SM-16A, 18A<br>FS10 ＊＊-14A | FS14SM-16A, 18A<br>FS14SM-14A | FS18SM-14A |

＊＊はパッケージを示す
UM：TO-220AB，TM：TO-220F，KM：TY220FN，AS：MP-3，SM：TO-3P

この表でスイッチング電源の一次電圧と出力がわかれば，パワー MOS FET の概略の電圧定格と電流定格が決められます．

また，パワー MOS FET のデータブックには，スイッチング電源用パワー MOS FET の出力容量別推奨品種(表 10-6)が掲載されていますので，スイッチング電源の入力電圧，出力電圧から使用するパワー MOS FET を選ぶことが容易にできます．

## パワー MOS FET の選定

スイッチング電源において，使用するパワー MOS FET の選定方法を 1 石フォワード方式を例にとり説明します(図 10-4，図 10-5)．

### ● パワー MOS FET の耐圧

パワー MOS FET($Tr_1$)に印加されるピーク電圧 $V_{DS(peak)}$は，次式より求めることができます．

$$V_{DS(\mathrm{peak})} = V_{1(\mathrm{max})} + V_3$$
$$= V_{1(\mathrm{max})} \times (1 + \sqrt{(R_3/2) \times L_1 \times T} \times t_{ON(\mathrm{min})})$$

$V_{1(\mathrm{max})}$：一次入力電圧の最大値

〈図 10-4〉1 石式フォワード方式のスイッチング波形

〈図 10-5〉1 石式フォワード方式スイッチング電源

$V_3$：リセット回路に発生する電圧

$$V_3=\sqrt{\frac{R_3}{2\times L_1\times T}}\times V_1\times t_{ON}$$

$R_3$：リセット回路の抵抗

$T$：周期$=1/f_0$

$f_0$：基本周波数

$L_1$：トランスの一次側インダクタンス

$t_{ON}$：ON 電圧時間

実際には，この値にサージ電圧が印加されることと，パワー MOS FET のドレイン-ソース間電圧 $V_{DSS}$の耐圧マージンを考慮する必要があります．耐圧マージンを 20 %とすると，パワー MOS FET の耐圧は，

$$V_{DSS}\geqq(V_{DS(\mathrm{peak})}+\text{サージ電圧})/0.8$$

が必要となります．

● パワー MOS FET のドレイン電流

ドレイン電流 $I_{DS}$は，次式より求めることができます．

$$I_{DS}=I_O\times(N_2/N_1)$$

$I_O$：出力電流の最大値

$N_1$，$N_2$：高周波トランスの巻線数

ドレイン電流は，定格内に入っていることが必要ですが，チャネル温度 $T_{ch}$を使用時に最大定格以下(マージンを 20 %とすると $T_{ch}=150℃\times0.8=120℃$となる)にすることがもっとも重要なこととなります．

● パワー MOS FET のチャネル温度

パワー MOS FET のチャネル温度は，パワー MOS FET が動作することにより発生する損失と熱抵抗により計算できます．

$$T_{ch}=T_a+R_{th(\mathrm{ch-a})}\times P_T$$

$T_a$：周囲温度

$R_{th(\mathrm{ch-a})}$：チャネル-周囲間熱抵抗

$P_T$：損失

チャネル-周囲間熱抵抗 $R_{th(\mathrm{ch-a})}$はさらに

$$R_{th(\mathrm{ch-a})}=R_{th(\mathrm{ch-c})}+R_{th(\mathrm{c-f})}+R_{th(\mathrm{f-a})}$$

に分解できます．

$R_{th(\mathrm{ch-c})}$：チャネル-ケース間熱抵抗

$R_{th(\mathrm{c-f})}$：ケース-放熱フィン間熱抵抗

$R_{th(\mathrm{f-a})}$：放熱フィン-周囲間熱抵抗

パワー MOS FET の損失は，次式より求めます．

$$P_T=P_S+P_G+P_{ON}$$

$P_T$：全損失

$P_S$：スイッチング損失

$P_G$：ゲート損失

$P_{ON}$：ON 損失

(各損失の計算の詳細は，前節で説明しているので省略)

これらの計算を行い，使用するパワー MOS FET と放熱フィンの組み合わせを決定します．

## パワー MOS FET の使用上の注意事項

### ● 過電圧保護

誘導性負荷となるトランスをスイッチング動作させると，通電時に蓄積された電磁エネルギーによりOFF時に逆電力が発生し，パワー MOS FETに過電圧が印加される場合があります．

保護回路としては図10-6に示すような電圧クランプや*CR*スナバ回路を挿入する方法が一般的で，極力MOS FETの近くに配置し，部品のリードを含めてスナバ回路の配線インダクタンスをできるだけ小さくする必要があります．

ここでの*CR*スナバ定数は，設計段階で算出することもできますが，実セットでのカットアンドトライの中で決定するのが効果的であり，設計段階では実装するスペースを設けておき，現物で最適な定数を決定するのが普通です．

また，ゲート-ソース間はきわめて薄いシリコン酸化膜で絶縁されており，過電圧が印加されると簡単に絶縁破壊を起こします．そこで実装時などの静電気破壊に対する注意も充分に行う必要もありますが，応用回路の設計時にもゲート-ソース間をツェナ・ダイオードで保護するなどの配慮が必要です．

### ● ゲート駆動条件

パワー MOS FETは高周波動作をしているため，スイッチング時にサージ電圧やゲートの異常発振を引き起こすことがあります．とくに並列接続動作時にはゲート駆動不足などの問題を引き起こすことがあります．このため，実セットでのゲート電圧動作を充分に確認する必要があります．

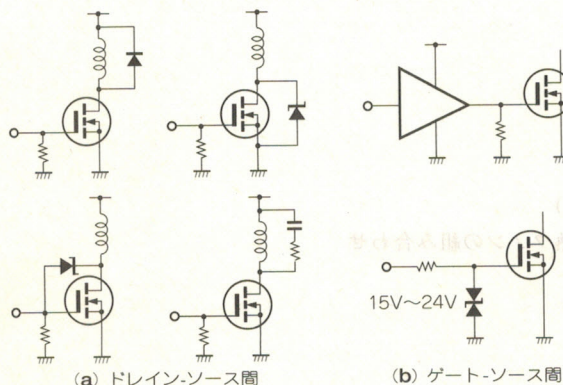
たとえば図10-5のように，スイッチング電源はパワー MOS FETを専用のPWMコントロールIC M51978で駆動しているので，このICの出力電流が不足すると，ゲート駆動電流不足といった問題が発生します．このため，パワー MOS FETを駆動させるためには，出力電流として1Aピーク程度流れるICを使用する必要があります．

### ● 実装時の注意事項

パワー MOS FETのパッケージは，モールド樹脂封止型のものが多くなっており，放熱板のソリやバリ，金属片の付着による放熱不足の問題や素子の取り付け時のトルク・レンチやトルク・ドライバの管理の不備によりパワー MOS FETに機械的ストレスが加わり，チップを壊す場合があります．

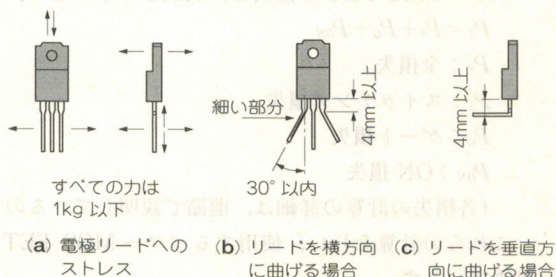
〈図10-6〉過電圧に対する保護方法

(a) ドレイン-ソース間

(b) ゲート-ソース間

〈図10-7〉電極リード線に対する機械的ストレス

(a) 電極リードへのストレス

(b) リードを横方向に曲げる場合

(c) リードを垂直方向に曲げる場合

また，電極リード線に対するストレスやリード再加工(フォーミング加工)時にも同様に機械的ストレスをかけて，素子を破壊するといった問題もありますので，実装時には十分な注意が必要です．

電極リード線の取り扱いを図10-7に示します．

つぎに，パワーMOS FETの駆動に使うPWMコントロールICについて説明します．

## パワーMOS FET駆動用PWM IC

パワーMOS FETの駆動には，PWM ICが一般的に使用されています．このPWM ICを使うことにより，パワーMOS FETのON/OFF動作以外に，周波数設定，デューティ設定，過電流保護，過電圧保護，ソフト・スタートなどのさまざまな機能を実現することができます．このため，パワーMOS FETを用いたスイッチング電源にはほとんどPWM ICが用いられています．

PWM ICの制御方法としては，大きく分けてボルテージ・モード型とカレント・モード型があります．従来は，ボルテージ・モード型が一般的でしたが，最近では表10-7に示す特徴のあるカレント・モード型のICも注目されるようになってきました．このカレント・モード型PWM ICの特徴はPWM ICの制御方法の違いによるものです．

〈表10-7〉カレント・モード型PWM ICの特徴

| |
|---|
| ① 入力変動や負荷変動に強い |
| ② 制御系の設計が容易 |
| ③ 過電流保護に対る応答が速い |
| ④ 並列運転が容易である |

従来のボルテージ・モード型ICの制御方法は，

①出力電圧をフォトカプラなどで1次側にフィードバックする
②エラー・アンプで内部基準電圧と比較する
③エラー・アンプの出力と三角波電圧とをPWMコンパレータで比較する
④出力デューティを決定し，パワーMOS FETの駆動パルスを出力する

となっていました．

いっぽう，カレント・モード型ICの制御方法は，つぎのとおりです．

①出力電力をフォトカプラなどで1次側にフィードバックする
②エラー・アンプで内部基準電圧と比較する

〈表10-8〉パワーMOS FET駆動用PWM IC一覧(三菱電機の例)

| 制御方式 | | ボルテージ・モード | | | | カレント・モード |
|---|---|---|---|---|---|---|
| 型名 | | M51995A | M51996A | M51997 | M62213 | WM62281 |
| 最大周波数 | | 500 kHz | 500 kHz | 500 kHz | 700 kHz | 700 kHz |
| 電源電圧範囲 | | 11 V～35 V | 11 V～30 V | 11 V～30 V | 9 V～35 V | 9 V～35 V |
| UVLO | ON電圧 | 16.2 V | 16.2 V | 16.2 V | 12.5 V | 12.5 V |
| | OFF電圧 | 9.9 V | 9.9 V | 9.9 V | 8.5 V | 8.5 V |
| 出力電流 | | ±2 A | ±1 A | ±1 A | ±1 A | ±1 A |
| スタンバイ電流 | | 90 μA | 100 μA | 100 μA | 100 μA | 100 μA |
| ピン数 | | 16，20 pin | 14，16 pin | 14，16 pin | 10 pin | 10 pin |
| 過電流保護 | | パルス・バイ・パルス | パルス・バイ・パルス | パルス・バイ・パルス | パルス・バイ・パルス(タイマ・ラッチ) | パルス・バイ・パルス(タイマ・ラッチ) |
| 過電圧保護 | | ○ | ○ | ○ | ○(タイマ・ラッチと兼用) | ○(タイマ・ラッチと兼用) |
| ソフトスタート | | × | ○ | ○ | ○ | ○ |
| 最大ONデューティ設定 | | 設定可能 | 設定可能 | 設定可能 | 設定可能 | 設定可能 |
| 同期動作 | | 外付けで可能(端子なし) | 外付けで可能(端子なし) | 外付けで可能(端子なし) | 外付けで可能(端子なし) | × |
| 備考 | | タイマ式保護機能ON/OFF機能あり | ON/OFF制御可 | ON/OFF制御可 | ―― | ―― |

注）出力回路はすべてトーテム・ポール

③エラー・アンプの出力と一次側に流れるパワーMOS FETの電流を電流センス・コンパレータで比較する

このようにカレント・モード型PWM ICでは，1次側に流れる電流を使い直接制御を行うため，応答性が速くなり，入力電圧変動や出力電流の変動に対する安定性が向上するため，入力コンデンサを小さくできるメリットがあります．ただし，カレント・モード型の制御ICには高速性が必要となります．

表10-8にPWM ICの一覧を示します．

〈図10-8〉ボルテージ・モードPWMコントロールIC M62213FP（三菱電機）

高速のCLM回路内蔵．過電流検出に高速のパルス-バイ-パルス方式のカレント・リミット回路を内蔵している

10ピン小型SOPパッケージ

$V_{CC}$ ⑩　CLM ③

UVLO　CLM COMP　0.2V　S CLM ラッチ R　$V_{CC}$

OVP兼用のタイマ式ラッチ回路を内蔵．過電流状態が一定時間継続した場合，出力を遮断するタイマ式ラッチ回路を内蔵．さらに出力の過電圧を検出し遮断するOVP回路を兼用することで，ピン数の削減と周辺回路の簡略化を実現．

CT (OVP) ⑦　タイマ・ラッチ　PWM COMP　S PWM ラッチ R

700kHz MOS FET対応出力
・$I_{O\,(peak)}$ ±1A
・トーテム・ポール出力

① $V_{OUT}$

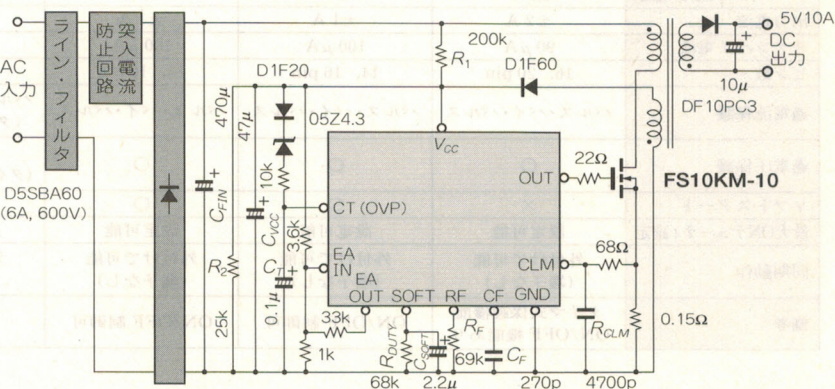
2.5V　発振器　② GND

⑨ EA IN　⑧ EA OUT　⑥ SOFT (DTC)　④ $R_F$　⑤ $C_F$

フィードバック用OPアンプ内蔵．出力のフィードバックにかかせないOPアンプを内蔵．二次側出力をフォトカプラを介して駆動可能．

ソフト・スタート兼用デッド・タイム・コントロール回路内蔵．出力ONデューティはDTC端子に抵抗を接続することで可能．DTC端子にコンデンサを接続することでソフト・スタートへの対応が可能．

〈図10-9〉ボルテージ・モードPWMコントロールIC M62213FPの応用例（フライバック）

現在までのPWM ICの動作周波数は，500 kHzが最大でしたが，最近の高周波化，省エネルギー化，小型化の要求により，さらに高速動作を可能とした最大動作周波数700 kHzのPWM IC(ボルテージ・モード型PWM IC：M62213FP，カレント・モード型PWM IC：M62281FP)が登場してきています．

それぞれのブロック図および特徴と応用回路例を図10-8～図10-11に示します．

〈図10-10〉カレント・モードPWMコントロールIC M62281FP(三菱電機)

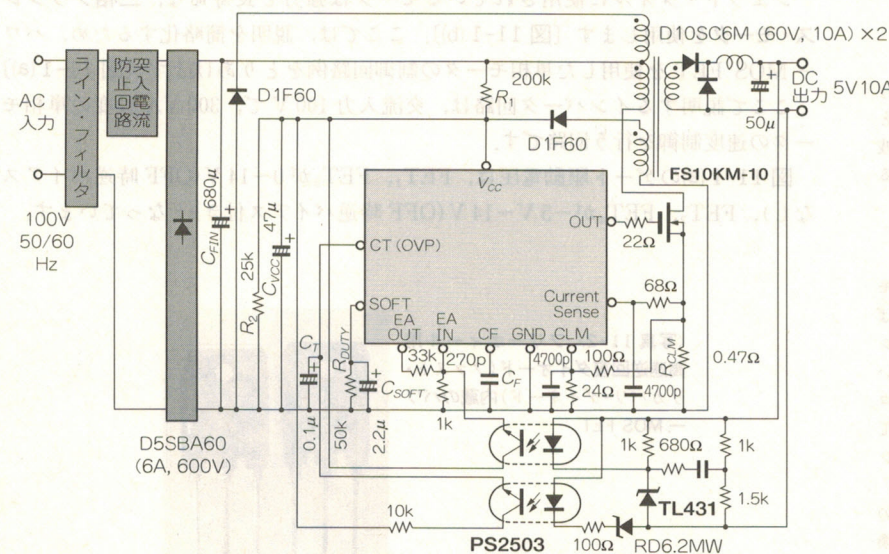
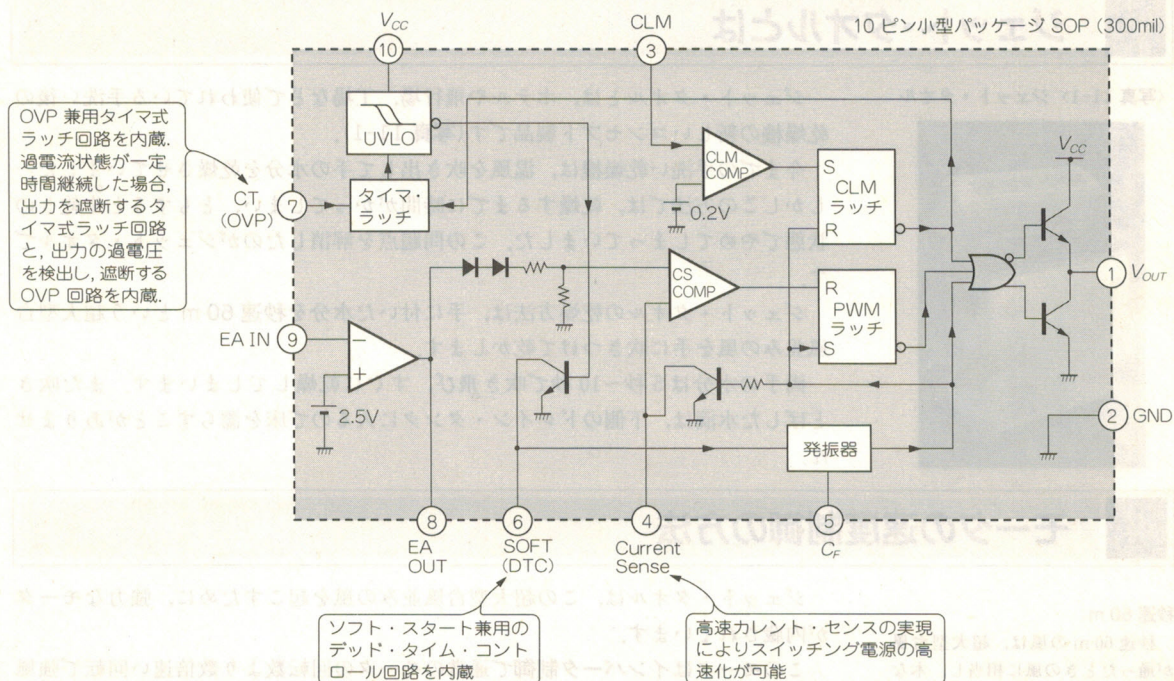
10ピン小型パッケージ SOP (300mil)

$V_{CC}$ ⑩　CLM ③　UVLO　タイマ・ラッチ　CLM COMP　0.2V　CLM ラッチ　CS COMP　PWM ラッチ　2.5V　発振器　$V_{CC}$　① $V_{OUT}$　② GND　CT (OVP) ⑦　EA IN ⑨　⑧ EA OUT　⑥ SOFT (DTC)　④ Current Sense　⑤ $C_F$

OVP 兼用タイマ式ラッチ回路を内蔵．過電流状態が一定時間継続した場合，出力を遮断するタイマ式ラッチ回路と，出力の過電圧を検出し，遮断するOVP 回路を内蔵．

ソフト・スタート兼用のデッド・タイム・コントロール回路を内蔵

高速カレント・センスの実現によりスイッチング電源の高速化が可能

〈図10-11〉カレント・モードPWMコントロールIC M62281FPの応用例(フィード・フォワード)

第11章 強力なモータで超大型台風なみの風を起こす

# パワー MOS FET のジェット・タオルへの応用

福持　泰明

## ジェット・タオルとは

〈写真 11-1〉ジェット・タオル

ジェット・タオルとは，ホテルや飛行場，工場などで使われている手洗い後の乾燥機の新しいコンセプト製品です(**写真 11-1**)．

今までの手洗い乾燥機は，温風を吹き出して手の水分を乾燥させていました．しかしこの方法では，乾燥するまでに時間がかってしまい，ともすると生(なま)乾きの状態でやめてしまっていました．この問題点を解消したのがジェット・タオルです．

ジェット・タオルの乾燥方法は，手に付いた水分を**秒速 60 m** という超大型台風並みの風を手に吹きつけて乾かします．

両手の水分は5秒～10秒で吹き飛び，すぐに乾燥してしまいます．また吹きとばした水滴は，下側のドレイン・タンクに入るので床を濡らすことがありません．

## モータの速度制御の方法

ジェット・タオルは，この超大型台風並みの風を起こすために，強力なモータが内蔵されています．

このモータは**インバータ制御**で通常のモータの回転数より数倍速い回転で強風を得られるよう駆動されています．一般的にインバータへの応用には，高速逆回復ダイオードが内蔵されたパワー MOS FET が使用されます(**写真 11-2**)．

ジェット・タオルに使用されているモータは強力で長寿命な，**三相ブラシレス・モータ**を使用します〔**図 11-1**(b)〕．ここでは，説明を簡略化するため，パワー MOS FET を使用した単相モータの制御回路例をとりあげます〔**図 11-1**(a)〕．

ここで説明するインバータ回路は，交流入力 100 V で，300 VA 程度の単相モータの速度制御を行う回路です．

図 11-1(a)のゲート駆動電圧は，$FET_1$，$FET_3$が 0～14 V(OFF 時逆バイアスなし)，$FET_2$，$FET_4$が－5 V～14 V(OFF 時逆バイアス付き)となっています．

**秒速 60 m**

秒速 60 m の風は，超大型台風が通ったときの風に相当し，木などが飛ばされる非常に強い風．台風の強さの階級分けでいうと，最大風速 54 m/s 以上は《猛烈な》に分類される．

**インバータ制御**

直流電流をスイッチング(ON/OFF)し，その速度を変えることによりモータに流れる電流の周波数を変え，モータの速度を変える制御方法．

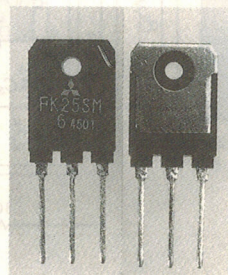
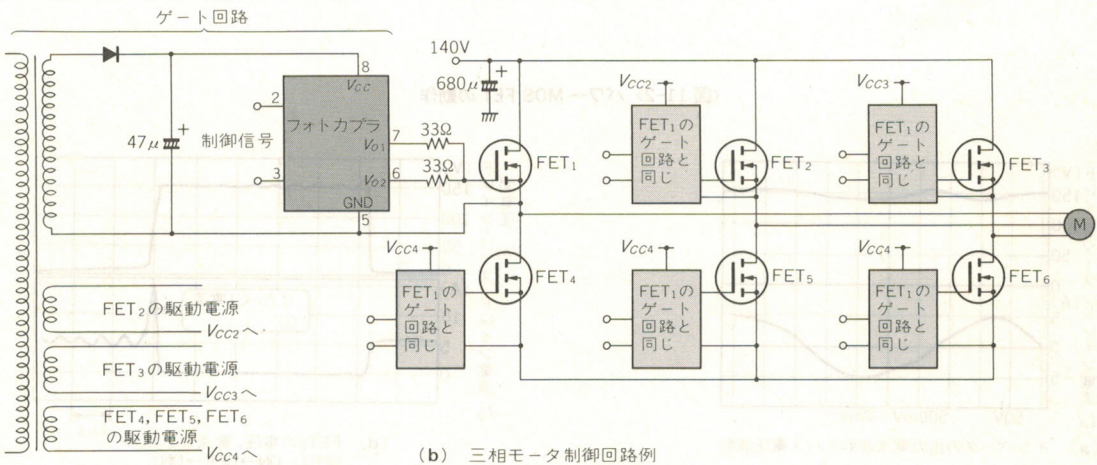
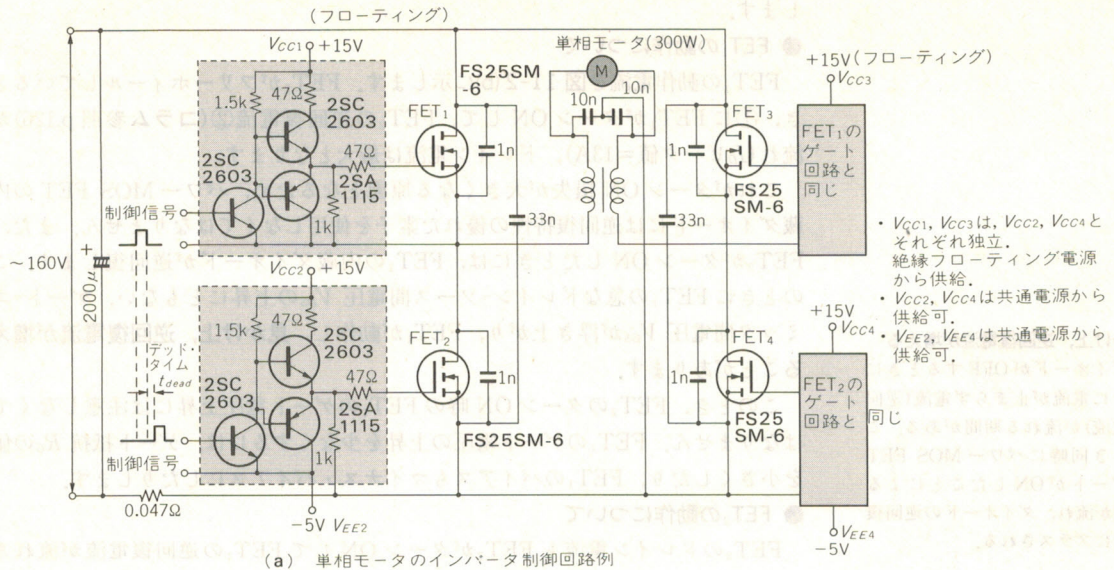
**三相ブラシレス・モータ**

三相電源を使うブラシレス・モータ．これは無整流モータと呼ばれ，一般的な直流モータのブラシやコンミュテータ(整流子)のないモータ．直流モータはブラシとコンミュテータを用い回転を続けているが，いっぽうでブラシとコンミュテータの摩耗が問題となる．そこでブラシとコンミュテータの役割をトランジスタなどに置き換え，非接触方式としている．

〈写真 11-2〉フリーホィール用高速逆回復ダイオード(ファスト・リカバリ・ダイオード)内蔵のパワー MOS FET

〈図 11-1〉モータ制御回路

(a)　単相モータのインバータ制御回路例

(b)　三相モータ制御回路例

また上アームのパワー MOS FET である $FET_1$ と $FET_3$ のゲート回路へは，下アームのパワー MOS FET のゲート回路の電源とそれぞれ個別に分離独立した**フローティング電源**を使用します．

パワー MOS FET を高速で駆動するためには，下アームで実施しているようにターン OFF 時に逆バイアスを印加するほうがのぞましいのですが，上アームの場合，回路が複雑になるので逆バイアスを省略しています．

**フローティング電源**
電源間のアースが別々であり，たがいの電圧変動が干渉し合わない電源．

## パワー MOS FET の動作

出力に正弦波電流が流れるため，位相角(測定するポイント)で電流，電圧の波形が変わります．今回は最大電流となるポイントでの波形を説明します．

図 11-2(a)はインバータの出力電流波形とバス電圧波形です．このような正弦波電流を得るために，インバータ回路の制御は，複雑な制御が必要です．ここで

は説明を簡単にするため，上下アームのパワー MOS FET の動作について説明します．

## ● $FET_1$の動作について

$FET_1$の動作電流を図 11-2 (b)に示します．$FET_2$がフリーホィールしているとき，①に$FET_1$がターン ON して，$FET_2$の逆回復電流②(コラム参照 p.126)が流れ($I_D$ピーク値=13A)，ドレイン電流は最大となります．

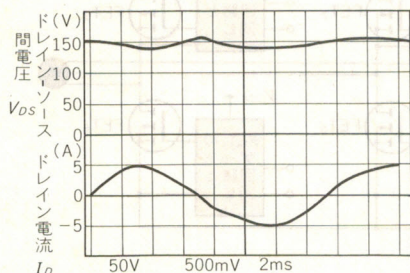
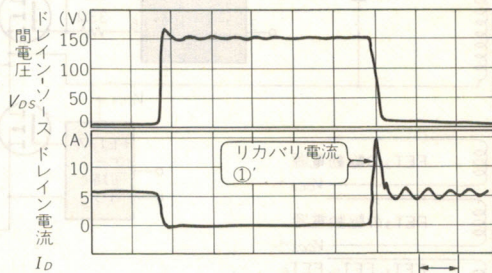
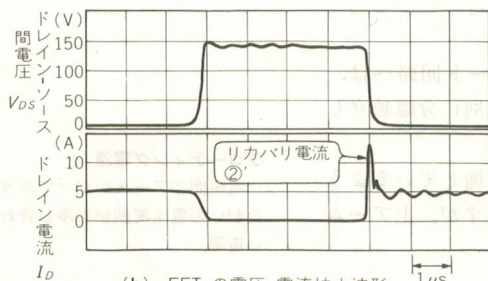
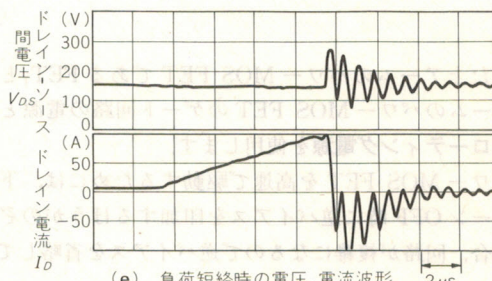
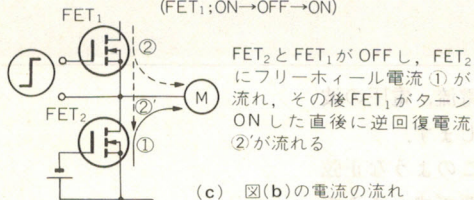
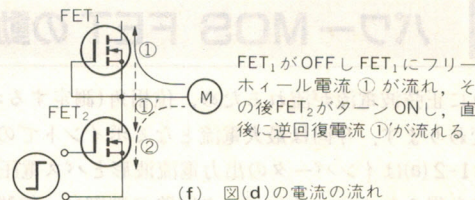
これがターン ON 損失が大きくなる原因となるため，パワー MOS FET の内蔵ダイオードには逆回復特性の優れた素子を使用しなくてはなりません．また，$FET_2$がターン ON したときには，$FET_1$の内蔵ダイオードが逆回復します．このときに$FET_1$の急なドレイン-ソース間電圧 $V_{DS}$の上昇にともない，ゲート-エミッタ間電圧 $V_{GS}$が浮き上がり，$FET_1$が動作し，**見かけ上，逆回復電流が増える**ことがあります．

**見かけ上，逆回復電流が増える**
ダイオードが OFF するときにすぐに電流が止まらず電流(逆回復電流)が流れる期間がある．このとき同時にパワー MOS FET のゲートが ON したことによる電流が流れ，ダイオードの逆回復電流にプラスされる．

このとき，$FET_2$のターン ON 時の$FET_1$のゲート電圧上昇には注意しなくてはなりません．$FET_1$のゲート電圧の上昇を少なくするには，ゲート抵抗 $R_G$の値を小さくしたり，$FET_1$のバイアスもマイナス・バイアスにしたりします．

## ● $FET_2$の動作について

$FET_2$のドレイン電流も$FET_2$がターン ON して$FET_1$の逆回復電流が流れるときに最大となります．このとき $I_D$のピーク値は 15 A〔図 11-2 (d)〕，電流の立

〈図 11-2〉パワー MOS FET の動作

ち上がりは 110 A/μs 程度です．

また，$FET_2$は，$FET_1$がターン ON したとき(前述)逆回復します．このときも $FET_1$と同様にゲート電圧が変化することがあります．

以上のように，ブリッジ回路にパワー MOS FET を使うと，内蔵ダイオードに電流が流れ，急峻な逆回復電流が流れます．

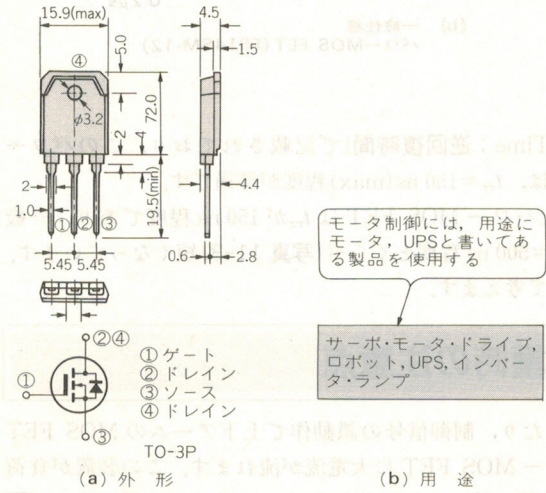
このためブリッジ回路に使うパワー MOS FET は内蔵ダイオードが高速逆回復特性をもったものを選ぶ必要があります．

**パワー MOS FET の内蔵ダイオードの逆回復特性は，データシート(図 11-3)**

**パワー MOS FET の内蔵ダイオード**

パワー MOS FET は，構造上ソース-ドレイン間にダイオードができる．

〈図 11-3〉高速逆回復ダイオード内蔵のパワー MOS FET FK25SM-5

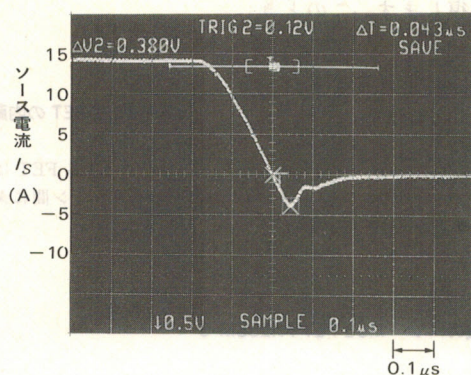
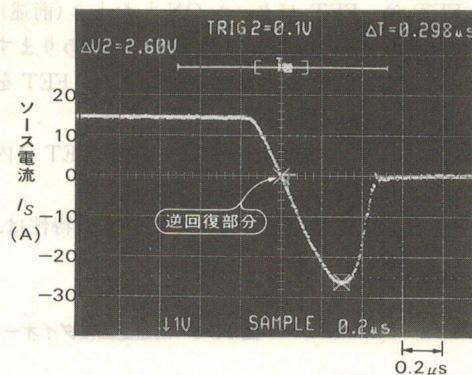
(a) 外　形　　(b) 用　途

| 項　目 | 記号 | 条件 | 定格値 | 単位 |
|---|---|---|---|---|
| ドレイン-ソース間電圧 | $V_{DSS}$ | $V_{GS}=0V$ | 600 | V |
| ゲート-ソース間電圧 | $V_{GSS}$ | $V_{DS}=0V$ | ±30 | V |
| ドレイン電流(連続) | $I_D$ | | 14 | A |
| ドレイン電流(パルス) | $I_{DM}$ | | 42 | A |
| ソース電流(連続) | $I_S$ | | 14 | A |
| ソース電流(パルス) | $I_{SM}$ | | 42 | A |
| ドレイン損失 | $P_D$ | | 250 | W |
| チャネル温度 | $T_{CH}$ | | −55〜+150 | °C |
| 保存温度 | $T_{stg}$ | | −55〜+150 | °C |
| 重　量 | — | 標準値 | 4.8 | g |

(c) 最大定格($T_{ch}=25°C$)

| 項　目 | 記号 | 測定条件 | 規格値 | | | 単位 |
|---|---|---|---|---|---|---|
| | | | min | typ | max | |
| ドレイン-ソース間降伏電圧 | $V_{(BR)DSS}$ | $I_D=1mA,\ V_{DS}=0V$ | 600 | — | — | V |
| ゲート-ソース間降伏電圧 | $V_{(BR)GS}$ | $I_G=\pm 100\mu A,\ V_{DS}=0V$ | ±30 | — | — | V |
| ゲート-ソース間漏れ電流 | $I_{GSS}$ | $V_{GS}=\pm 30\ V,\ V_{DS}=0V$ | — | — | ±10 | μA |
| ドレイン電流 | $I_{DSS}$ | $V_{DS}=600\ V,\ V_{GS}=0V$ | — | — | 1 | mA |
| ゲート-ソース間しきい値電圧 | $V_{GS(th)}$ | $I_D=1\ mA,\ V_{DS}=10\ V$ | 2 | 3 | 4 | V |
| ドレイン-ソース間 ON 抵抗 | $r_{DS(ON)}$ | $I_D=7\ A,\ V_{DS}=10\ V$ | | 0.58 | 0.75 | Ω |
| ドレイン-ソース間 ON 電圧 | $V_{DS(ON)}$ | $I_D=7\ A,\ V_{GS}=10\ V$ | | 4.06 | 5.26 | V |
| 小信号順伝達アドミタンス | $\|y_{fs}\|$ | $I_D=7\ A,\ V_{GS}=10\ V$ | 6.0 | 9.0 | | S |
| 小信号入力容量 | $C_{iss}$ | $V_{DS}=25\ V$ | | 2100 | | pF |
| 小信号出力容量 | $C_{oss}$ | $V_{GS}=0V$ | | 260 | | pF |
| 小信号帰還容量 | $C_{rss}$ | $f=1MHz$ | | 40 | | pF |
| ターン ON 遅延時間 | $t_{d(ON)}$ | $V_{DD}=200\ V$ | | 40 | | ns |
| 上昇時間 | $t_r$ | $I_D=7\ A$ | | 60 | | ns |
| ターン OFF 遅延時間 | $t_{d(OFF)}$ | $V_{GS}=10\ V$ | | 250 | | ns |
| 下降時間 | $t_f$ | $R_{GEN}=R_{GS}=50\Omega$ | | 85 | | ns |
| ソース-ドレイン間電圧 | $V_{SD}$ | $I_S=7\ A,\ V_{GS}=0V$ | — | 1.0 | 1.5 | V |
| 熱抵抗 | $R_{th(ch-c)}$ | チャネル-ケース間 | — | — | 0.50 | °C/W |
| 逆回復時間 | $t_{rr}$ | $I_S=14\ A,\ d_{is}/dt=100A/\mu s$ | — | — | 150 | ns |

└ブリッジ用途にはこの特性が重要となる

(d) 電気的特性($T_{ch}=25°C$)

〈写真 11-3〉 パワー MOS FET の内蔵ダイオードの逆回復特性

(a) 高速逆回復ダイオード内蔵
パワー MOS FET (FK14SM-12)

(b) 一般仕様
パワー MOS FET (FS14SM-12)

**逆回復時間**
ダイオードが OFF するときにすぐ電流が止まらず，$I_S$ が 0 A から 0 A に戻るまでの時間．

の $t_{rr}$ (Reverse Recovery Time：**逆回復時間**)で記載されており，このパワー MOS FET FK25SM-5 では，$t_{rr}$=150 ns(max)程度が普通です．

高速逆回復特性をもったパワー MOS FET は $t_{rr}$ が 150 ns 程度であり，一般のパワー MOS FET の $t_{rr}$=500 ns 程度とくらべ(**写真 11-3**)短くなっています．

つぎに短絡時の動作について考えます．

## パワー MOS FET の短絡保護時の注意点

装置が負荷短絡を起こしたり，制御信号の誤動作で上下アームの MOS FET が同時に ON すると，パワー MOS FET に大電流が流れます．この装置が負荷短絡を起こすと，約 8 μs の間にドレイン電流 $I_D$ が 75 A 程度まで上昇します〔**図 11-2**(e)〕．

この後，過電流保護回路が働き，パワー MOS FET のゲート信号がカットオフされ，ドレイン電流がターン OFF します．このときドレイン電流の減小率が約 440 A/μs と大きいため，主配線のインダクタンス($L$=250 nH)により，$L \cdot di/dt$ で発生するサージ電圧が 110 V にもなります．

**サージ電圧**
パワー MOS FET は非常に高速でスイッチングするため，配線のインダクタンスなどによりヒゲ状の電圧が発生する．このヒゲ状の電圧をサージ電圧と呼ぶ．

このサージ電圧と母線電圧との和が，パワー MOS FET の耐圧を越えるとパワー MOS FET が破壊するので，主配線のインダクタンスはできるかぎり小さく設計する必要があります．

**母線電圧**
主回路の電圧．一般的には $V_{DD}$ とも呼ばれる．

主配線のインダクタンスを小さくする方法は第 5 章を参照してください．また負荷短絡状態を長く続けると過電流により，パワー MOS FET が破壊してしまうことがあります．過電流で破壊させないためには 30 μs 以内に短絡電流保護をかける必要があります．

# パワーMOS FETの放熱設計

パワーMOS FETの放熱設計に先だって，パワーMOS FETの損失を求めます．

## ● スイッチング損失

スイッチング損失を求めるのに，最近では**ディジタル・ストレージ・オシロスコープ**で波形を取り込んで，パソコンで計算します．これができない場合は表11-1の簡易計算方法を用いて動作波形から求めることもできます．

**ディジタル・ストレージ・オシロスコープ**
電圧や電流波形をA-D変換回路によりディジタル信号に変換したあと表示するオシロスコープ．ディジタル信号に変換しているのでメモリに記憶し表示できるため，単発現象も観測することが可能になる．また，波形が2現象ある場合，たがいの波形の積や和もできる．

パワーMOS FETのチャネル温度を定格以内で使用するための放熱系の設計を以下に示します．パワーMOS FETの放熱系のモデルは，従来のパワー・デバイスと同様に図11-4のように考えます．

このとき，パワーMOS FETのチャネル部で発生する電力損失を$P_d$とすると，これが図11-4の放熱系を左から右に流れることにより温度差が発生します．

$$T_{ch}=P_d \cdot R_{th(ch-c)}+T_c$$
$$=P_d(R_{th(ch-c)}+R_{th(c-l)}+R_{th(l-a)})+T_a \quad \cdots\cdots(1)$$

の関係が成立します．

この式に仕様の値を代入すれば放熱設計ができますが，ここで注意すべき点について述べます．

## ● パワーMOS FETの熱抵抗について

チャネル-ケース間の熱抵抗$R_{th(ch-c)}$は，データシートのドレイン損失定格がケース温度25℃で規定されていることから計算できます．

$$R_{th(ch-c)}=\frac{T_{ch(\max)}-25℃}{P_D}(℃/W)$$

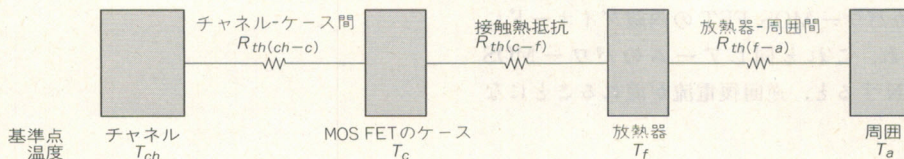
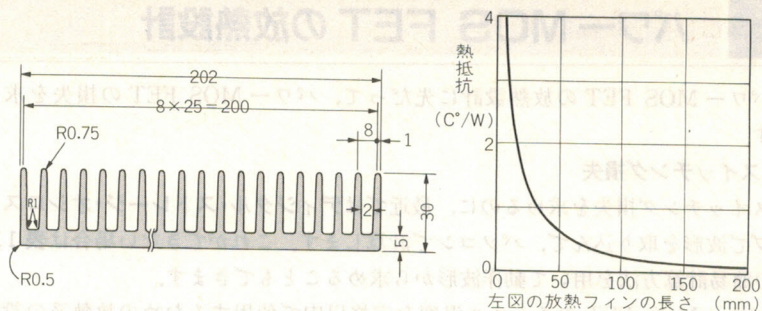
〈表11-1〉パワーMOS FETのスイッチング損失の簡易計算法

| パワーMOS FETのスイッチング時の電圧，電流波形 | 損失計算式 |
|---|---|
| 電圧，電流が$t$時間に同時に変化する場合 | $\int_0^t\left\{\frac{A}{t}x\left(B-\frac{B}{t}x\right)\right\}dx\times f$ （$f$：周波数） $=\frac{1}{6}\times I_D\times V_{DS}\times t\times f$ |
| 電圧，電流が$t$時間で片側だけが変化する場合 | $\int_0^t\left(A\cdot\frac{B}{t}\right)x\,dx$ $=\frac{1}{2}\times I_D\times V_{DS}\times t\times f$ |

〈表11-2〉ケース-放熱器間の接触熱抵抗

| パッケージ | 接触熱抵抗 $R_{th(c-l)}$(℃/W) | | |
|---|---|---|---|
| | 直付け | シリコーン・ラバー取り付け(絶縁)* | |
| | シリコーン・グリース塗布 | 厚さ0.45mm | 厚さ0.85mm |
| TO-220 | 0.5 | 3.8 | 6.2 |
| TO-220F | 0.5 | — | — |
| TO-3P | 0.3 | 2.2 | 3.6 |

＊シリコーン・ラバーは藤倉クールシート3045，3985シリーズの例を示す．
注1)カタログ記載の伝導率：0.0032cal/cm・s・°C
　2)ねじ締め付けトルク：4kgf・cm

〈図11-4〉MOS FETの放熱系モデル

〈図 11-5〉放熱器の形状と熱抵抗の例(㈱吉川金属製 30F202)

たとえば，FS14SM-12 の場合，

$$T_{ch(\max)}=150\text{℃},\ P_D=250\text{ W から}$$

$$R_{th(ch-c)}=\frac{150-25}{250}=0.5(\text{℃/W})$$

また，ケース-放熱器間の接触熱抵抗は，パワー MOS FET の放熱器の取り付け方法によって異なりますが，ほぼ**表 11-2** のような値となります．

最後に放熱器の熱抵抗の値を(1)式に入れると，チャネル温度が求まります．このときチャネル温度を定格値以下にする放熱器を選ぶ必要があります．

放熱器の熱抵抗は，放熱器のデータシートに記載してあります(図 11-5)．

パワー MOS FET のチャネル温度は，$T_{ch}=150$℃まで保証していますが，長時間にわたる信頼性を確保するために，$T_{ch}\leqq 125$℃として設計します．ただ短時間のオーバ・ロードであれば，$T_{ch}\leqq 150$℃として計算して問題ありません．

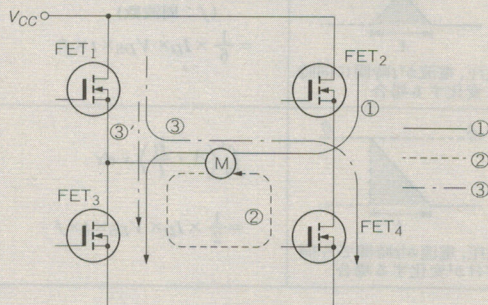
コラム

## 逆回復電流

モータをブリッジ回路(図 11-A)で制御する場合，まず FET$_3$，FET$_2$が ON し，モータに電流①が流れ，つぎに FET$_3$が OFF し FET$_4$が ON すると，電流は FET にダイオードが内蔵されているため，FET$_2$とモータと FET$_4$でフリーホイール②します．

つぎに FET$_1$が ON すると，FET$_1$→モータ→FET$_4$と電流③が流れますが，FET$_1$が ON した直後は，FET$_2$の内蔵ダイオードがすぐに OFF しないため(逆回復状態，図 11-2(b))，FET$_1$から FET$_2$に短絡電流のような電流が流れます③．これが逆回復電流です．

このためパワー MOS FET の内蔵ダイオードに電流が流れ，これと同じアームのパワー MOS FET が ON すると，逆回復電流が流れることになります．

〈図 11-A〉ブリッジ回路における電流の流れ

第12章　低ON抵抗の素子と放熱設計で性能アップ

# パワーMOS FETのラジコン模型への応用

福持　泰明

## ラジコン模型に使われるパワー素子

ラジオ・コントロール(以下ラジコン)模型には，自動車，飛行機，船などがあり，各模型ともモータが使用されています．なかでも自動車模型には，小型エンジンを用いたメカニカルな方式とモータを用いた電気的な方式の2種類があります．最近では，モータを用いた模型キットが数多く見られるようになってきました．これは，モータ用の模型キットの性能が上がり，エンジン・キットと比較しても遜色がなくなってきているからです．これは，**モータの性能アップ**もありますが，モータの制御を行っている素子がバイポーラ・トランジスタからパワーMOS FETに変わり，そのうえパワーMOS FETの性能が飛躍的に伸びたためと考えられます．

**モータの性能アップ**
同じ形状でモータの軸トルクを大きくして，磁石性能の改善を図り，自動車模型の走行性能を上げている．

**写真12-1**にパワーMOS FETを用いたラジコン自動車模型を，**写真12-2**にラジオ・コントローラ(プロポ)を，**写真12-3**に自動車模型用モータ($L$=70 μH, $R$=100 mΩ)を示します．**写真12-4**は自動車模型に搭載されている電池です．

〈写真12-1〉ラジコン自動車模型

〈写真12-2〉ラジオ・コントローラ(プロポ)

〈写真12-3〉自動車模型用モータ

〈写真12-4〉自動車模型用電池
(ニカド電池，7.5 V，1.7 Ahr)

## ラジコン自動車模型でのパワーMOS FETの実装

### ● モータ・コントロールの方法

ラジコン自動車模型のモータ・コントロール部を**写真12-5**に，回路を図12-1に示します．

図12-1からわかるように，モータをはさんで4箇所でパワーMOS FETがHの形に配置されているHブリッジ(フルブリッジ)回路を構成してモータを制

御しています．回路には，安全のため30 Aのヒューズが挿入されています．

パワーMOS FETをHブリッジとして用いている理由は，前進と後退を行うためです．前進では，高速・高トルクを得るために$M_1$，$M_4$のパワーMOS FETは，4素子並列で，計8個使用することになり，後退では$M_2$，$M_3$とも1個で，計2個使用しています．このため，セットとしては計10個ものパワーMOS FETを用いていることになります．

**写真12-6**にパワーMOS FETの実装部分の拡大写真を示します．10個のパワーMOS FETをまとめてコンパクトに実装していることがわかります．また，用いられているパワーMOS FET(FS70KMJ-06)は，耐圧60 V，ON抵抗20 mΩ，外形TO-220 F(フル・モールド外形)のnチャネル型を用いています．nチャネル型のパワーMOS FETを用いている理由は，ON抵抗が低く，**安価な製品**が得られるためです．

**安価な製品**
nチャネル型パワーMOS FETは，pチャネルMOS FETと比較して，同一のチップ・サイズでON抵抗が1/3となるため，チップ・サイズを小さく製品化できるので安価となる．

つぎに前進，後退時のパワーMOS FETの動作を示します．

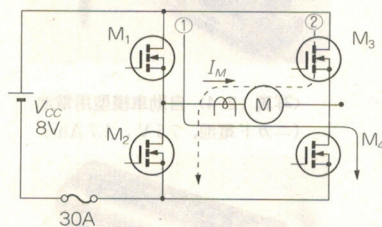
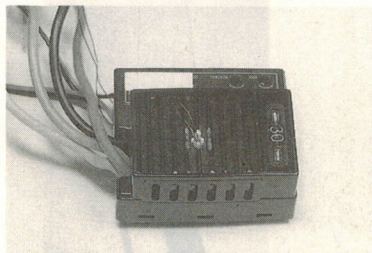
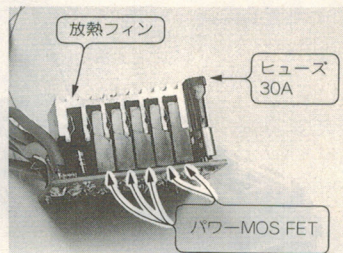
## ● パワーMOS FETの動作

ラジコン自動車模型において，前進，後退を行う動作を**表12-1**に示します．

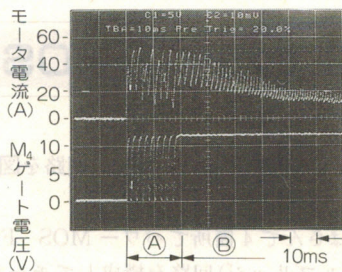
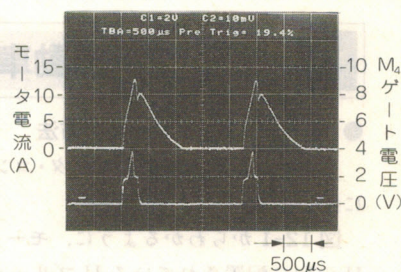
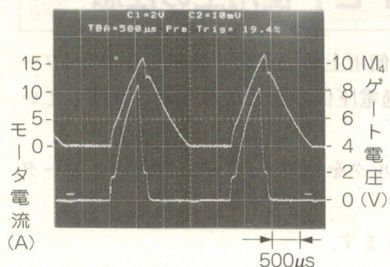
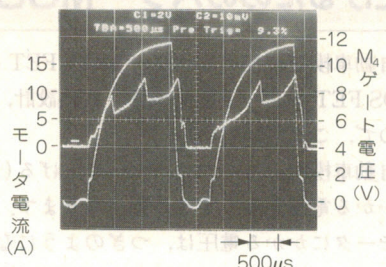
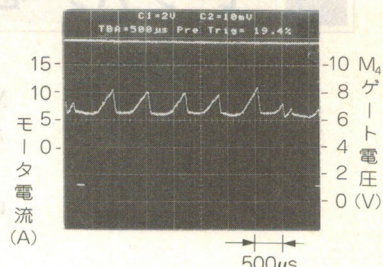
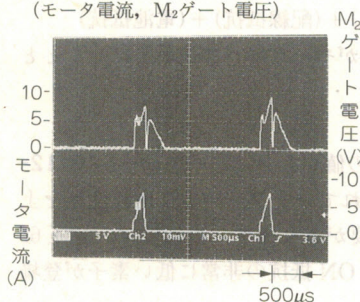
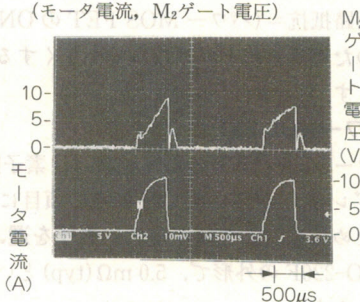
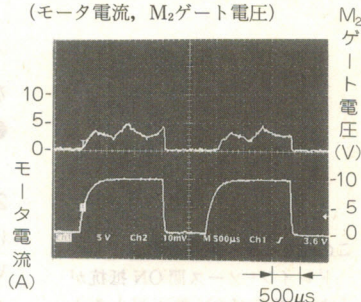
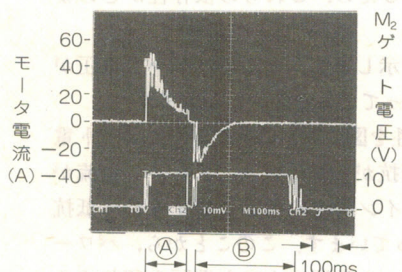
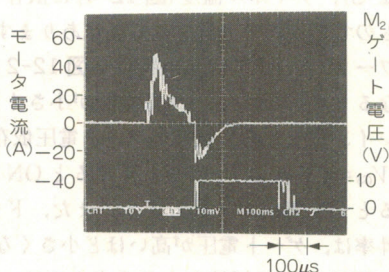
前進では，$M_1$，$M_4$のゲートが“H”となり，$M_1$，$M_4$がONし，**図12-1**の矢印①の電流がモータに流れます．ON直後には過電流が流れることを防ぐために，$M_4$のゲートが**間欠動作**を行い(**写真12-7**，Ⓐ部)，ピーク電流を60 A程度に制限し，その後$M_4$のゲートが常時ON(Ⓑ部)となり，モータが定常状態となって定常電流(6 A程度)まで下がります．また，前進モードは低速，中低速，中高速，高速の4モードがあります．これらの動作モードのうち，低速，中低速，中高速の3モードは，$M_4$のゲート信号をパルス状に入力し，このパルス波形によってモータに流れる電流を制御し速度を調整しています(**写真12-8**，**写真12-9**，**写真12-10**)．

**間欠動作**
ON/OFFを繰り返す動作．

いっぽう，高速モードは，$M_4$のゲートが常時ONとなっています(**写真12-11**)．

〈図12-1〉モータコントロール部回路図

〈写真12-5〉モータ・コントロール部(拡大)

〈写真12-6 〉パワーMOS FET実装部分(拡大)

〈表12-1〉前進，後退のMOS FETの動作

| MOS FET | 前進 | 後退 |
|---|---|---|
| $M_1$ | ON | OFF |
| $M_2$ | | ON／OFF |
| $M_3$ | OFF | ON |
| $M_4$ | ON/OFF | OFF |

〈写真12-7〉前進状態スタート時のモータ電流と$M_4$ゲート電圧波形

〈写真12-8〉前進，低速モード波形
(モータ電流，$M_4$ゲート電圧)

〈写真 12-9〉 前進，中低速モード波形
（モータ電流，$M_4$ゲート電圧）

〈写真 12-10〉 前進，中高速モード電波形
（モータ電流，$M_4$ゲート電圧）

〈写真 12-11〉 前進，高速モード波形
（モータ電流，$M_4$ゲート電圧）

〈写真 12-12〉 後退，低速モード波形
（モータ電流，$M_2$ゲート電圧）

〈写真 12-13〉 後退，中速モード波形
（モータ電流，$M_2$ゲート電圧）

〈写真 12-14〉 後退，高速モード波形
（モータ電流，$M_2$ゲート電圧）

〈写真 12-15〉ブレーキ動作波形
（モータ電流，$M_2$ゲート電圧）

〈写真 12-16〉ブレーキ動作波形
（モータ電流，$M_2$ゲート電圧）

後退時は，$M_2$，$M_3$のゲートがONとなり，図12-1の矢印②の電流がモータに流れます．この矢印②の電流は前進時の矢印①の電流と逆向きに流れるため，モータの回転が前進とは逆向きとなり，後退することになります．

また後退モードには，前進モードと同じように低速，中速，高速の3モードがあり，$M_2$のゲートをパルス状に入力して電流を制御し，速度を調整しています(**写真 12-12**，**写真 12-13**，**写真 12-14**)．

また，モータの制御にはほかに**ブレーキ・モード**があります．ブレーキ・モードは，前進の後モータを止めるモードで，前進中にモータにたまったエネルギーをいったんなくすことによりモータを止めています．

制御としては，$M_1$，$M_4$がONで前進していた部分(**写真 12-15** Ⓐ部)から，$M_1$，$M_4$をOFFし，その後$M_2$，$M_4$をONさせ，モータに逆電流(**写真 12-15** Ⓑ部)を流し，モータの回転を止めています(**写真 12-15**，**写真 12-16**)．

このように，自動車模型の動作は，前進4モード，後退3モード，ブレーキ・モードがあり，これらを使いわけてコントロールすることになります．

## モータ・パワーを上げるためのパワーMOS FET使用上の注意

自動車模型に用いるパワーMOS FETの使用上の注意点を説明します(パワーMOS FETのゲート駆動条件，放熱設計，過電圧保護などは第5章に説明しているので，ここでは省略)．

自動車模型のモータのパワーを上げる(トルクを増やす)には，ON時にモータにかかる電圧を高くする必要があります．

モータにかかる電圧は，つぎのようになります．

モータ電圧＝(電池電圧)－(回路電流)×(回路抵抗)

この回路抵抗は，次式に示すように，大きく三つの抵抗で構成されます．

回路抵抗＝(パワーMOS FETのON抵抗)＋(配線抵抗)＋(電池抵抗)

このため，それぞれの抵抗を小さくすることがモータのパワーを上げることとなります．

### ● パワーMOS FETのON抵抗

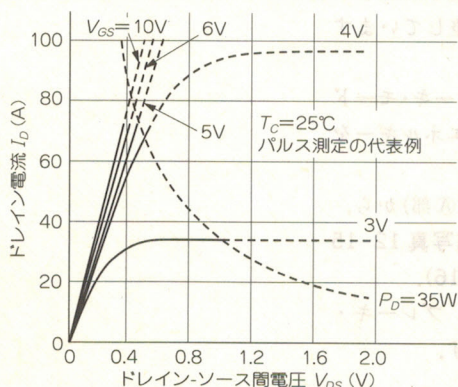
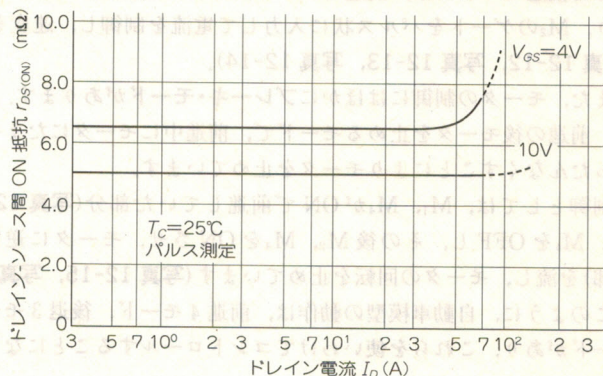
パワーMOS FETのON抵抗は，素子固有の値であり，データシート(表12-2)のドレイン-ソース間ON抵抗の項目に書かれています．一般に走行性能を上げるためには，**この値が小さい素子を選ぶ**必要があります．最近では，耐圧60V，TO-220Fの外形で，5.0 mΩ(typ)といったON抵抗の非常に低い素子が登場しています．

**この値が小さい素子を選ぶ**
ドレイン-ソース間ON抵抗が小さい素子がON電圧が小さくなるため，モータのパワーを上げることに効果がある．

また，パワーMOS FETのON抵抗は，ドレイン電流(図12-2)，ゲート電圧(図12-3)，チャネル温度(図12-4)に依存するため，これらの依存性がどのようなものであるかを理解する必要があります．

パワーMOS FETの出力特性を図12-2に示します．ここで，ゲート電圧が高くなるとドレイン-ソース間電圧が小さくなっていることがわかります．

ドレイン電流とON抵抗のゲート電圧依存性を図12-3に示します．ゲート電圧が $V_{GS}$＝4Vから10Vへ上昇するとON抵抗が3/5に減り，ドレイン電流が増えるとON抵抗が上昇します．また，ドレイン電流の増加に対するON抵抗の上昇率は，ゲート電圧が高いほど小さくなっています．このことから，パワーMOS FETのON抵抗を小さくするには，ゲート電圧に十分な電圧を印加する必要があります．4V駆動のパワーMOS FETであれば10V以上，10V駆動のパワーMOS FETであれば15V以上のゲート電圧を推奨します．

〈図12-2〉パワーMOS FET FS70KMJ-06の出力特性

〈図12-3〉パワーMOS FET FS70KMJ-06のON抵抗とドレイン電流の関係

ただし，ゲート電圧が高い場合，ゲート電圧にサージ電圧が印加したときゲート保証電圧を越えてしまい，パワーMOS FETが破壊する場合があります．

つぎに，ON抵抗とチャネル温度の依存性を図12-4に示します．図からわかるようにパワーMOS FETのON抵抗は，温度が上昇すると高くなり，$T_{ch}$=150℃の場合には，$T_{ch}$=25℃の場合の2倍になります．

このため実使用時においては，いかにケース温度を下げるかがON抵抗を低くすることに結びつきます．ケース温度を下げるには，パワーMOS FETに**放熱フィン**を取り付ける方法があり，放熱フィンを大きくすると熱抵抗が下がり，パワーMOS FETの温度が下がります．

ただし，あまり大きな放熱フィンを用いると自動車模型が重くなり走行性能を落とす結果となります．このため，同じ放熱フィンの大きさでいかに温度を下げるかが性能向上のキー・ポイントとなります．

同じ大きさの放熱フィンで温度を下げるには，風をどのように効率よく放熱フ

**放熱フィン**
パワーMOS FETに取り付け，パワーの温度を下げる金属．写真10-6のパワーMOS FETの上の白い部分．通常アルミニウムで作成されている．

〈表12-2〉パワーMOS FET FS70KMJ-06(TO-220F)の特性

| 記号 | 項目 | 測定条件 | 規格値 | 単位 |
|---|---|---|---|---|
| $V_{DSS}$ | ドレイン-ソース電圧 | $V_{GS}$=0 V | 60 | V |
| $V_{GSS}$ | ゲート-ソース電圧 | $V_{DS}$=0 V | ±20 | V |
| $I_D$ | ドレイン電流 | | 70 | A |
| $I_{DM}$ | ドレイン電流(パルス) | | 280 | A |
| $I_{DA}$ | アバランシェ電流(パルス) | $L$=100 μH | 70 | A |
| $I_S$ | ソース電流 | | 70 | A |
| $I_{SM}$ | ソース電流(パルス) | | 280 | A |
| $P_D$ | 最大電力損失 | | 35 | W |
| $T_{ch}$ | チャネル温度 | | −55～+150 | ℃ |
| $T_{stg}$ | 保存温度 | | −55～+150 | ℃ |
| $V_{iso}$ | アイソレーション電圧 | 1分間のAC電圧，端子-ケース間 | 2000 | V |
| | 重量 | 標準値 | 2.0 | g |

($T_C$=25℃)

(a) 最大定格

| 記号 | 項目 | 測定条件 | 規格値 min | 規格値 typ | 規格値 max | 単位 |
|---|---|---|---|---|---|---|
| $V_{(BR)DSS}$ | ドレイン-ソース間しゃ断電圧 | $I_D$=1 mA，$V_{DS}$=0 V | 60 | — | — | V |
| $I_{GSS}$ | ゲート・リーク電流 | $V_{GS}$=±20 V，$V_{DS}$=0 V | — | — | ±0.1 | μA |
| $I_{DSS}$ | ドレイン電流 | $V_{DS}$=60 V，$V_{GS}$=0 V | — | — | 0.1 | mA |
| $V_{GS(th)}$ | ゲート-ソース間しきり値電圧 | $I_D$=1 mA，$V_{DS}$=10 V | 1.0 | 1.5 | 2.0 | V |
| $r_{DS(ON)}$ | ドレイン-ソース間ON抵抗 | $I_D$=35 A，$V_{GS}$=10 V | — | 5.0 | 7.0 | mΩ |
| $r_{DS(ON)}$ | ドレイン-ソース間ON抵抗 | $I_D$=35 A，$V_{GS}$=4 V | — | 6.5 | 9.1 | mΩ |
| $V_{DS(ON)}$ | ドレイン-ソース間ON電圧 | $I_D$=35 A，$V_{GS}$=10 V | — | 0.175 | 0.245 | V |
| $\lvert y_{fs}\rvert$ | 小信号順伝達アドミタンス | $I_D$=35 A，$V_{DS}$=10 V | — | 75 | — | S |
| $C_{iss}$ | 小信号入力容量 | $V_{DS}$=10V | — | 8400 | — | pF |
| $C_{oss}$ | 小信号出力容量 | $V_{GS}$=0 V | — | 1600 | — | pF |
| $C_{rss}$ | 小信号帰還容量 | $f$=1MHz | — | 860 | — | pF |
| $t_{d(on)}$ | ターンON遅延時間 | $V_{DD}$=30 V | — | 55 | — | ns |
| $t_r$ | 上昇時間 | $I_D$=35 A | — | 150 | — | ns |
| $t_{d(off)}$ | ターンOFF遅延時間 | $V_{GS}$=10 V | — | 800 | — | ns |
| $t_f$ | 下降時間 | $R_{GEN}$=$R_{GS}$=50 Ω | — | 360 | — | ns |
| $V_{SD}$ | ソース-ドレイン間電圧 | $I_S$=35 A，$V_{GS}$=0 V | — | 1.0 | 1.5 | V |
| $R_{th(ch-c)}$ | 熱抵抗 | チャネル-ケース間 | — | — | 3.57 | ℃/W |
| $t_{rr}$ | 逆回復時間 | $I_S$=70 A，$dis/dt$=100 A/μs | — | — | 130 | ns |

($T_{ch}$=25℃)

(b) 電気的特性

〈図12-4〉パワーMOS FET FS70KMJ-06のON抵抗の温度依存性

〈図12-5〉10V入力DCモータ制御回路例

インにあてるかということになります．このため，パワーMOS FETの放熱フィンを自動車模型本体から直接外に出して冷やすのがもっとも効果が上がることになります．

しかし，デザイン上放熱フィンを直接外に出すことが難しいのであれば，裏面から放熱フィンを出す，**エア・ダクト**を追加する，車体内部に風の通り道を設けるなどの方法があります．

**エア・ダクト**
空気(風)を導くための管．この管をとおった空気を放熱フィンにあてる．

以上パワーMOS FETのON抵抗を下げる方法をまとめると，つぎのようになります．

①同一外形でON抵抗の低いパワーMOS FETを選ぶ
②ゲート電圧を十分に印加する
　4V駆動：10V以上
　10V駆動：15V以上
③パワーMOS FETに放熱フィンを追加し，放熱フィンに風をあて冷却する

### ● 配線抵抗，電池抵抗

配線の抵抗を下げるには，太く短かい線材を使用し，パワーMOS FETのリード線を短くして，コネクタをあまり使わない，などの方法があります．

電池抵抗を下げるには，パワーMOS FETと同じように抵抗値の低い電池を使用する，電池の温度を下げる，などの方法あります．

図12-5に10V入力のDCモータ制御回路例を示します．この回路では，前進，後退の切り換えをスイッチで行っています．また本回路では，前記のブレーキ制御を行うことはできませんので，モータの回転が止まってからモータの方向を切り換えることになります．

第13章　大電流を速いスイッチング・スピードで制御する

# IGBTの発光ストロボへの応用

福持　泰明

## ストロボの機能

ストロボは，写真を撮るときに，周囲が暗かったり，太陽が人物の後ろにあり，逆光になったりしたときに，被写体に光を当てて写したいものの写りを良くします．このため，ストロボはいつでもすぐに使用できるようにコンパクト・カメラ，一眼レフ・カメラ，レンズ付きフィルムなどに内蔵されるようになりました．

最近では，たんに発光するだけではなく，ストロボを発光して写真を撮ったときに目が赤く写る**赤目現象**を軽減するためのプリ発光(本発光の前に何回か発光すること)や，1枚の写真を写すときに連続的に発光させるマルチ発光，一眼レフ・カメラでストロボが発光できる限界(従来は1/250～1/125以上の高速シャッタではストロボ発光はできなかった)をなくすフラット発光などができるようになり，ストロボも高機能になってきています．

このストロボの高機能化は，IGBTを使用することにより実現できるようになりました．

**赤目現象**

ストロボの光は目の瞳光をとおり網膜に入り，網膜が凹面鏡のように働いて，光が再度瞳光を通り，カメラのレンズを通りフィルムに届く．このとき，網膜の色は血液の色と同じになり赤く光る．このため，瞳光を通りフィルムに写った色は赤くなり，写真ができたときに瞳が赤く写り，まるで人間の目がうさぎの目のようになることをいう．

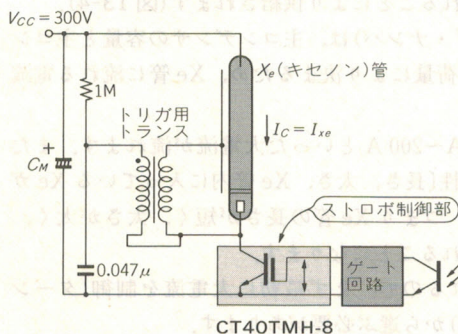
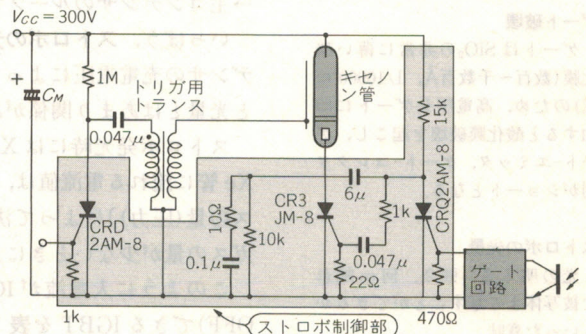
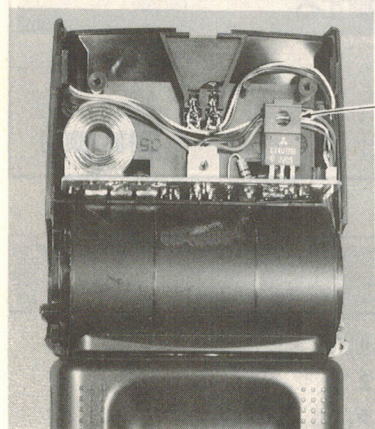
## IGBTを使用したストロボ回路

IGBTを使用したストロボ回路を図13-1に示します．図13-2はサイリスタを使用したストロボ回路です．図13-1と図13-2をくらべると，IGBTを使用すれば回路が簡単にできるのがわかります．IGBTを使用したストロボ回路の実装例を写真13-1に示します．

ストロボは電池の電圧では発光しませんので，**DC-DCコンバータ**を使い300Vに昇圧します．この電荷を主コンデンサ$C_M$に蓄え，これが発光エネルギーとなります(表13-1)．

**DC-DCコンバータ**

この場合，電池の電圧3～6Vから30Vを昇圧させる回路をさす．

〈図13-1〉IGBTを使用したストロボ回路

〈図13-2〉サイリスタを使用したストロボ回路

〈写真 13-1〉ストロボの実装例

〈表 13-1〉ストロボのガイド・ナンバと主コンデンサ容量との関係

| ガイド・ナンバ | 12 未満 | 12～16 | 16～20 | 20～25 | 25 以上 |
|---|---|---|---|---|---|
| 主コンデンサ容量 $C_M$ | 250 μF | 250 μF ～400 μF | 400 μF ～800 μF | 800 μF ～1200 μF | 1200 μF 以上 |

〈写真 13-2〉ストロボのトリガ用トランス

この状態ではまだXe(キセノン)管は発光せず，Xe管に4k～8kVの電圧をトリガ用トランス(**写真 13-2**)で印加すると発光がはじまります．

つぎにXe管の発光を止めるときは，IGBTをOFFします．

Xe管の発光を止める理由は，発光量を最適にするためです．近くの人を写すと顔の色が白くなり仮面をかぶったような写真になってしまうことがありますが，これは光量が多すぎるために起こります．つまり，途中で発光を止め適切な光量にすることが，赤みのある顔を撮る(きれいな写真を撮る)ことになります．

このため，ストロボの制御に用いる素子には，大電流が制御でき，スイッチング・スピードの速いものが要求されます．以上のことから，ストロボの制御にはIGBTが適しています．

● **IGBTの使用上の注意**

IGBTはストロボに使用するのに適した素子ですが，使い方を誤まると破壊してしまいます．後述するように，静電気破壊やゲート電圧の波形の乱れや，電圧不足により破壊します．

また，駆動電圧(ゲート-エミッタ間電圧)値は，**図 13-3(b)**の**パルス・コレクタ電流 $I_{CM}$の限界値**との関係で示すように，必要な発光量を得るために30Vの電圧が必要です．つまり，コレクタ電流(パルス)$I_{CM}$は制御できる電流の最大値を示しています．この駆動電圧が低すぎると電流が流れないか，IGBTをOFFするときに壊れてしまいます．また電圧値が高すぎると**ゲート破壊**を起こします．

● **IGBTには大電流が流れる**

Xe管が発光しているときの発光エネルギーは，主コンデンサ→Xe管→IGBT→主コンデンサのループで電流が流れることにより供給されます(**図 13-4**)．

いっぽう，**ストロボの光量**(ガイド・ナンバ)は，主コンデンサの容量と主コンデンサの充電電圧によって決まる電荷量により決まるため，Xe管に流れる電流と光量とはあまり関係がありません．

ストロボ発光時にはXe管に130A～200Aといった大電流が流れます．またXe管に流れる電流値は，Xe管の特性〔長さ，太さ，Xe管内に入っているXeガスの量(圧力)〕によって決まります．つまりXe管の長さが短く，太さが太く，ガスの量が少ないときに大電流が流れることになります．

このように大電流がIGBTに流れるので，まず最初に大電流を制御(ターンOFF)できるIGBTを**表 13-2**(p.136)から選ぶ必要があります．

**Xe管**

キセノン管はガラス管のなかに不活性ガスであるキセノン・ガスを入れたもの．キセノン・ガスは同じ不活性ガスであるヘリウム(He)，ネオン(Ne)にくらべ原子量が大きく，非常に安定した気体である．

高電圧(300V程度)に印加されている管の外壁に数kV以上の電圧がかかると，キセノン・ガスは一部イオン化し，キセンチューズの陰極より電子が放出され，放出された電子は次々とキセノン・ガス分子に衝突しこれを励起する．励起されたキセノン・ガス分子が安定状態に戻るとき，太陽光にほぼ近い光が放出される．この光がストロボ光となる．

**パルス・コレクタ電流の限界値**

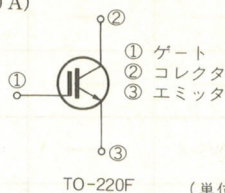
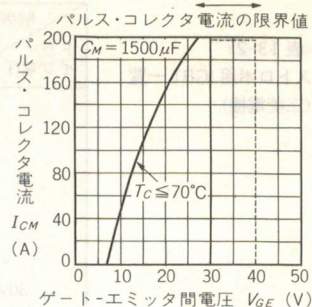
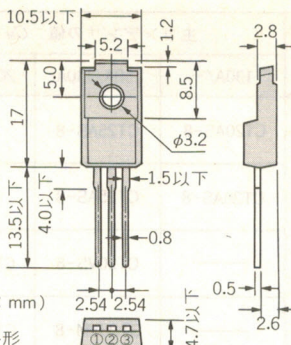
IGBTに流れる電流は，前述したとおりピークをもった波形になる．このピーク電流を制御するためにはIGBTのゲート電圧に必要となるゲート電圧値がある

**ゲート破壊**

ゲートは$SiO_2$の非常に薄い酸化膜(数百～千数百Å，1/10000程度)のため，高電圧をゲートに印加すると酸化膜破壊を起こし，ゲート-エミッタ，ゲート-コレクタ間がショートとなる．

**ストロボの光量**

光の明るさ，強さ．何m離れた被写体まで写すことができるかといった意味．

〈図 13-3〉
ストロボ用 IGBT
(CT40TMH-8, 400 V, 200 A)

(a) 外形

(b) 定格特性図

| 項　　目 | 記号 | 条　　件 | 定格値 | 単位 |
|---|---|---|---|---|
| コレクタ-エミッタ間電圧 | $V_{CES}$ | $V_{GE}=0$ V | 400 | V |
| ゲート-エミッタ間電圧 | $V_{GES}$ | $V_{CE}=0$ V | 30 | V |
| ピーク・ゲート-エミッタ間電圧 | $V_{GEM}$ | $V_{CE}=0$ V, $t_w=0.5$ s | 40 | V |
| コレクタ電流(パルス) | $I_{CM}$ | | 200 | A |
| 接合温度 | $T_j$ | | −40～+150 | ℃ |
| 保存温度 | $T_{stg}$ | | −40～+150 | ℃ |

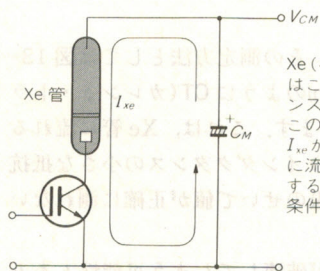
← 制御できる電流の最大値

(c) 最大定格 ($T_c$=25°C)

注)ターンOFF時の負のゲート電流はピーク値1A以下に制限して使用する(通常 $R_G$≧30 Ω であれば十分)

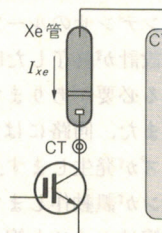
| 項　　目 | 記　号 | 測　定　条　件 | 規格値 min | 規格値 typ | 規格値 max | 単位 |
|---|---|---|---|---|---|---|
| コレクタ-エミッタ間降伏電圧 | $V_{(BR)CES}$ | $I_C=1$ mA, $V_{GE}=0$ V | 450 | — | — | V |
| コレクタ電流 | $I_{CES}$ | $V_{CE}=400$ V, $V_{GE}=0$ V | — | — | 10 | μA |
| ゲート-エミッタ間漏れ電流 | $I_{GES}$ | $V_{GE}=\pm 40$ V, $V_{GE}=0$ V | — | — | ±0.1 | μA |
| ゲート-エミッタ間しきい値電圧 | $V_{GE(th)}$ | $V_{CE}=10$ V, $I_C=1$ mA | — | — | 7.0 | V |

(d) 電気的特性 ($T_c$=25°C)

〈図 13-4〉 Xe(キセノン)管の電流の流れ

〈写真 13-3〉 カレント・トランス CT
(ピアソン社, 110型, 10 A 入力：1 V 出力)

セキテクノトロン㈱
計測器部　☎ 03(3820)1716

〈図 13-5〉 Xe(キセノン)管の電流測定方法

(a) シリーズ抵抗法

(b) CT(Current Tramsformer)法

〈表 13-2〉
**ストロボ用 IGBT 一覧**
(三菱電機)

| ドライブ電圧 ＼ 制御できる電流値 $I_P$ | 主コンデンサの値 $C_M$ = 400μF/800μF 130A/− | 150A/130A | 200A/180A | 220A/200A | 外形 |
|---|---|---|---|---|---|
| 30V | CT20AS-8 | CT25AS-8 | —— | —— | MP-3 |
| | CT20AS-8 | CT25AS-8 | —— | —— | MP-3 |
| | —— | CT20VS-8 | CT30VS-8 | —— | TO-220S |
| | —— | CT20VM-8 | CT30VM-8 | —— | TO-220 |
| | —— | CT20TM-8 | CT30TM-8 | CT40TMH-8 | TO-220F |
| | —— | —— | —— | CT35SM-8 | TO-3P |
| 12V | CT20ASL-8 | —— | —— | —— | MP-3 |
| | CT20ASL-8 | —— | —— | —— | MP-3 |
| | —— | CT20VSL-8 | —— | —— | TO-220S |
| | —— | CT20VML-8 | —— | —— | TO-220 |
| 4V | CT20ASJ-8 | CT25ASJ-8 | —— | —— | MP-3 |
| | CT20ASJ-8 | CT25ASJ-8 | —— | —— | MP-3 |

**電流プローブ**
電流が流れることによって発生する渦電流をトランスに取り込み，トランス電流とし，この電流が流れているところに抵抗を入れ電圧に変換し，電流の変化を読み取る機器．

まずXe管に流れる電流値を正確に測定します．その測定方法としては図13-5(a)のようにシリーズ抵抗を使用せず，図13-5(b)のようにCT(カレント・トランス，**写真13-3**)か**電流プローブ**を使って測定します．これは，Xe管に流れる電流が大電流であるため，シリーズ抵抗ではかなりインダクタンスの小さな抵抗でないかぎり，$Ldi/dt$で発生した電圧や$LC$共振のせいで値が正確に測れないためです．

もし，Xe管の電流値を読み違えると，IGBTが破壊してしまう可能性もあります．

Xe管に流れる電流値は，Xe管のデータシートから読み取ることもできますが，Xe管に流れる正確な電流値は，前述の主コンデンサ→Xe管→IGBT→主コンデンサのループ(図13-4)のすべてのインピーダンスで決まるので，最終的に設計が終了した時点での回路でXe管に流れる(IGBTに流れる)電流値を確認する必要があります．

また，回路には大電流が流れるので，高$dv/dt$や高$di/dt$スパイク電圧でノイズが発生します．このため，大電流の配線をマイコンの近くに配置するとマイコンが誤動作します．同様にゲート信号の誤動作も引き起こしますので，ゲート配線はツイスト線か，信号のソース配線に極力近づけるかしてIGBTのゲート-エミッタ端子近くに配線します．

# IGBTのゲート駆動回路例

ストロボに使用するIGBTは，写真を美しく撮るために，すばやくスイッチング動作をさせる必要があります．このためにIGBTのゲート回路は，ゲート容量をすばやく充放電させるため，ゲート駆動回路の低インピーダンス化が必要となります．

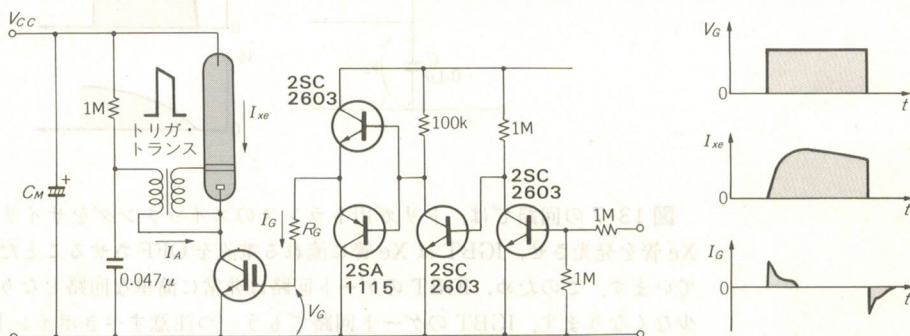
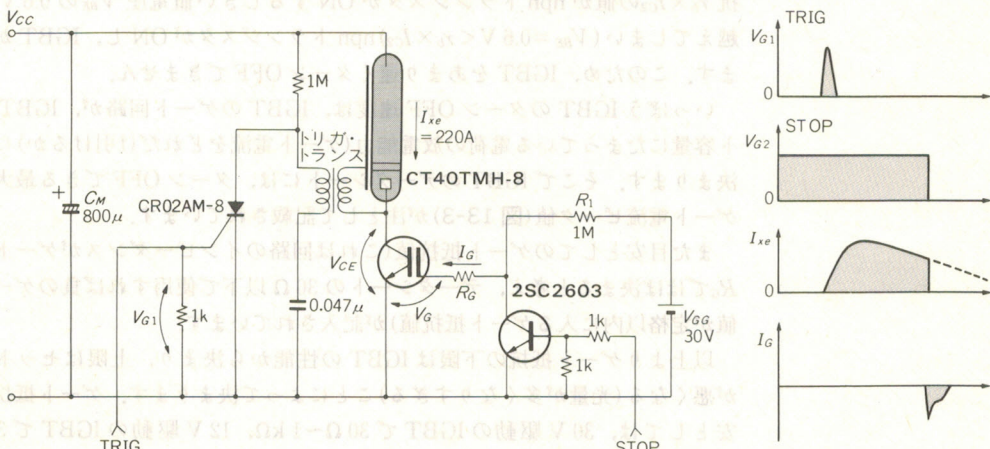
● IGBTのゲート駆動のしかた

IGBTのゲート駆動回路を図13-6，図13-7に示します．

図13-6は，IGBTのターンON時に**トリガ・トランス**を動作させ，Xe管を発光させ，IGBTのターンOFFでXe管の発光を止める回路です．この回路は非常に単純な回路ですが，トリガ・トランスのコイル$L$とIGBT回路のコンデンサ$C$で異常発振(写真13-4)を起こし，**IGBTが破壊する**場合があります．

**トリガ・トランス**
Xe管を発光させるために必要な数kVの電圧を発生させるトランス．

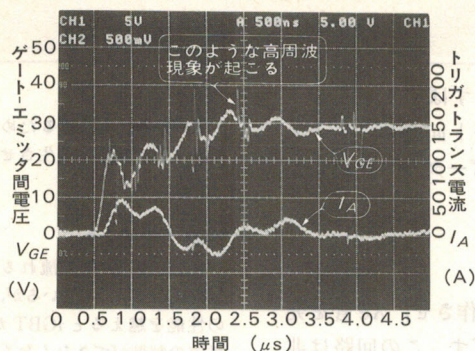
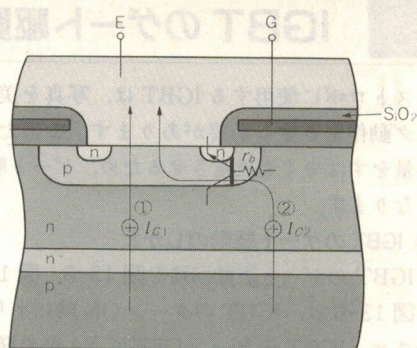
**IGBTが破壊する**
IGBTはXe管に流れる電流を制御(ON/OFF)しているが，IGBTの性能を越えるとIGBTが壊れ，電流の制御ができなくなる．

〈図13-6〉IGBT使用のストロボ回路例(米国特許4839686類似)

〈図13-7〉IGBT使用のストロボ回路例(米国特許5159381類似，米国特許518417)

▶この回路を使用するときの注意点

①IGBTのゲート-エミッタ間電圧は，Xe管トリガ信号(TRIG)が与えられるより早いタイミングで十分にIGBTがONできる電圧を印加する．
(例，ゲート充電抵抗$R_1$が1MΩの場合，ゲート充電時間は10ms程度．CT40TMH-8の場合)

②IGBTをOFF状態にする時間は，Xe管がOFFする時間以上(1ms以上)必要．

③$V_{GG}$の電源にコンデンサを使用する場合は，1μFで十分だが，待機時間の長い場合にはゲート-エミッタ間電圧の低下に注意する．

〈写真 13-4〉 IGBT ゲート信号の発振現象

〈図 13-8〉 IGBT ターン OFF 電流の流れ

〈図 13-9〉 光積分回路例

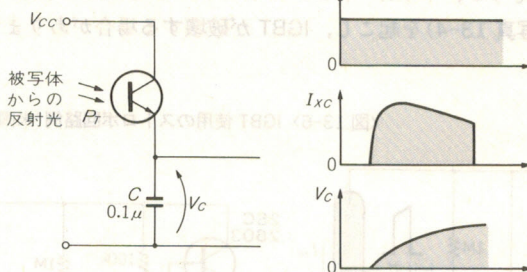



図 13-7 の回路では，トリガ用トランスのスイッチングをサイリスタで行い Xe 管を発光させ，IGBT は Xe 管に流れる電流を OFF させることだけに使用しています．このため，IGBT のゲート回路は非常に簡単な回路となり，誤動作が少なくなります．IGBT のゲート回路でもう一つ注意すべきポイントは，IGBT のゲート抵抗を小さくしてターン OFF 時間を短くしすぎると，IGBT の構造(図 13-8)で npn トランジスタのベース抵抗 $r_b$ にホール電流が多く流れ，ベース抵抗 $r_b \times I_{C2}$ の値が npn トランジスタが ON するしきい値電圧 $V_{BE}$ の 0.6 V 程度を越えてしまい ($V_{BE}=0.6\ \mathrm{V} < r_b \times I_{C2}$) npn トランジスタが ON し，IGBT が破壊します．このため，IGBT をあまり速くターン OFF できません．

いっぽう IGBT のターン OFF 速度は，IGBT のゲート回路が，IGBT のゲート容量にたまっている電荷の放電能力(ゲート電流をどれだけ引けるか)によって決まります．そこで IGBT のデータシートには，ターン OFF できる最大の負のゲート電流ピーク値(図 13-3)が注として記載されています．

また目安としてのゲート抵抗値(これは回路のインピーダンスがゲート抵抗値 $R_G$ でほぼ決まると考え，データシートの 30 Ω 以下で使用すれば負のゲート電流値が定格以内に入るゲート抵抗値)が記入されています．

以上よりゲート抵抗の下限は IGBT の性能から決まり，上限はセットの写りが悪くなる(光量が多くなりすぎる)ことによって決まります．ゲート抵抗値の目安としては，30 V 駆動の IGBT で 30 Ω～1 kΩ，12 V 駆動の IGBT で 330 Ω～1 kΩ を使用します．

## ● 光量の調整

Xe 管の光量調整は，ストロボが光り被写体より返ってきた光を積分し，この積分値が適当な値になったときに，ゲート信号を OFF にします．

この光の積分回路はフォト・トランジスタ(PT)とコンデンサ($C$)によって構成されています(図 13-9)．

第14章　誘導加熱方式でおいしくご飯が炊ける

# IGBTのIH炊飯ジャーへの応用

福持　泰明

## IH炊飯ジャー――ご飯をおいしく炊くには

近年，マイコン制御により自動的に火加減を調整して，おいしいご飯が炊けるような炊飯ジャーが発売されています．

しかし，いかにマイコンの制御方法に**ファジィ理論**などを用いても，加熱する熱源が抵抗(ヒータ)だと細かい制御や急速な加熱が難しく，旧来のかまどで炊いたご飯の味を再現できませんでした．

そこで新たな加熱方法として登場したのが，**誘導加熱**(IH；Induction Heating)方式です．この方式により，細かい制御ができないといった従来の問題が解消され，うまみのあるご飯が炊けるようになりました．

**ファジィ理論**
ディジタル論理のように，1か0のはっきりしているものを，人間の「だいたい」とか「もう少し」といった感覚に近づけようとした理論．

## 誘導加熱の原理

誘導加熱は，図14-1の過程で高周波磁界を作り，なべに発生するうず電流を熱エネルギーに変換します．パワー・デバイス(IGBT)は高周波磁界を作るため，直流から**高周波電力**に変換することに使用しています．

IGBTを使用したIH炊飯ジャーの構成を図14-2に，実装例を**写真14-1**に示します．インバータ回路は，電圧共振回路の構成となっています．

電圧共振回路は，主スイッチ用素子(IGBT)と共振回路を構成するコンデンサ$C_1$，コイル$L_1$，ダイオード$D_1$からなる非常に簡単な構成となっています．

**電圧共振インバータ**の動作は，

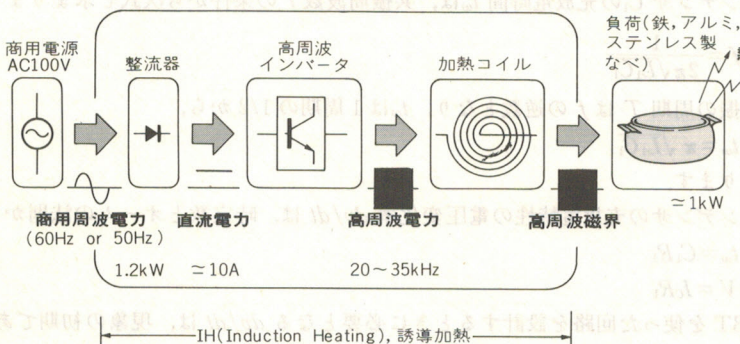
① IGBTがONし，加熱コイル$L_1$に一定の電流変化率$di/dt$をもった電流が流れ［**写真14-2(b)**］，

② 所定の電流(または時間)になるとIGBTがOFFし，$L_1$に蓄積されていたエネルギーによって$C_1$の両端の電圧が上昇します［**写真14-2(b)**］．つぎに，

**誘導加熱**
コイルに電流が流れると，コイルの回りに渦電流が発生し，この渦電流が発生しているところに金属を近づけると，金属に電流が流れ，この電流と金属の抵抗により熱が発生することを利用した加熱方式．

**高周波電力**
数kHzの三角波の波形をつくるところ．

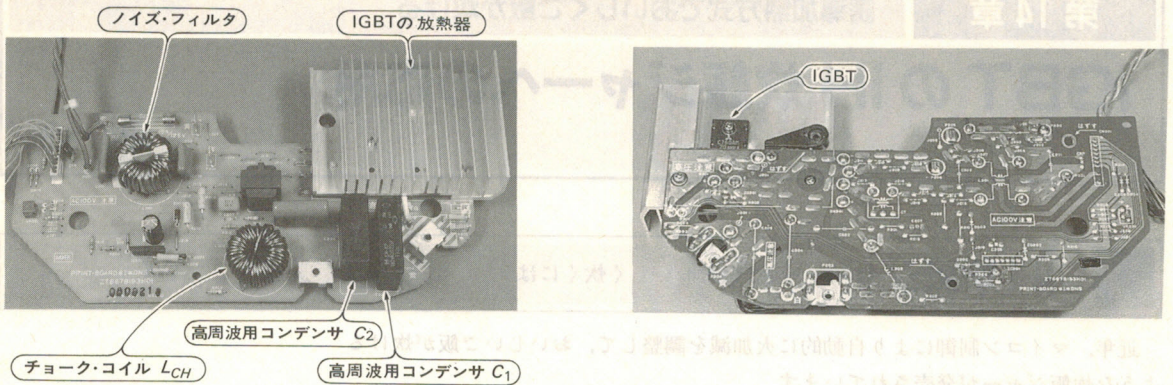
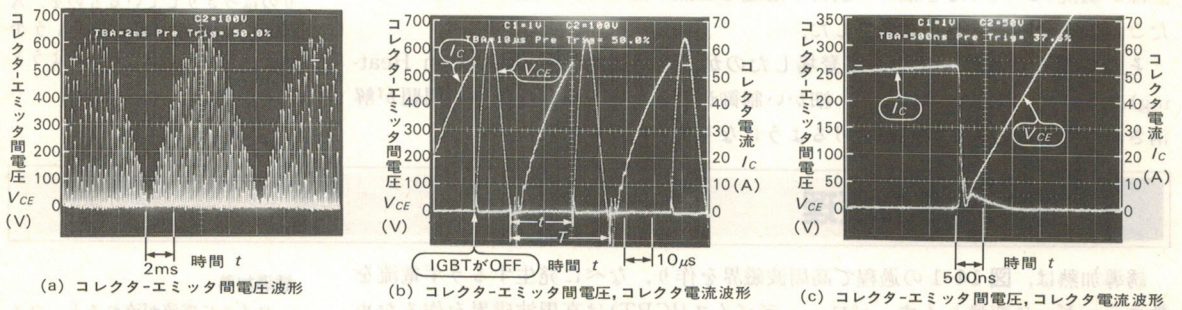
**電圧共振インバータ**
電流がON/OFFするときの電流と電圧の重なりを少なくする方法の一つで，もっとも回路が簡単な方式．電流がOFFしたときのエネルギーをいったんコンデンサにためるため電圧が遅れて立ち上がり，電流と電圧の重なりをなくしている．

〈図14-1〉 誘導加熱の方式

〈写真 14-1〉 IH 炊飯ジャーの IGBT の実装例

〈写真 14-2〉 IH 炊飯ジャーの動作波形

コレクタ-エミッタ間電圧 $V_{CE}$ (V)
700 600 500 400 300 200 100 0
C2=100V
TBA=2ms Pre Trig= 50.0%
2ms　時間 $t$

(a) コレクタ-エミッタ間電圧波形

(b) コレクタ-エミッタ間電圧, コレクタ電流波形

(c) コレクタ-エミッタ間電圧, コレクタ電流波形

③ $L_1$のエネルギーが$C_1$に移り，$C_1$の両端の電圧がピークを迎えたあと$C_1$が放電し始め，放電し終わると，電圧はゼロとなります．そして

④その後ふたたびIGBTがONし，①の状態となり，この動作を繰り返します．

このため，IGBTのコレクタ-エミッタ間ピーク電圧$V_{CEP}$，コンデンサ$C_1$の充放電時間$t_\omega$，コンデンサ$C_1$の充放電電圧の変化率$dv/dt$は，以下のように求まります．

コレクタ-エミッタ間のピーク電圧$V_{CEP}$は動作③によって発生するので，

$\frac{1}{2}L_1 I_{CP}{}^2=\frac{1}{2}C_1 V_{CEP}{}^2$の関係となり，$V_{CEP}$はつぎのようになります．

$$V_{CEP}=I_{CP}\sqrt{\frac{L_1}{C_1}}$$

コンデンサ$C_1$の充放電時間$t_\omega$は，共振周波数$f$の条件から次式で求まります．

$$f=\frac{1}{2\pi\sqrt{L_1 C_1}}$$

共振の周期$T$は$f$の逆数となり，$t_\omega$は1周期の1/2から，

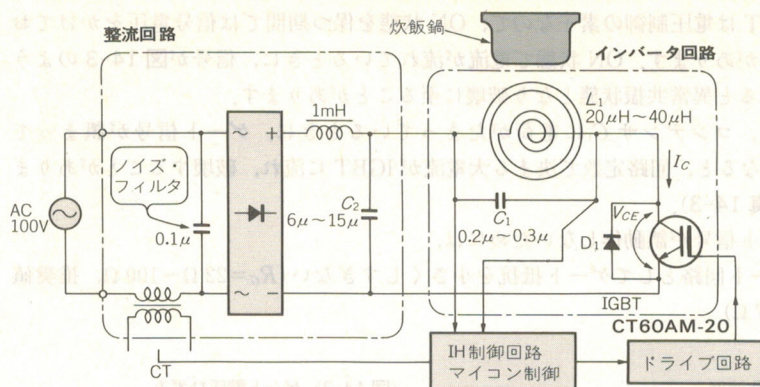
$$t_\omega=\pi\sqrt{L_1 C_1}$$

となります．

コンデンサの充放電特性の電圧変化率$dv/dt$は，時定数とオームの法則から，

$$t_\omega=C_1 R_1$$
$$V=I_C R_1$$

(IGBTを使った回路を設計するときに必要となる$dv/dt$は，現象の初期であるため，時定数の式が使用できる)したがって，

〈図 14-2〉 IH 炊飯ジャーの構成例

IH制御回路：共振時のゼロ電圧点を検出し，ドライブ回路へ発振信号を出すとともに，回路電流をCT(電流トランス)で検出し，短絡時などの異常発生時に発振信号を停止させる機能をもっている回路

$$\frac{dv}{dt}=\frac{I_{CP}}{C_1}$$

となります．

また，後述する理由によって，回路定数は，ほぼ図 14-2 の値となっています．

電圧共振回路は，

① ピーク電流が大きい

② ピーク電圧が高い

③ 動作周波数が高い

ため，**IGBT が最適な素子**(電流 55 A，電圧 640 V，$f$＝30 kHz)となります．

そこで，IH 炊飯ジャーに使われる IGBT の選び方ですが，機器の効率，放熱系の設計，出力電力(入力電圧は AC 100 V，定格 14 A 程度であるため 1400 W となるが，損失を計算に入れると出力電力はほぼ 1300 W 程度となる)，動作周波数(可聴領域外で最低の周波数で，だいたい 20 kHz に設定する)などを考慮して決めます．

ここでは，これらの条件により，IGBT の選択範囲はほぼ決まってしまうため，IH 炊飯ジャーや電子レンジの共振インバータ応用機器**専用の IGBT** CT60AM-20 を選びました．

**IGBT が最適な素子**

電圧共振回路は，ピーク電圧が高くなるため，耐圧が高くても ON 電圧の低い，スイッチング速度の速い素子が求められる．これらの要求に IGBT の特徴はピッタリである．

**専用の IGBT**

電圧共振用の IGBT は，インバータなどに要求される短絡耐量が必要ないため，短縮耐量と ON 電圧のトレード・オフを利用して ON 電圧が低くなるように設計している．

## IGBT の使用上の注意点

IGBT は，電圧共振回路用のスイッチング素子として，非常に適した素子ですが，使い方を誤まると破壊します．したがって，IGBT を使用するときは以下のことに注意して設計しなくてはなりません．

### ● IGBT は MOS 系の素子である

IGBT は MOS 系の素子なので，**静電気によって破壊**されます．このため運送時や実装時にはマイコンと同じように導電性のあるトレイや袋に入れて扱います．また，リード端子を直接さわっても壊れます．装置への実装時やはんだ付け時にはアースを取り，静電気がたまらないようにします．

**静電気によって破壊される**

MOS 系デバイスとは，ゲートが非常に薄い酸化膜(数百～千数百 Å，1/1000mm 程度)でできているため，高電圧がゲートに印加されると酸化膜破壊を起こしてしまう．このため，IGBT，パワー MOS FET などは取り扱いに注意が必要である．

● IGBTは電圧で動作する

IGBTは電圧制御の素子なので，ON状態を保つ期間では信号電圧をかけておく必要があります．ON状態で電流が流れているときに，信号が図14-3のように乱れると異常共振状態となり破壊に至ることがあります．

また，コンデンサ$C_1$に電荷がたまっているときに，ゲート信号が誤まってONになると，回路定数で決まる大電流がIGBTに流れ，破壊することがあります(写真14-3)．

ゲート信号が誤動作しないためには，

① ゲート回路としてゲート抵抗を小さくしすぎない($R_G$＝22Ω～100Ω，推奨値は47Ω)

〈写真14-3〉IGBTゲート信号の誤動作波形
(コレクタ電圧，コレクタ電流)

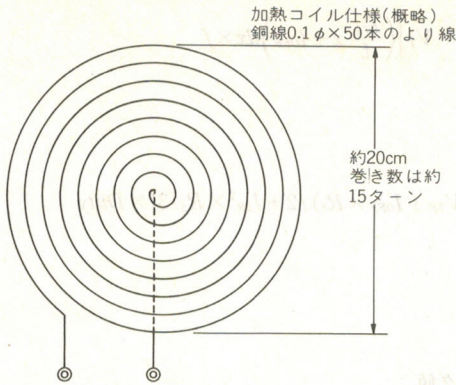
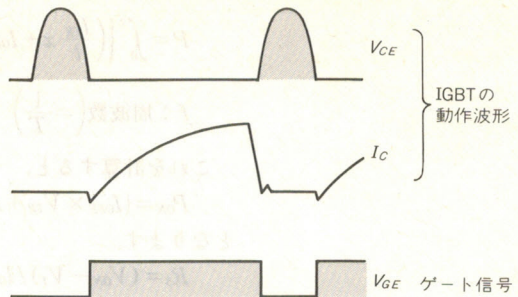
〈図14-3〉ゲート電圧ひずみ

〈図14-4〉ゲート配線

〈図14-5〉電圧共振ドライブ回路

〈図 14-6〉 IH 炊飯ジャーの加熱コイル $L_1$ の形状

加熱コイル仕様(概略)
銅線0.1 φ×50本のより線

約20cm
巻き数は約
15ターン

〈図 14-7〉 IGBT の各信号の動作

② ゲート配線を**ツイスト・ペア線**にする．ツイスト・ペア線にできない場合は極力近づける

などの対策を行います(図 14-4)．図 14-5 に IGBT のドライブ回路例を，図 14-6 に IH 炊飯ジャーの加熱コイルの形状を示します．

IGBT のゲート信号は，コレクタ-エミッタ間電圧 $V_{CE}$ の共振電力が 0 V になるとすぐに立ち上がる必要があります(図 14-7)．したがって，$V_{CE}$ の電圧値を利用してタイマ IC のタイミングを調整する回路が図 14-5 に入っています．

**ツイスト・ペア線**
数本の線をねじり合わせて1本にしたもの．これにより線と線の隙間がなくなり，ノイズの混入がなくなって，誤動作を防ぐことができる．

## IGBT の放熱設計(損失計算)

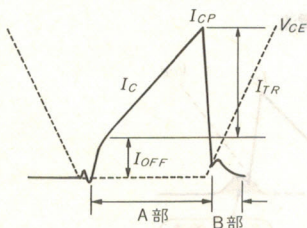
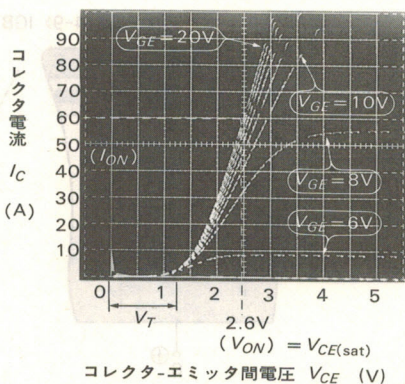
電圧共振用 IGBT の損失は，二つの部分からなります．

まず，コレクタ電流 $I_C$ が三角波状に流れる**定常損失**(図 14-8 の A 部)と，コレクタ電流 $I_C$ が OFF するときのターン OFF 損失(図 14-8 の B 部)に分けられます．

### ● IGBT の定常損失($P_{ON}$)

IGBT の定常損失は，電流が三角波状［写真 14-2 (b)］に流れるときのコレクタ-エミッタ間飽和電圧 $V_{CE(sat)}$ とコレクタ電流 $I_C$ の積で求められ，これは IGBT の特性を測ることにより求められます(写真 14-4)．

**定常損失**
電流が定常的に流れていると発生する損失のこと．
定常損失
＝電流 $I_C$ ×飽和電圧 $V_{CE(sat)}$

〈図 14-8〉 電圧共振動作の波形

〈写真 14-4〉 IGBT の静特性例(CT60AM-20)

定常損失は次式で求められます．

$$P=\int_0^t\left\{\left(\frac{I_{TR}}{t}x+I_{OFF}\right)\cdot R_S+V_T\right\}\left(\frac{I_{TR}}{t}x+I_{OFF}\right)dx\times f$$

$f$：周波数$\left(=\dfrac{1}{T}\right)$

これを計算すると，

$$P_{ON}=\{I_{OFF}\times V_{TF}+I_{TR}\times(V_{TF}+I_{OFF}\times R_S)/2+I_{TR}{}^2\times R_S/3\}\times Duty$$

となります．

$R_S=(V_{ON}-V_T)/I_{ON}$,

$V_{TF}=V_T+I_{OFF}\times R_S$

$I_{TR}=I_{CP}-I_{OFF}$

$I_{CP}$：コレクタ電流のピーク値

$I_{OFFSET}(I_{OFF})$：オフセット電流(図 14-8)

$I_{ON}$：測定電流(**写真 14-1**)

$V_{ON}$：$V_{CE(\mathrm{sat})}$測定値(**写真 14-3**)

$V_T$：しきい値電圧(**写真 14-3**)

$Duty$：$T_{ON}/T$ (**写真 14-1**)

$V_{TF}$：あるコレクタ電流のときの $V_{CE(\mathrm{sat})}$

$I_{TR}$：{ピーク電流}—{オフセット電流(実回路でオフセット電流が発生しない場合もある)}

$R_S$：測定したIGBTの $V_{CE(\mathrm{sat})}$の傾き

### ● IGBT のターン OFF 損失($P_{OFF}$)

**テイル損失**
ターンOFF時に発生するIGBTのテイル電流と電圧共振の立ち上がり電流によって発生する損失．

IGBT のターン OFF 損失は，IGBT 特有の**テイル損失**によって決まります．

IGBT のゲート信号が ON となり，電流がコレクタからエミッタに流れると，図 14-9 のように p 層から n⁻層にホールが注入されます．ゲート信号が OFF すると p 層からの注入はなくなりますが，n⁻層にはホールが残っています．

つぎにコレクタ-エミッタ間の電圧が上昇してくると，コレクタとエミッタの間に電位差ができ，n⁻層に注入していたホールがエミッタ端子に出てきます．

この現象は，コレクタ-エミッタ間電圧が上昇すると，コレクタ電流がふたたび流れ出すことになります(図 14-9 の波形のアミ部分)．これが IGBT のテイル電流です．コレクタ-エミッタ間電圧がゼロでないときにコレクタ電流が流れるので，このとき損失が発生します．これがテイル損失です．

このため，ゲート回路で IGBT のゲート端子にマイナスの電圧を加えても，

〈図 14-9〉IGBT のテイル電流

IGBTのゲートはコレクタ-エミッタから絶縁されていますので，テイル損失は変化しません．したがって，IGBTのテイル損失は素子の特性により決まった値となります．

したがって，IGBTのターンOFF損失$P_{OFF}$は，1パルスでの損失(図14-10)より，次式で求めることができます．

$P_{OFF}=E_{tail}\times f$

$E_{tail}$：IGBTのテイル損失

$f$：周波数

またテイル損失は，つぎの特性があります．

① 温度が上昇すると増加する

② 電圧変化率$dv/dt$の値が大きくなると増加する

③ 電流が増えると増加する

ですから，データシートの条件より高温，高電圧変化率，大電流の場合はメーカに使用条件でのテイル損失を問い合わせてください．

以上のように二つの損失，

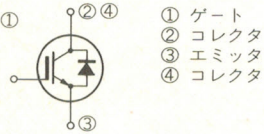
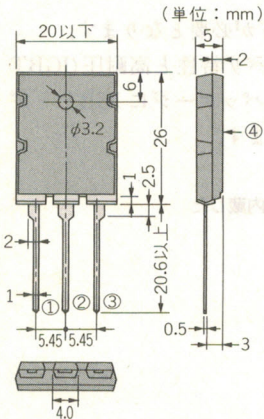
① 定常損失($P_{ON}$)

**メーカに使用条件でのテイル損失を問い合わせてください**

メーカにテイル損失を問い合わせるときに，機器に使われているIGBTの動作状態の確認が必要．

必要な情報としては，

- IGBTの電流波形(全体波形，ターンOFF拡大波形)
- IGBTの電圧波形(全体波形，ターンOFF拡大波形)
- ターンOFF時のIGBT電圧，電流波形が同時にある波形
- IGBTのジャンクション温度(わからなければIGBTのケース温度)
- IGBTのゲート電圧波形

〈図14-10〉電圧共振電力スイッチング用IGBT CT60AM-20($V_{CES}=1000$ V，$I_C=60$ A)

(a) 外形

| 項　目 | 記　号 | 条　件 | 定　格　値 | 単位 |
|---|---|---|---|---|
| コレクタ-エミッタ間電圧 | $V_{CES}$ | $V_{GE}=0$ V | 1000 | V |
| ゲート-エミッタ間電圧 | $V_{GES}$ | $V_{CE}=0$ V | ±20 | V |
| ピーク・ゲート-エミッタ間電圧 | $V_{GEM}$ | $V_{CE}=0$ V | ±30 | V |
| コレクタ電流 | $I_C$ | | 60 | A |
| コレクタ電流(パルス) | $I_{CM}$ | $t_W=1$ ms | 120 | A |
| エミッタ電流 | $I_E$ | | 40 | A |
| コレクタ損失 | $P_C$ | $T_C=25$℃ | 250 | W |
| 接合温度 | $T_j$ | | −40～+150 | ℃ |
| 保存温度 | $T_{stg}$ | | −40～+150 | ℃ |

(b) 最大定格($T_c=25°$C)

| 項　目 | 記　号 | 測定条件 | 規格値 min | 規格値 typ | 規格値 max | 単位 |
|---|---|---|---|---|---|---|
| コレクタ電流 | $I_{CES}$ | $V_{CE}=1000$ V，$V_{GE}=0$ V | — | — | 1 | mA |
| ゲート-エミッタ間漏れ電流 | $I_{GES}$ | $V_{GE}=\pm 20$ V，$V_{CE}=0$ V | — | — | ±0.5 | μA |
| ゲート-エミッタ間しきい値電圧 | $V_{GE(th)}$ | $V_{CE}=10$ V，$I_C=6$ mA | 2.0 | — | 6.0 | V |
| コレクタ-エミッタ間飽和電圧 | $V_{CE(sat)}$ | $I_C=60$ A，$V_{CE}=15$ V | — | 2.6 | 3.5 | V |
| 小信号入力容量 | $C_{ies}$ | $V_{CE}=25$ V | — | 1950 | — | pF |
| 小信号出力容量 | $C_{oes}$ | $V_{GE}=0$ V | — | 170 | — | pF |
| 小信号帰還容量 | $C_{res}$ | $f=1$ MHz | — | 65 | — | pF |
| ターンON遅延時間 | $t_{d(ON)}$ | $I_C=60$ A，抵抗負荷 | — | 0.04 | — | μs |
| 上昇時間 | $t_r$ | $V_{CC}=300$ V | — | 0.15 | — | μs |
| ターンOFF遅延時間 | $t_{d(OFF)}$ | $V_{GE}=15$ V | — | 0.30 | — | μs |
| 下降時間 | $t_f$ | $R_G=25\ \Omega$ | — | 0.30 | — | μs |
| テイル損失 | $E_{tail}$ | $I_{CP}=60$ A，$T_j=125$℃ | — | 0.60 | 1.0 | mJ/pulse |
| テイル電流 | $I_{Ctail}$ | $dv/dt=200$ V/μs | — | 6 | 12 | A |
| エミッタ-コレクタ間電圧 | $V_{EC}$ | $I_E=60$ A | — | — | 3 | V |
| ダイオード逆回復時間 | $t_{rr}$ | $I_E=60$ A，$di/dt=20$ A/μs | — | 0.5 | 2 | μs |
| 熱抵抗(IGBT部) | $R_{th(j-c)}$ | ジャンクション-ケース間 | — | — | 0.5 | ℃/W |
| 熱抵抗(ダイオード部) | $R_{th(j-c)}$ | ジャンクション-ケース間 | — | — | 4.0 | ℃/W |

(c) 電気的特性(指定のない場合は，$T_c=25°$C)

② ターンOFF損失($P_{OFF}$)
を合わせた損失が全損失となります．

また，IH炊飯ジャーの場合のIGBTの動作は，全波整流波形を直接スイッチングしているので，**写真14-2**(a)のような**脈流**となります．

このため実際の損失は，ピーク電流として求めた全損失の約0.6倍となります(この0.6という値は，実験的に求めた経験値)．

これらから，IGBTの損失$P$は

$$P=0.6\times(P_{ON}\times P_{OFF})$$

となります．

**脈流**
交流をダイオードで全波整流したときの波形．

## IGBTのその他の注意点

IGBTは，温度が上昇するとターンOFF時に制御できる電流値が低くなり，ラッチアップを起こし破壊してしまいます．

またテイル損失は，温度が上昇すると損失が増える特性があるため，IGBTの定格温度以下にしておかないと**熱暴走**してしまいます．

使用上の目安として，ケース温度$T_C$=110℃(max)で設計するようにします．

また，冷却ファンなどが停止した場合などの異常時に，IGBTをすぐに停止させるような保護機能を付加する必要があります．

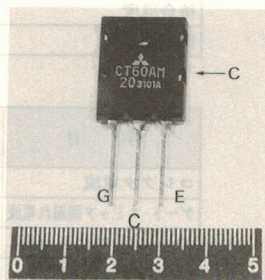
また電圧共振回路を組むとIGBTと並列にダイオードが必要となります．

このダイオードに要求される特性として，高速リカバリ特性と高耐圧(IGBTと同じ耐圧)があります(1000 V，40 A)．現在では同一パッケージにIGBTとダイオードが入ったデバイス(**写真14-5**)が用意されています．

**熱暴走**
温度が上がると損失が増え，また温度が上がり損失が増える繰り返しとなり，どんどん温度がかってに上昇していくことで，最後にはIGBTが破壊してしまう．

**◆参考文献◆**

(1) 大森英樹；炊飯調理器，平成5年電気学会全国大会 S.9-7

〈写真14-5〉フリーホィール・ダイオードを内蔵したIGBT(CT60AM-20)

第15章　3レベルVVVFインバータ方式を採用した

# IGBTモジュールの直流電車への応用

森　敏

電気鉄道の分野で用いられる**パワー・エレクトロニクス装置**は，主モータを動かすための駆動システムと，車内の電装品(照明など)のための補助電源，および車内の冷暖房用エアコン装置がおもなものです．

駆動システムはモータ制御の応用として代表的なものであり，ここでは駆動システムを中心に説明します．

**パワー・エレクトロニクス装置**
電子的な手段によって電気回路の主回路の電流を制御して電力の変換制御を行う装置をいい，ここでは，主モータを動かすインバータや補助電源などを指す．

## 電車の制御方式の歴史

一般に国内で動いている電車には直流電車と交流電車があります．直流電車は路面電車，地下鉄，近郊電車などで，交流電車は新幹線や在来交流区間を走っている電車です．

### ● 直流チョッパ制御方式の導入

直流電車の駆動には**直流直巻電動機**が用いられ，直並列接続の切り換えや，電機子回路の抵抗制御，界磁切り換えによって速度制御を行っていました．また電気ブレーキ(制動)も発電制動によって行われていました．

しかし，大都市における地下鉄網の整備が進展し，電車の本数が増えると，ブレーキをかけた時に発生する熱により地下鉄のトンネル内の温度が上昇してしまい，とくに夏場の快適性を大幅に損っていました．

この対策として，電機子回路に逆導通サイリスタによる**直流チョッパ**を導入し，力行時の電機子電流を制御することによって，スピード・コントロールを行うとともに，回生時には昇圧チョッパとして，主電線に回生電流をもどす直流チョッパ制御方式が営団地下鉄の千代田線に初めて導入されました．

その後，直流チョッパ制御方式は郊外電車にも適用されました．また，より簡単な制御方式として，界磁電流のチョッパ制御も実用化され，抵抗制御方式からチョッパ方式へと，直流電車の制御方式は大きく変革を遂げました．

**直流直巻電動機**
直流モータは大きく分類すると，電動子(ロータ)と界磁磁石(ステータ)で構成され，接続法によって直巻，分巻，複巻の3種類がある．直巻モータは電機子コイルと界磁コイルを直列接続したもので，発生するトルクは電機子電流と界磁電流の積に比例する．起動時のトルクが大きいため，電車のモータとして応用されている．

**直流チョッパ**
直流電力を断続することにより，異なる電圧の直流電力に変換する電力変換装置をいう．一般的には，ON/OFFの時間比または繰り返し周期を制御することにより直流電力を制御する．

### ● インバータ方式の導入

1980年代に入って，GTOサイリスタやパワー・トランジスタが電鉄用の電力変換装置に応用されるようになり，チョッパ制御に代わり，インバータを使った誘導電動機で電車を駆動するインバータ方式が主流となりました．

インバータ方式は電動機の軽量化や粘着性能を生かし，都市交通用電車に導入されてきました，**VVVFインバータ・システム**が国内で初めて実用化された例としては，1982年に逆導通サイリスタを使った熊本市交通局の路面電車があります．

その後，1984年に大阪市交通局にGTOサイリスタによる地下鉄電車が導入されてから，GTOサイリスタによるインバータ方式が主流を占めるようになりました．

ベクトル制御などの高度な制御方式が開発されたことにより，インバータ方式は誘導電動機をほぼ直流電動機並みの特性で運転できるようになりました．また，電力回生や反転もインバータの制御だけで簡単に行うことができるため，インバ

**VVVFインバータ**
Variable Voltage Variable Frequency Inverter．出力電圧および周波数を可変できるインバータのこと．おもに交流電動機の駆動用として使用される．

ータ方式の応用は都市近郊交通用や高速の都市間交通用の電車にまで定着するようになりました．

駆動部からのインバータ騒音を低く抑えるには，インバータのキャリア周波数(変調周波数)を高くしなくてはなりませんが，その要求に応えるため，最近では，IGBTを使った電車が登場するようになりました．

### ● 交流電動機による駆動

いっぽう，新幹線などの都市間鉄道や地方幹線の交流電化区間においても，最近までは直流電動機で駆動される電車や機関車が一般的でした．

これらの電車では，車上の整流器で交流から直流へ電力変換するとともに，直流電動機の制御を**ワード・レオナード方式**で行うものが200系の新幹線車両までとられていました．最近では都市間鉄道の高速化に応えるため，車両の軽量化を図りつつ牽引力を大きくする交流電動機による駆動方式が導入されているようになっています．フランスのTGV大西洋線(パリ-ルマン)では**他励インバータ**と同期電動機との組み合わせ，ドイツのICEでは**自励コンバータ・インバータ**と誘導電動機との組み合わせで，すでに400 km/h以上(TGV：514 km/h，ICE：403 km/h)の最高速度が記録されています．

国内でもJR東海の300系(のぞみ)，JR東日本のSTAR-21，JR西日本のWIN350などの開発がすでに自励コンバータ・インバータと誘導電動機との組み合わせで進められてきました．これには4000 A，4500 V級のGTOが使用されています．

このように，電車の推進制御装置の発展は，主回路の半導体素子であるGTO

**ワード・レオナード方式**

Ward Leonard System．直流電動機の速度制御法の一種．サイリスタを用いて供給電圧を調整し，電動機の回転速度の制御を行う方法．

**他励インバータ**

External Commutated Inverter．変換装置の影響をほとんど受けない交流側電源によって，直接転流電圧が与えられるインバータ．サイリスタのインバータに使われる．

**自励コンバータ・インバータ**

Self-Commutated Converter Inverter．変換装置自体の中に含まれる転流を行うコンバータとインバータ．

**GTOサイリスタの高耐圧，大容量，高性能化**

電鉄用GTOサイリスタとしては，4000 A，4500 V程度のものが使用されている．また，小さなスナバ・コンデンサで大電流が遮断できるように高性能化も進んでいる．

〈図15-1〉パワー・デバイスの進歩とインバータ・システムの発展

| 電源 | 種別＼年 | 1981 | 1982 | 1983 | 1984 | 1985 | 1986 | 1987 | 1988 | 1989 | 1990 | 1991 | 1992 | 1993 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| インバータ・システム 直流 | 路面電車 新交通 システム | | 120kW×1 (RCT) | | | 95kW×4 | | 60kW×4 | | | | | | |
| | 地下鉄 600/750V | | | | 140kW×2 | | | | | 75kW×8 | 140kW×4 | | | 120kW×4 (IGBT) |
| | 近郊電車 地下鉄 1,500V | | | | 165kW×4 | | 110kW×8 | 170kW×4 | | | 190kW×4×2 | 155kW×2×2 (PTR)<br>200kW×4×2 | 95kW×4×2 (GTOモジュール) | 205kW×4×2 (IGBT) |
| インバータ・システム 交流 | 機関車 AC20kV (DC1500V) | | | | | | | | | | 1000kW | | | |
| | 新幹線 AC25kV | | | | | | | | | | 300kW×4 | | 300kW×6 | |
| | 在来線 AC20kV | | | | | | | | | | 190kW×4 | | | 125kW×2×2 (PTR) |
| GTOサイリスタ電流定格 | 2500V | 1000A | → | → | 2000A | → | → | → | → | 3300A | | | | |
| | 4500V | | | | 2000A | → | → | → | → | 3000A | → | 4000A | | |
| IGBTモジュール電流電圧定格 | 1200V | — | — | — | — | — | — | 300A 1世代 | 600A (1世代) | → | 600A (2世代) | → | 600A (3世代) | → |
| | 1500V 1700V | — | — | — | — | — | — | — | — | — | — | — | — | 400A |

注）営業運転または試運転開始の年を表す．RCTは逆導通サイリスタ，PTRはパワー・トランジスタ，IGBTは絶縁ゲート・トランジスタ，その他はGTOサイリスタ．

サイリスタの高耐圧，大容量，高性能化によるところが大きいといえます．最近では，産業用として幅広く用いられているトランジスタ・モジュールやIGBTモジュールを適用したシステムも開発，実用化されるようになってきました．図15-1にパワー・デバイスと電鉄用インバータ・システムの発展を示します．

つぎに，車両用推進制御装置の次世代を担う半導体素子として大きな期待の集まっているIGBTを，地下鉄用電車の3レベルVVVFインバータに応用した例について説明します．

## IGBTを応用した3レベルVVVFインバータの特徴

図15-2にIGBTインバータの開発コンセプトと適用技術を示します．

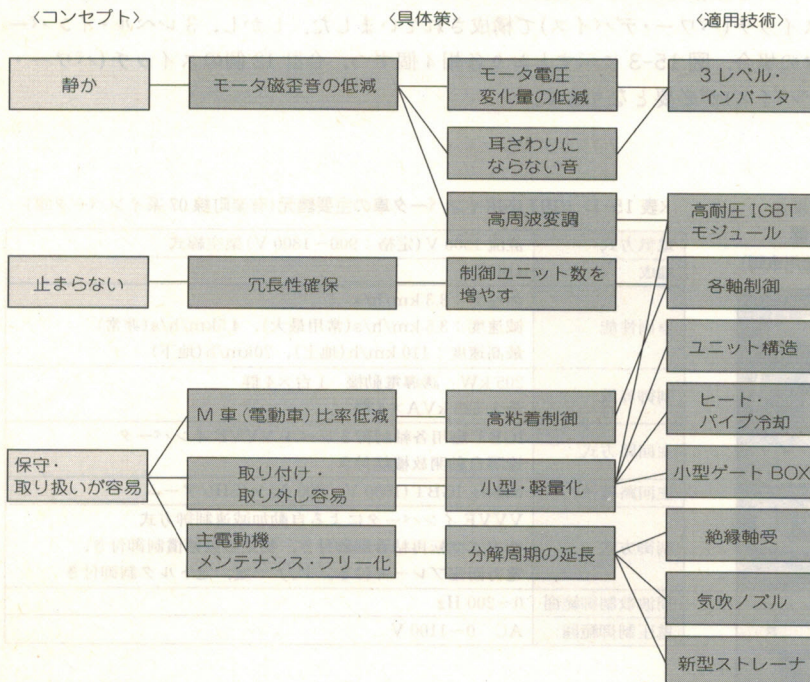
開発コンセプトは「静音」，「止まらない」，「保守・取り扱いが容易」です．これを達成するため，パワー・デバイスとしては，従来のGTOサイリスタに代わりIGBTモジュールを使用したことと，3レベル・インバータで車両の各軸ごとに制御する**各軸御制**を採用したことです．

**各軸制御**
一つのインバータで一つのモータを制御する方法．これに対し，一つのインバータで軸と同じ数のモータを制御する多軸制御などの方法もある．

これまで使用していたGTOサイリスタの動作周波数は2k～3kHz程度が限界であったのに対し，IGBTは低騒音化を目的として動作周波数(キャリア周波数)を10k～15kHzまで上げられることと，将来にわたり高耐圧化，大電流化および低飽和電圧化が期待できるため，電鉄用の半導体として注目されています．

主回路にIGBTモジュールを用いるメリットを以下に示します．

① GTOにくらべて高周波でのスイッチングが可能であり，出力波形のひずみの低減により装置の静音化，小型化が可能
②電圧駆動素子であるため，駆動電源の省電力化が可能
③ $di/dt$，$dv/dt$などの定格特性が大きく，スナバ回路およびアーム回路構成

〈図15-2〉IGBTインバータ車用機器のコンセプトと適用技術

(アノード・リアクトルの省略など)が簡単になる

④絶縁型のモジュール・タイプであるため，パワー・デバイスと冷却器との絶縁が省略でき，組み立てが容易でハードウェア構成が簡単になる

これらは，インバータのみならず，交流を直流に変えるコンバータ装置や定電圧，定周波の電力を供給するための補助電源においても共通のメリットとなります．

## VVVFインバータ・システムの概要

**表15-1**にIGBTモジュールを地下鉄の電車に応用した例として，東京の帝都高速度交通営団の有楽町線07系インバータ電車(**写真15-1**)の車両および制御装置の主要諸元を示します．

### ● 3レベル・インバータ電車

図15-3に地下鉄の3レベル・インバータ電車の主回路を示します．

この車両の編成は電動車と付随車の比率を従来の1対1から1対1.5とし，**表15-1**の諸元にあるように，4M6T(4両の電動車と6両の付随車)の割り合いになっています．また，一つのインバータの故障でシステム全体の故障にならないように，多重系システム構成となっており，1台のインバータで1台の誘導電動機を駆動する「各軸制御インバータ」が採用されいます．

したがって，あるインバータが仮に故障したときでも，運転台から遠隔開放指命によって各群のインバータの入口に設けられた主回路スイッチを開放し，一台単位での切り離しが可能で，冗長性が高められています．

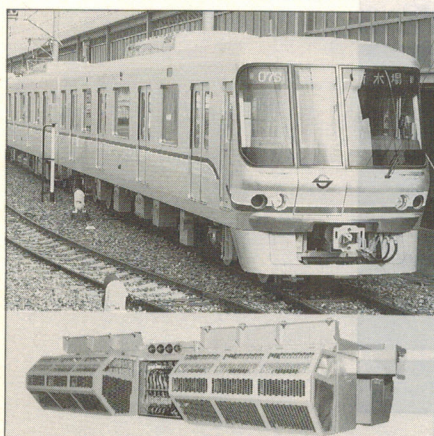
インバータの主回路としては，**中性点クランプ3レベル・インバータ方式**が採用されています．

**中性点クランプ3レベル・インバータ方式**

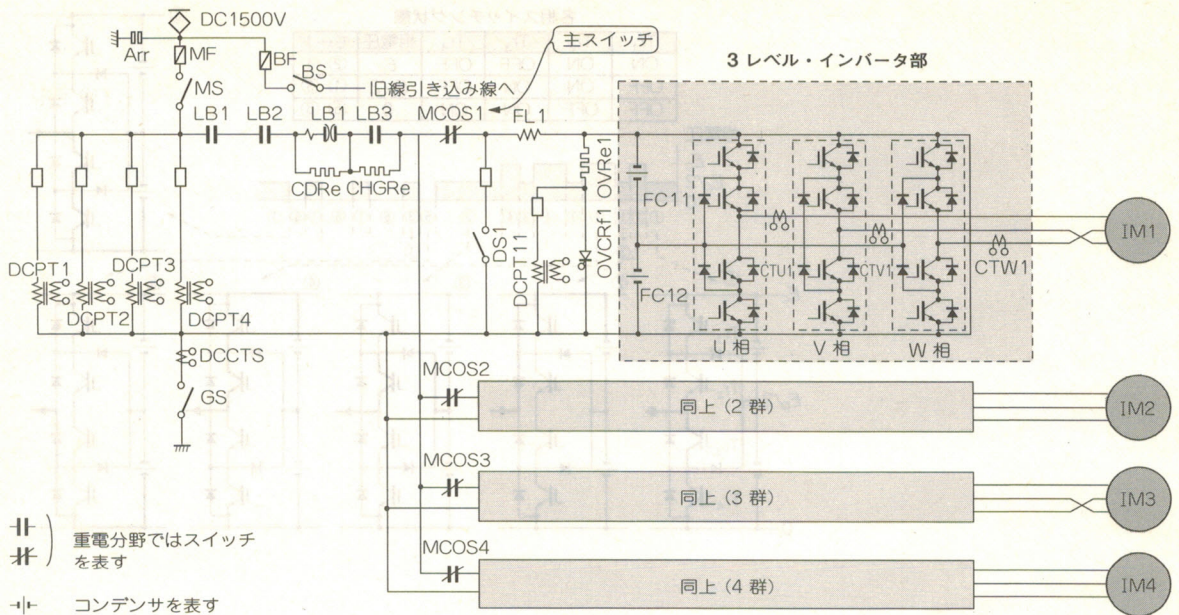
直流電源に2個のコンデンサを直列に接続して，その中点を双方向性のスイッチをとおして負荷をON/OFFすることにより，出力電圧を，0，$1/2E_C$，$E_C$の三つのレベルで出力するように構成されたインバータの方式．制御は複雑であるが，使用するパワー・デバイスの耐圧が1/2でよいことや低騒音にも貢献できるという特徴がある．

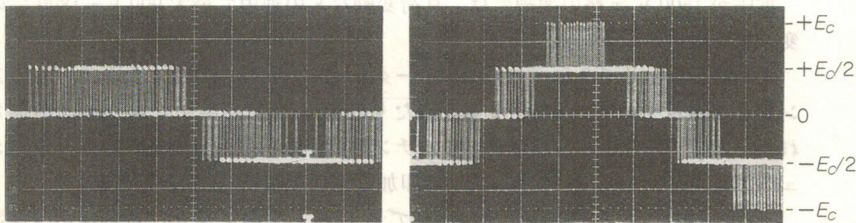
### ● 3レベル・インバータ方式の構成

今まで産業用モータ制御に用いられている汎用インバータは，2レベル・インバータで三相のモータを制御するため，インバータは各相2個ずつ，合計6個のスイッチ(パワー・デバイス)で構成されていました．しかし，3レベル・インバータの場合，図15-3に示すとおり各相4個ずつ，合計12個のスイッチ(パワー・デバイス)が必要となります．

〈写真15-1〉 高耐圧IGBT採用の地下鉄電車と3レベル・インバータ制御装置
(帝都高速度交通営団 有楽町線用車両)

〈表15-1〉 IGBT応用インバータ車の主要諸元(有楽町線07系インバータ車)

| 項目 | 諸元 |
|---|---|
| 電気方式 | 直流1500 V(定格：900～1800 V)架空線式 |
| 編成 | 4M6T |
| 車両性能 | 加速度：3.3 km/h/s<br>減速度：3.5 km/h/s(常用最大)，4.5km/h/s(非常)<br>最高速度：110 km/h(地上)，70km/h(地下) |
| 制御容量 | 205 kW　誘導電動機　1台×4群<br>最大525 kVA×4群 |
| 主回路方式 | IGBT応用各軸制御3レベルVVVFインバータ<br>遠隔自動開放機能付き |
| 主回路素子 | 高耐圧IGBT(1500 V，600 A)×1SIP/アーム |
| 制御方式 | VVVFインバータによる自動加減速制御方式<br>新方式空転再粘着制御付き，軸重移動補償制御付き，<br>電力回生ブレーキ付き，$V/f$一定，定トルク制御付き |
| 周波数制御範囲 | 0～200 Hz |
| 電圧制御範囲 | AC　0～1100 V |

〈図 15-3〉 3 レベル・インバータ電車の主回路図

〈写真 15-2〉 2 レベル・インバータと 3 レベル・インバータの出力電圧波形比較

(a) 2 レベル・インバータ　(b) 3 レベル・インバータ

したがって，**1 素子に印加される電圧は電源電圧の 1/2 に抑えることができる**ので，直流 1500 V という高電圧回路でも IGBT の電圧定格としては 1500 V 以上の素子で対応が可能となります．

従来の 2 レベル・インバータと 3 レベル・インバータの出力電圧波形を**写真 15-2** に示します．3 レベル・インバータの場合，直流電源に 2 個のコンデンサを直列に接続し，その中点を双方向性のスイッチを通して負荷を ON/OFF できるようにし，出力電圧を $E_C$, 0, $E_C/2$ の三つのレベルで出力できるようにしています．

図 15-4 に 3 レベル・インバータの動作モードを示します．各相の 4 個ずつの IGBT を上から $Tr_1$，$Tr_2$，$Tr_3$，$Tr_4$ とし，2 個ずつ順に ON/OFF することにより**写真 15-2** のような出力電圧波形が得られます．

この方式では，パワー・デバイスには $E_C/2$ の電圧しか加わらないので，GTO サイリスタなどの高耐圧デバイスを使用しなくても，1500 V 程度以上の IGBT で高圧，大容量のインバータが実現できます．また，出力電圧として**写真 15-2** に示すような 5 段階の電圧波形が得られるので波形のひずみを小さくでき，モータから発生する**磁わい**(歪)**音**を低減できることで，低騒音化にも貢献します．

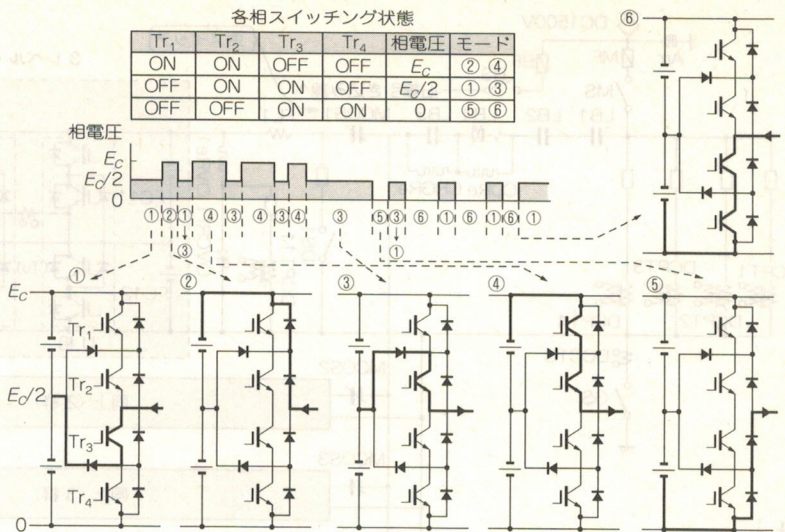
**1 素子に印加される電圧は電源電圧の1/2に抑えることができる**

直流 1500V の 2 レベル・インバータでは，素子の耐圧としては 3300 V 程度のものが必要になるが，3 レベル・インバータでは 1500 V～1700 V 程度の耐圧のものが使用できることになる．

**磁わい音**

磁気ひずみ；強磁性体を磁化するときに，わずかなひずみ，変化を生じる．このときモータに印加される波形によって騒音のレベルが異なる．

〈図 15-4〉3 レベル・インバータ動作モード

| $Tr_1$ | $Tr_2$ | $Tr_3$ | $Tr_4$ | 相電圧 | モード |
|---|---|---|---|---|---|
| ON | ON | OFF | OFF | $E_C$ | ② ④ |
| OFF | ON | ON | OFF | $E_C/2$ | ① ③ |
| OFF | OFF | ON | ON | 0 | ⑤ ⑥ |

## 電鉄用 IGBT モジュール

電圧が 1500 V 定格の架線では，負荷変動などの理由で最大 900 V～1800 V の変動を考慮する必要があります．

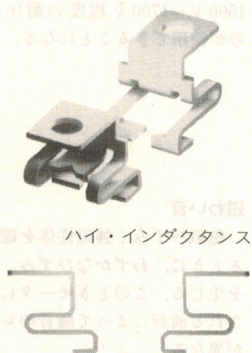
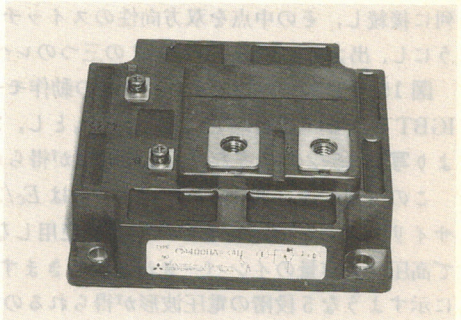
主回路方式として 3 レベル・インバータを採用した場合でも，上下アームのアンバランス電圧を考えると，1 素子当たり最大 1000 V の電圧が繰り返し印加される可能性があります．さらにスイッチング動作時には，電流遮断時のオーバシュート電圧が加わり，1 素子当たりの印加電圧は 1000 V 以上となります．

これに対し，素子耐圧としては最低でも 1500 V 必要ですが，このほかにも素子側，装置側でサージ電圧低減対策が必要となります．

まず，素子側は図 15-5 に示すような電極構造により，内部インダクタンスの低減が図られる方向です．装置側でもサージ電圧を迎えるよう，主回路配線をラミネート基板などを用いて低インダクタンス化させることや，スイッチング・スピードを変化させ，サージ電圧とスイッチング損失とのトレード・オフの最適化

〈図 15-5〉パワー・モジュール内の配線インダクタンス低減のための電極構造

ハイ・インダクタンス

ロー・インダクタンス

〈写真 15-3〉高耐圧 IGBT モジュール(1700 V, 400 A)

〈表15-2〉IGBTモジュールの主要特性(CM400HA-34H)

| 記号 | 項目 | 条件 | 定格値 |
|---|---|---|---|
| $V_{CES}$ | コレクタ-エミッタ間電圧 | ゲート-エミッタ間短絡 | 1700 V |
| $I_C$ | コレクタ電流 | | 400 A |
| $V_{CE(sat)}$ | コレクタ-エミッタ間飽和電圧 | $I_C$=400 A, $V_{GE}$=15 V | 2.7 V(typ), 3.7 V(max) |
| $t_f$ | ターンOFF下降時間 | $V_{CC}$=750 V, $I_C$=400 A<br>$V_{GE}$=±15 V, $R_G$=10 Ω<br>低抵抗負荷スイッチング | 800 ns<br>(max) |
| $V_{EC}$ | エミッタ-コレクタ間電圧 | $I_E$=400 A, $V_{GE}$=0 V | 3.4 V(max) |
| $t_{rr}$ | ダイオード逆回復時間 | $I_E$=400 V, $V_{GE}$=0 V<br>$di_e/dt$=−800 A/μs | 400 ns<br>(max) |

$T_j$=25 ℃

〈表15-3〉クランプ・ダイオードの主要特性(RM400HA-34S)

| 記号 | 項目 | 条件 | 定格値 |
|---|---|---|---|
| $V_{RRM}$ | ピーク繰り返し逆間電圧 | $T_j$=25 ℃ | 1700 V |
| $I_{DC}$ | 直流電流 | 低抵抗負荷, $T_C$=70 ℃ | 400 A |
| $V_{FM}$ | 順電圧降下 | $I_{FM}$=400 A, $T_j$=25 ℃ | 2.5 V(max) |
| $t_{rr}$ | 逆回復時間 | $I_{FM}$=400 A, $V_R$=800 V<br>$di/dt$=−800 A/μs<br>$T_j$=25 ℃ | 400 ns(max) |
| $Q_{rr}$ | 逆回復電荷 | | 50 μC(max) |

$T_j$=25℃

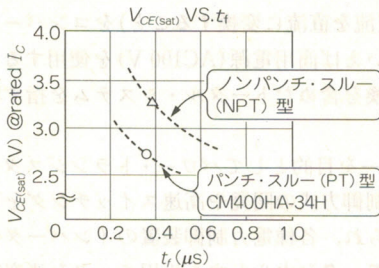
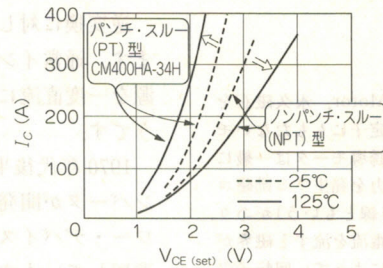
〈図15-6〉1700 V IGBTモジュールのトレード・オフ

〈図15-7〉1700 V IGBTモジュールの飽和特性

を図ることも重要な設計の手法となります．もちろん，*RCD*スナバによるサージ電圧およびスイッチングSOA対策も必要です．

**表15-2**，**表15-3**に**図15-3**のような3レベル・インバータに使用される高耐圧IGBTモジュール(**写真15-3**)とクランプ回路用高速ダイオード・モジュールの主要定格と特性を示します．これらのパワー・モジュールは，架線電圧1500 V対応の3レベル・インバータ用として，耐圧1700 Vを実現するとともに，第3世代の**チップ・テクノロジー**を採用し，低飽和電圧を実現しています．

**図15-6**，**図15-7**にそれぞれ飽和電圧$V_{CE(sat)}$とスイッチング時間(フォール・タイム：$t_f$)とのトレード・オフ・カーブと飽和電圧特性を示します．

また，**図15-6**，**図15-7**にはここに示したパンチ・スルー(PT)型と他のノン・パンチ・スルー(NPT)型との比較も合わせて示しています．

第3章でも説明したように，高耐圧化にはNPT型が有利な点もありますが，NPTは飽和電圧がPTより高く，しかも高温で正の温度依存性をもつため，インバータ損失としてはとくに高温でPTタイプのほうが有利になります．

クランプ・ダイオード・モジュールとIGBTモジュールのフリーホィール・ダイオード(FWD)の逆回復時間は最大で400nsと非常に速く，またソフト・リカバリ化が図られるため，リカバリ時のサージ電圧も低く抑えることができます．

今後，電鉄用のIGBTモジュールとしては，より高耐圧化，大容量化が進み，DC1500 Vの架線電圧を2レベル・インバータで実現したり，高速鉄道にもGTOに代りIGBTモジュールが使えるような3300 VのIGBTが開発されるようになりました．

また，より高信頼度を目指した電鉄用3レベル・インバータ用の過電圧保護付きの2000 V，600 A IPM(インテリジェント・パワー・モジュール)も発表されており，電車の応用分野でもますますIGBT化が進むものと思われます．

**チップ・テクノロジー**

IGBTなどのパワー・デバイスを生産するときに使用した設計レベルや製造プロセスの技術．第3章でも示したとおりIGBTは世代交代が進み，第3世代では1700 Vで，2.7 V(typ)程度の低飽和電圧化が図られている．

**◆参考文献◆**


(1) 菊池，小尾，丸山；IGBT応用車両用3レベルVVVFインバータ制御装置，三菱電機技報，Vol.67, No.11, 1993

(2) 正田，深尾，嶋田，河村；パワーエレクトロニクスのすべて．オーム社，p.106

# 第16章　誘導モータなどの速度制御に最適な
# IGBT，IPMの汎用インバータへの応用

由宇義珍

## 汎用インバータの概要

近年，家電製品や産業用電力装置などの分野で登場するようになったインバータとは，直流を交流に逆変換する装置のことです．

逆変換に対して，順変換(交流を直流に変換すること)をコンバータと呼んでいます．通常インバータ装置といえば商用電源(AC100 V)を使用するので，交流電源を一度直流に変換する順変換を含めたトータル・システムを指す場合が多いようです．

1970年代後半に省エネルギーを目的としてパワー・トランジスタを使用したインバータが開発され，その後制御方式の開発や高速スイッチングを可能にするパワー・デバイスの改良が進められ，各種電力制御装置のインバータ化がますます進展しています．とくに**誘導モータ**を中心とする汎用モータを速度制御するためのインバータ装置を**汎用インバータ**と呼んでいます．

これら汎用インバータ(以後インバータと呼ぶ)に使用する主パワー・スイッチング素子は，高速スイッチングが可能なIGBTが主流となっています．さらに，このIGBTを駆動する駆動回路や異常動作からIGBTを保護する**自己保護機能**を内蔵したインテリジェント・パワー・モジュール(IPM)が実用化され，装置の小型化，高性能化および低騒音化を実現しています．

**誘導モータ**

Induction Motor．永久磁石を回転子にも固定子にももたないモータのこと．誘導モータは一般に固定子側に磁力を発生する励磁コイル(界磁巻き線ともいう)があり，このコイルに電流を流すと磁界が発生し，それによって，回転子の導体に起電力が誘導され，その電流により回転子にも磁界ができる．これら固定子と回転子に発生した磁力により回転が生じる．

**汎用インバータ**

汎用モータの速度を制御するためのインバータ装置．

## 汎用インバータの構成

図16-1に汎用インバータの基本構成を示します．

交流入力電源は，整流ダイオードで構成されるコンバータ部で整流し，平滑コンデンサによる平滑回路部で電圧変動の少ない直流電圧に順変換され，インバータ部へ供給されます．インバータ部は，各種パワー・スイッチング素子(たとえばIGBT)とフリーホィーリング用としての高周波ダイオードが逆並列に接続され，

〈図16-1〉汎用インバータの基本回路構成

交流入力電源　$V_{AC}$　コンバータ部　整流　平滑回路部　直流電圧　インバータ部　IM

制御回路部(PWM信号生成，演算，駆動，保護回路)

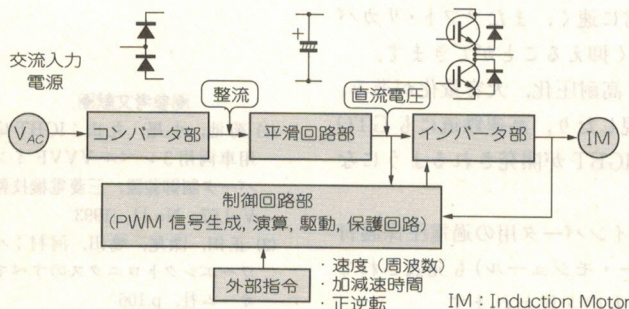
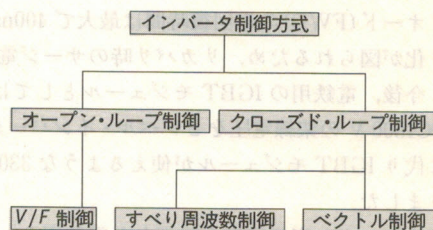
外部指令　・速度(周波数)　・加減速時間　・正逆転

IM：Induction Motor

〈図16-2〉各種制御の方法

インバータ制御方式

オープン・ループ制御　クローズド・ループ制御

*V/F* 制御　すべり周波数制御　ベクトル制御

〈図 16-3〉オープン・ループ制御のシステム・ブロック図

〈図 16-4〉汎用インバータの実使用回路構成

ブリッジ回路を構成しています．

このインバータ部のIGBTを外部指令に基づいて制御(ONおよびOFF)するのが制御回路部です．制御回路部は，**PWM**(Pulse Width Modulation：パルス幅変調)**信号**を生成したり演算を行うマイクロコンピュータやIGBTの駆動，保護回路などで構成されます．つまり，制御回路は，インバータの目的(外部指令)を実行するためにIGBTに適切な駆動信号を与えるための回路といえます．

したがって，インバータの制御方式は種々ありますが，パワー回路構成が同じであっても制御回路部の制御信号の生成過程の違いによって分けられています．

以下に現在よく使用されているインバータの制御方式の代表例を示します．

インバータの制御方式は**オープン・ループ制御**と**クローズド・ループ制御**に大別できます(図16-2)．オープン・ループ制御では，あらかじめ固定された負荷(モータ)の仕事量がマイクロコンピュータに運転パターンとして設定されており，出力側の電流やモータの速度を検出しない方式です．いっぽう，クローズド・ループ制御はモータの速度やインバータ出力電流を検出し，その検出量を制御回路にフィードバックする制御方式です．

図16-3にオープン・ループ制御のシステム・ブロック図を示します．また図16-4に汎用インバータの実用回路構成を示します．

**自己保護機能**

応用装置や負荷で異常が発生した場合，パワー・デバイスに対し過電流，過電圧および過熱などの要因が長時間(要因により数μs～数十μsの時間)継続して加わるとパワー・デバイスは破壊する．そこで，許容時間内にパワー・デバイスをターンOFFさせ保護するための機能．

保護回路として，異常を検出する回路と信号遮断する回路で構成される．

**PWM信号**

パルス幅変調による制御信号のこと．汎用インバータの出力電圧を制御するのに，現在もっとも広く採用されている制御方式．パルス幅を広くすると出力電圧の平均値が高くなり，その逆で出力平均電圧が低くなる．

**オープン・ループ制御**

負荷や入力の状態に無関係にあらかじめ設定された(マイコンなどの中央演算回路で制御するべき信号を定パターンで作っている)制御信号パターンを取り出して制御する方式．

**クローズド・ループ制御**

負荷や入力の状態を検出し，その検出量をフィードバックする制御方式．

# インバータ用パワー・デバイス

**自己ターンOFF素子**
バイポーラ・トランジスタ，IGBTおよびMOS FETなどのようにゲート(またはベース)信号でターンOFFできる半導体素子のこと．サイリスタはゲート信号ではターンOFFできないので自己ターンOFF素子でない．

**産業用が主用途**
汎用インバータはポンプ，ブロワ，ベルト・コンベアおよびFA(工場内自動化)装置などの産業機器に使用される．したがって，使用する交流入力電源は200V系列と400V系列が大部分を占める．

**600V〜1200V**
使用する交流入力電圧がAC180V〜220Vに対して，パワー・デバイスの耐圧を600V，AC380〜440Vに対して1200V耐圧の素子を選定する．

## ● 各パワー・デバイスの特徴

モータ制御に使用されるパワー・デバイスには，サイリスタ，バイポーラ・トランジスタ，パワーMOS FETおよびIGBTなどがあります．

パワー・デバイスにはそれぞれ特徴があり，長所と短所をよく理解しなければなりません．表16-1に各パワー・デバイスの特徴を示します．

サイリスタは，ON電圧が低く，ターンONを容易に行うことができますが，**自己ターンOFF素子**でないために，強制ターンOFF回路(転流回路)が必要となります．また，装置が大型になるだけでなく，高周波スイッチングが難しくなります．

いっぽう，MOS FETは，ターンON，ターンOFF動作の容易性，高周波スイッチング動作でもっとも優れた性能をもっているなどの長所がありますが，高耐圧化や低飽和電圧を実現することの困難さも短所としてあります．

IGBTは，上記サイリスタやMOS FETの長所を最大限に生かせ，それぞれの短所を補うように考えられたパワー・デバイスです．IGBTは，耐圧，電流密度ともにサイリスタに近い値が実現可能で，スイッチング周波数性能はMOS FETに近寄っています．

つぎに，これらの主要なパワー・デバイスのなかで，どの種類が汎用インバータ用として最適であるかを考えてみます．一般に汎用インバータは**産業用が主用途**で，電源電圧としてAC180VからAC440Vが大部分を占めます．

この電源電圧に適合するパワー・デバイスの電圧定格(耐圧)は**600V〜1200V**です．

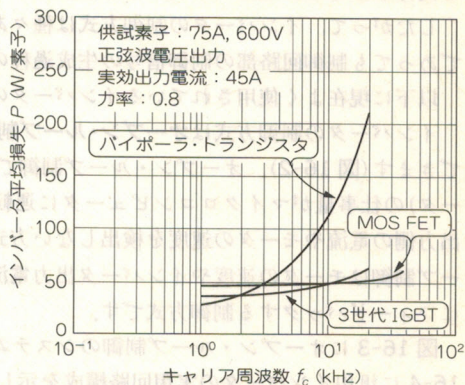
このような電圧範囲で考えると，MOS FET以外のパワー・デバイスを候補に挙げることができます．

MOS FETは，耐圧を上げることによって，ON抵抗つまり飽和電圧が非常に高くなり，電力損失が極端に増加するので実用的ではありません．2番目の項目として，駆動回路や転流回路およびスナバ回路を考えると，サイリスタはその選定枠から外れます．サイリスタの場合，その駆動回路は非常に簡単な回路ですみますが，ターンOFFさせるための転流回路や$dv/dt$抑制用のスナバ回路が必要となり，装置の小型，軽量化や高効率化に相反する結果になります．

〈表16-1〉各種パワー・デバイスの特徴比較

| 項目＼素子 | サイリスタ | バイポーラ・トランジスタ | MOS FET | IGBT |
|---|---|---|---|---|
| 電圧(耐圧) | ◎ | ○ | △ | ◎ |
| 電流密度 | ◎ | ○ | △ | ◎ |
| サージ電流耐量 | ◎ | △ | △ | △ |
| 飽和特性 | ◎ | ○ | △ | ○ |
| 許容周波数(kHz) | ×(〜1) | △(〜5) | ◎(〜100) | ○(〜20) |
| 駆動電力 | ○ | △ | ◎ | ◎ |
| 自己ターンOFF能力 | 無 | 有 | 有 | 有 |
| ターンOFF(転流)時間(μs) | 50 | 10 | <1 | 2 |
| ターンOFF SOA | ×($dv/dt$で制限される) | △ | ◎ | ○ |

◎：優れている　○：良好　△：劣っている　×：悪い

〈図16-5〉各デバイスの電力損失対周波数特性

残ったバイポーラ・トランジスタとIGBTを比較すると，すべての項目でIGBTが優れています．したがって，現在汎用インバータ用パワー・デバイスとして最適な製品はIGBTだと考えられています．

IGBTは，MOSゲート構造をもつ電圧駆動型パワー・デバイスなので，ゲート駆動回路の簡素化や駆動電力の削減においては，バイポーラ・トランジスタにくらべて非常に有効です．

また，IGBTはスイッチング時間，とくにターンOFF時間がバイポーラ・トランジスタにくらべ約1/5〜1/10と短いので，より**高周波スイッチング**に適しています．

汎用インバータの主流になっている制御方式は現在PWM制御ですが，この制御方式の場合，キャリア周波数(パワー・デバイスをスイッチングする周波数)に左右される特性に注意しなければなりません．

もっとも重要な項目は，スイッチング時に発生するスイッチング損失です．この損失はキャリア周波数に比例して増加するので，**高周波スイッチング**(たとえば，汎用インバータの静音化を図るために可聴周波数以上の15 kHzから20 kHzを用いる)では導通時の電力損失(飽和損失)より大きくなる場合があります．したがって，スイッチング損失が少ないパワー・デバイス，言い換えればスイッチング速度の速いものが必要となります．

**高周波スイッチングに適して**
汎用インバータの応用で，高周波というのは数kHz〜20 kHzの範囲と考えてよい．汎用インバータの高周波スイッチングは本来可聴周波数(<15 kHz)以上にした清音化を主目的にした考えである．したがって，20 kHz以上は必要なく，パワー・デバイスも15 kHz〜20 kHzで使用できるような性能が要求される．

### ● 電力損失とスイッチング速度

図16-5に各種パワー・デバイスにおける電力損失とスイッチング周波数との関係を示します．この電力損失は，**三相汎用インバータ**に応用したときの同一条件における計算値を示しています．

**三相汎用インバータ**
三相交流電源を出力できる汎用モータ制御用のインバータ装置のこと．

この図で，バイポーラ・トランジスタ，IGBTおよびMOS FETを比較すると，それぞれの特徴がよく表れています．バイポーラ・トランジスタは飽和電圧が低いので，低周波領域での電力損失がもっとも小さい値を示していますが，高周波領域になるのに比例して増加しているようすがわかります．これは，スイッチング損失が非常に大きいことを示しています．

いっぽう，MOS FETの電力損失は周波数変化に対してあまり大きく左右されませんが，飽和電圧が高いため低周波領域でもほかのパワー・デバイスにくらべ大きい損失を生じることが欠点です．

一般に汎用インバータの応用では，5 kHzから20 kHzの周波数で使用されることが多く，この周波数領域で考えるとIGBTの電力損失がもっとも低くなります．

## パワー・デバイスの定格選定

パワー・デバイスの選定は，まず最初に汎用インバータの使用電圧と容量(VA)に適合する電圧および電流定格を決めます．

### ● 電圧定格選定例

パワー・デバイスの電圧定格は，商用電源(入力ACライン)電圧により決められ，次式のように考えます．

パワー・デバイスに印加される最大電圧
　＝入力AC電圧(最大値)×$\sqrt{2}$＋回生電圧増加分
　　＋スイッチング・サージ電圧……………………………(1)

この関係を図16-6に示します．

パワー・デバイスの定格電圧は，(1)式に**余裕を見て**決めます．経験的には入力

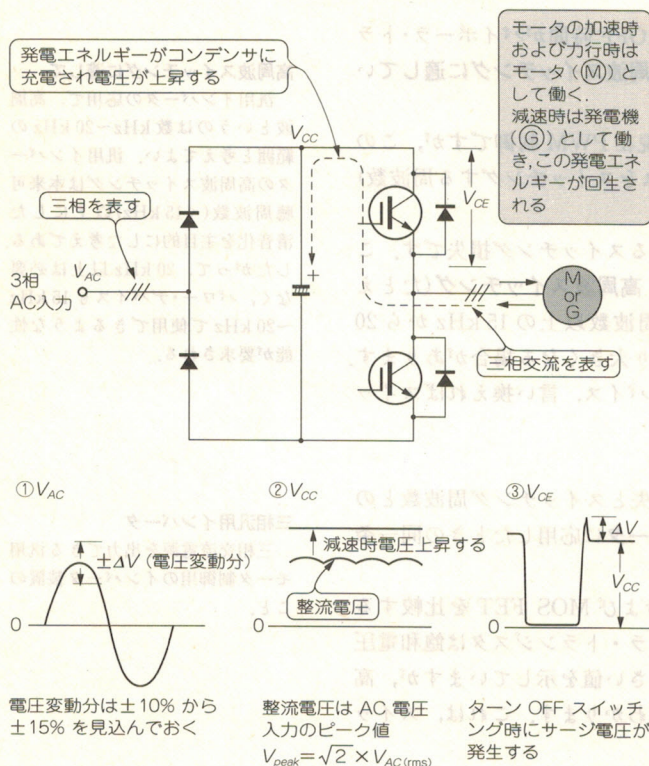
**余裕を見て**
余裕を見るのは，予期できない要因を考慮するためである．この場合，パワー・デバイスに印加される最大電圧を算出しているが，サージ電圧や電源電圧の変動は絶対的な最大値として推定できないので，余裕をもった設計(選定)が必要である．

〈表 16-2〉汎用インバータ用パワー・デバイスの電圧選定

| 入力 AC 電圧($V_{rms}$) | 180～220 | 380～440 | 480～575 |
|---|---|---|---|
| 適用パワー・デバイスの電圧定格(V) | 600 | 1000～1200 | 1400 |

〈図 16-6〉パワー・デバイスに印加される最大電圧値

〈表 16-3〉IGBT モジュールの定格とインバータ容量

| | モータ容量(kW) | インバータ定格電流(A) | IGBT モジュール定格 | IGBT モジュール型名(三菱電機) |
|---|---|---|---|---|
| AC200V系 | 0.4 | 3 | 10A, 600V | CM10MD-12H |
| | 0.75 | 5 | 15A, 600V | CM15MD-12H |
| | 1.5 | 8 | 20A, 600V | CM20MD-12H |
| | 2.2 | 11 | 30A, 600V | CM30MD-12H |
| | 3.7 | 17 | 50A, 600V | CM50MD-12H |
| | 5.5 | 24 | 75A, 600V | CM75TF-12H |
| | 7.5 | 33 | 75A, 600V | CM75TF-12H |
| | 11 | 46 | 100A, 600V | CM100TF-12H |
| | 15 | 61 | 150A, 600V | CM150DY-12H |
| | 18.5 | 76 | 150A, 600V | CM150DY-12H |
| | 22 | 90 | 200A, 600V | CM200DY-12H |
| | 30 | 115 | 300A, 600V | CM300DY-12H |
| | 37 | 145 | 400A, 600V | CM400DY-12H |
| | 45 | 175 | 600A, 600V | CM600HA-12H |
| | 55 | 215 | 600A, 600V | CM600HA-12H |
| AC400V系 | 0.4 | 1.5 | 10A, 1200V | CM10MD-24H |
| | 0.75 | 2.5 | 10A, 1200V | CM10MD-24H |
| | 1.5 | 4 | 10A, 1200V | CM10MD-24H |
| | 2.2 | 6 | 15A, 1200V | CM15MD-24H |
| | 3.7 | 9 | 25A, 1200V | CM25MD-24H |
| | 5.5 | 12 | 50A, 1200V | CM50TF-24H |
| | 7.5 | 17 | 50A, 1200V | CM50TF-24H |
| | 11 | 23 | 50A, 1200V | CM50TF-24H |
| | 15 | 31 | 75A, 1200V | CM75TF-24H |
| | 18.5 | 38 | 100A, 1200V | CM100DY-24H |
| | 22 | 43 | 100A, 1200V | CM100DY-24H |
| | 30 | 57 | 150A/200A, 1200V | CM150DY-24H |
| | 37 | 71 | 200A, 1200V | CM200DY-24H |
| | 45 | 86 | 300A, 1200V | CM300HA-24H |
| | 55 | 110 | 300A, 1200V | CM300HA-24H |

AC 電圧と素子の定格電圧との関係は表 16-2 のようになります.

### ● 電流定格選定例

汎用インバータに適用されるパワー・デバイスの電流定格は,**インバータ装置容量**(モータ容量)から最大電流を算出し,そのピーク電流値で決められます.

以下に示すように,モータを駆動するのに必要なインバータ容量を決め,過負荷率,入力 AC 電圧の変動率および電流リプル率からパワー・デバイスに流れるピーク電流値を求めます.

電流定格を選定する事例として,AC200 V 入力電源で 3.7 kW のモータ制御用インバータに使用する IGBT の電流定格算定例を右側に併記します.

〈事例〉3.7kW/200Vラインでのモータ制御用パワーデバイスの選定

×(過負荷率)÷(AC 電圧)　　$\times 2\div 200(\mathrm{V})\div\sqrt{3}\times\sqrt{2}\times 1.2$
$\div\sqrt{3}\times\sqrt{2}\times$リプル率

**インバータ装置容量**

一般にインバータ装置は,その出力しえる容量を電圧と電流との積(VA)で表す.汎用インバータも同様で,インバータ容量はVAで表し,それに適用するモータ容量はW(ワット)で仕事量として表す.インバータ装置容量と最適モータ容量との関係は,一般に次式で表される.

モータ容量(W)
＝cosφ×{インバータ装置容量(VA)}

cosφ:モータの力率(通常は 0.7～0.8)

③ パワー・デバイスに流れる電流ピーク値　≒49(A)

④ パワー・デバイスの定格電流選定　50 A IGBT

したがって，この事例の場合，600 V，50 AのIGBTが使用可能となります．

近年，パワー・デバイスはモジュール化が進み，汎用インバータ用として各モータ容量に合わせた電流定格，入力AC電圧に対応した電圧定格のIGBTモジュールが市販されています．モータ制御用として製品化されたIGBTモジュールは，IGBTチップのほかにフリーホィール・ダイオード・チップが内蔵され，汎用インバータ回路に必要な**三相ブリッジ結線**がすでに施されたものや，さらにはコンバータ部の整流ダイオードや**回生ブレーキ回路**が内蔵された製品など，多くの種類があります．

このようなIGBTモジュールは**表16-3**に示すように各容量の汎用インバータに適用されます．

**三相ブリッジ結線**
三相インバータ回路に使用される典型的な回路結線方式のこと．

**回生ブレーキ回路**
別名をダイナミック・ブレーキ回路ともいう．モータ急減速時，モータの発電による回生エネルギーを吸収する回路．

## パワー・デバイスの使用上のポイント

汎用インバータ回路において，パワー・デバイスを使用する際の留意点について説明します．

パワー・デバイスを使用するときの一般的な必要項目として，駆動回路，保護回路およびスナバ回路がありますが，これらの詳細については第6章に説明しています．ここではとくに汎用インバータ回路における留意点として，駆動回路，PWM制御信号，デッド・タイム，保護回路，スナバ回路およびノイズ対策などについて説明します．

### ● 駆動回路

汎用インバータ回路におけるパワー・デバイスの駆動回路に不可欠な要件は，信号源(PWM制御信号)との電気的絶縁，P側各相に対応する駆動電源の電気的絶縁および $dv/dt$ に対する耐量などです．

〈図16-7〉三相インバータ回路における駆動回路の絶縁

〈図16-8〉絶縁方式のいろいろ

(a) フォトカプラによる絶縁方式

(b) パルス・トランスによる絶縁方式

図16-7に示すような三相ブリッジ回路ではP側IGBT 3個のエミッタ電位はそれぞれ異なるため，この電位差を維持するために信号回路と駆動回路とのインターフェースとして絶縁回路が必要となります．この絶縁にはいくつかの方法があります．

図16-8に示すように，**フォトカプラ**による光絶縁方式や**パルス・トランス**による絶縁方式があります．また，最近では高耐圧IC(HVIC：High Voltage Integrated Circuit)の技術により，半導体(シリコン)チップに**レベルシフト回路**を形成し，半導体チップ内で絶縁する方式が実用化され始めています．現在インバータ回路でもっとも多く採用されているのがフォトカプラによる絶縁方式です．コスト，取り付けスペース，および性能の総合的な面で最適な方式です．

パルス・トランス方式は信号入力と駆動電源が同時に絶縁できるので，安価でシンプルな回路構成を実現できます．しかし，低周波スイッチング用途ではパルス・トランスが大きくなることやOFF時に逆バイアスを十分に印加できないなどの欠点があります．

つぎに駆動電源について説明します．入力信号をフォトカプラで絶縁する方式では，IGBTを駆動するための正負電源も絶縁が要求されます．一般的には，**DC-DCコンバータ**による直流電源を採用することが多いようです．

図16-9にインバータ用に使用するIGBTの駆動電源の例を示します．

DC-DCコンバータ方式では電圧変動の少ない安定した電源が得られる反面，部品点数が多く，電源トランスなども必要になるので，かなり大きなスペースが必要になります．とくに電源トランスは絶縁された4個の電源を得るため，その二次側は4回路の巻き線を引き出す必要があります．このために電源トランスがサイズ，重量ともに直流電源回路の中でもっとも大きな部品になります．

そこで，このトランスのサイズをできる限り小さくするために，**スイッチング・コンバータ部の周波数**を高く($f$：100 k～500 kHz)設定する必要があります．

いっぽう，チャージ・ポンプ方式では，1個の直流電源をN側に設定することで，すべてのIGBTの駆動電源として供給することが可能です．

図16-9(b)に示すように，**N側に接続した直流電源**から高耐圧ダイオード$D_1$→コンデンサ$C_1$→$IGBT_2$を通して$C_1$を充電し，この$C_1$に蓄えられた電荷量で$IGBT_1$を駆動できます．

この方式の長所は6個分のIGBTを駆動するための電源として，外部からただ一つの直流電源を与えるだけでよいこと，P側各IGBTに対してダイオードとコンデンサで構成される簡単な回路で駆動電源を供給できることです．

短所として，$IGBT_2$を最初にONさせなければならないこと，$C_1$の充電電圧

**フォトカプラ**
インバータ回路で制御信号(ロジック回路)と駆動回路とを電気的に絶縁するための半導体．

**パルス・トランス**
フォトカプラが信号伝達のみの手段に対し，パルス・トランスは絶縁機能と駆動エネルギーを伝達する機能をもっているので，駆動用電源を絶縁する必要がないのが特徴．

**レベルシフト回路**
信号伝達回路および駆動電源を絶縁するための高電圧回路．高耐圧ICには，このレベルシフト回路が内蔵されている．

**DC-DCコンバータ**
直流電圧を異なる電圧値の直流電圧や電圧変動のきわめて少ない安定した良質の直流電圧源を供給するための電源装置の一つ．

**スイッチング・コンバータ部の周波数**
DC-DCコンバータ方式の直流電源回路では，絶縁や電圧値を変える目的で電源トランスを内蔵している場合が多い．この電源トランスの一次側をパワー・デバイスでON/OFFスイッチングする回路をスイッチング・コンバータ部と呼び，電源トランスを小型化するにはこのスイッチング・コンバータ部の周波数を高くする必要がある．

〈図16-9〉駆動電源のいろいろ

(a) トランス絶縁によるDC-DCコンバータ方式　　(b) チャージ・ポンプ方式

は，N側電源の電圧値より常に数V低いこと，$IGBT_2$のON時間により$C_1$の充電電圧が左右されること，$C_1$の容量に限界があることなどがあげられます．

$C_1$の充電にはまず$IGBT_2$をONさせるので，$D_1$および$IGBT_2$の電圧降下(3～3.5V)が生じます．したがって，N側直流電源の電圧値をあらかじめこの電圧降下分を考慮した値に設定しなければなりません．また，$IGBT_2$のON時間が短いと$C_1$が十分に充電されないので，最小ON時間に限界があります．

このような制約条件を考えると，**比較的小容量のインバータ**(100W～2kW程度)に適用可能な駆動電源方式といえます．

IGBTの駆動回路でもう一つ重要なものに**フォトカプラの*dv/dt*耐量**があります．図16-10にその説明図を示します．

この図で$IGBT_2$がターンONするごとに負荷を接続したⒶ点の電位は，急激に下降します．このとき発生する電圧下降率($-dv/dt$)は$IGBT_2$のターンONの速度に依存します．この高い$-dv/dt$(約5kV/μs～10kV/μs)は，$IGBT_1$に接続された駆動回路内のフォトカプラの一次/二次間に印加されることになります．そこで，**フォトカプラの一次/二次間に存在する浮遊容量**$C_S$のために，次式で表されるような変位電流(または*dv/dt*電流)が流れます．

$$i_{(dv/dt)}=C_S\cdot\frac{dv}{dt}$$

この電流がゲート駆動回路に流れ込み，増幅されて$IGBT_1$のゲートに印加されます．したがって$IGBT_1$はターンONし，$IGBT_1$，$IGBT_2$ともに同時ターンONすることによって**アーム短絡**を引きおこします．この現象を防止するために，インバータ用途に使用するフォトカプラは，**同相除去能力**(*CMRR*：Common Mode Rejection Ratio)が規定されています．この*CMRR*の値は，印加される*dv/dt*より高い値が要求されます．

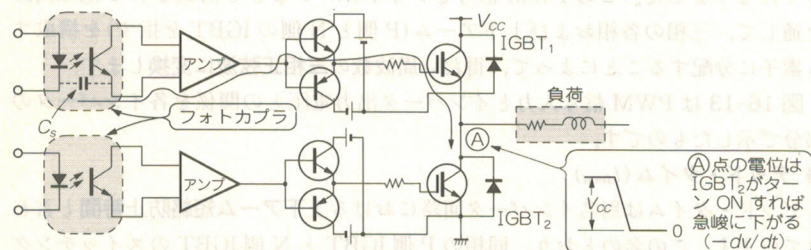
## ● PWM(Pulse Width Modulation)制御

ここでは，図16-4に示したⓓの部分について説明します．

図16-11に三角波比較によるPWM制御波形と出力電圧波形との関係を示します．

まずマイクロコンピュータ内で，IGBTのスイッチング周波数を決めるためのキャリア(搬送波)周波数に対応した三角波(のこぎり波)と出力したい各U，V，W相の出力電圧(電流)波形の相似波形を比較演算器に入力し，そのコンパレータ出力が図16-12に示すようなPWM信号波形として得られます．

各相(U，V，W相)ごとに示したのが図16-11の(1)および(2)の波形です．従

〈図16-10〉高*dv/dt*によるフォトカプラの誤動作

**フォトカプラ：**高$-dv/dt$により，フォトカプラの一次／二次間に存在する浮遊容量($C_S$)に変位電流が流れ，その電流が駆動回路に進入し，IGBTにゲート信号として伝えられ，誤動作を引き起こす．このためインバータ用フォトカプラではこの*dv/dt*耐量を*CMRR*(同相除去能力)として定めている．IGBT用としては10kV/μs以上の耐量が要求される．

**N側直流電源**

三相インバータ回路は，通常ブリッジ回路で構成されており，高電位側のパワー・デバイスをP側スイッチ，グラウンド側をN側スイッチと呼ぶ．N側パワー・デバイス(スイッチ)を駆動するのに必要な直流電源のこと．

**比較的小容量のインバータ**

パワー・エレクトロニクス技術は急テンポで進んでおり，低コストで小型のインバータ装置が実現されている．したがって，小容量のモータ制御に対しても安価で使いやすい汎用インバータが市販されるようになった．

**フォトカプラのdv/dt耐量**

汎用インバータ回路で，駆動回路の誤動作の原因の一つにフォトカプラの*dv/dt*耐量がある．フォトカプラは光を伝達媒体として電気絶縁している半導体素子で，一次側に電気信号を光に変える発光ダイオード，二次側にこの光信号を受光して再度電気信号に変換する受光トランジスタをもっている．

フォトカプラの一次-二次間に高い*dv/dt*が印加されたとき，誤動作することがある．この現象を*dv/dt*による誤動作という．

**フォトカプラの一次/二次間に存在する浮遊容量**

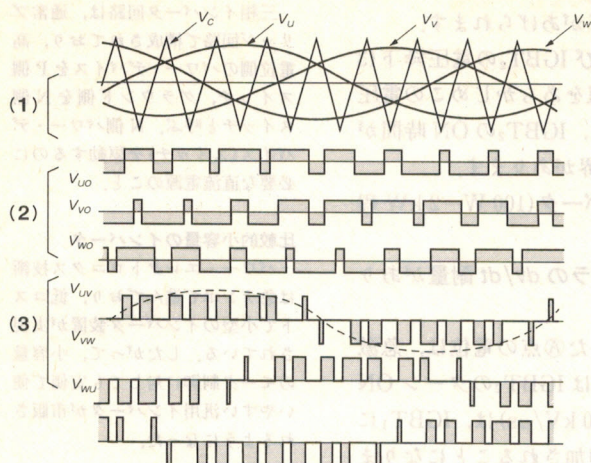
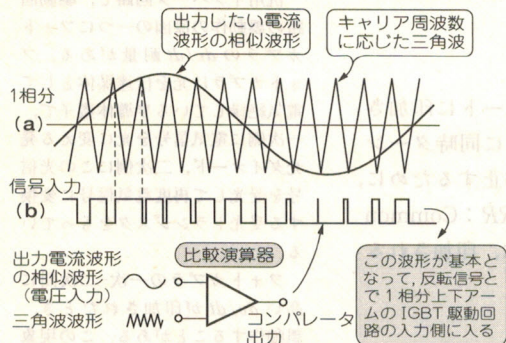
フォトカプラの*dv/dt*耐量で説明した誤動作の主要因は，この浮遊容量に起因している．一次/二次間に印加される*dv/dt*によって浮遊容量には変位電流が流れ，この電流が駆動回路に流れ込むので，パワー・デバイスのゲートにON信号を送り込むことになる．

**アーム短絡**

ブリッジ回路の同じ相(三相の場合は通常U，V，Wの各相がある)のP側とN側パワー素子が同時にONする現象のこと．この場合，主電源を二つのパワー素子(P側およびN側)で短絡させることになる．

**同相除去能力**

フォトカプラの*dv/dt*耐量の正式名称．

〈図 16-11〉三相正弦波 PWM 波形

〈図 16-12〉三角波比較による PWM 信号発生の原理

〈図 16-13〉PWM 入力信号と出力電圧との関係

来，この信号はメモリ(ROM)などに格納した正弦波のデータを読み出し，マイクロコンピュータなどで三角波との比較を行ったのち，各信号にデッド・タイム(のちほど説明する)の設定を加えるといった操作を行います．

しかし，最近ではワンチップ・マイクロコンピュータにこの三相 PWM 制御機能を内蔵したインバータ専用の16ビット・マイコンが登場するに至り，IGBT に駆動回路を付加したインテリジェント・パワー・モジュール(IPM)とこのインバータ用マイコンとの組み合わせにより，簡単にインバータ・システムを構成できるようになりました．この PWM 信号をフォトカプラなどで構成される絶縁回路を通して，三相の各相および上下アーム(P 側と N 側の IGBT を指す)を構成する素子に分配することによって，得たい周波数の**三相正弦波に変換**します．

図 16-13 は PWM 信号入力とインバータ出力電圧との関係を各インバータの部分で示したものです．

### ● デッド・タイム($t_{dead}$)

デッド・タイムは別名インバータ回路における**上下アーム短絡防止時間**と言われています．この名のとおり，同相の P 側 IGBT と N 側 IGBT のスイッチング時間による応答遅れでスイッチング時に同時に ON 状態になることを防止するために設けられる休止時間のことです．

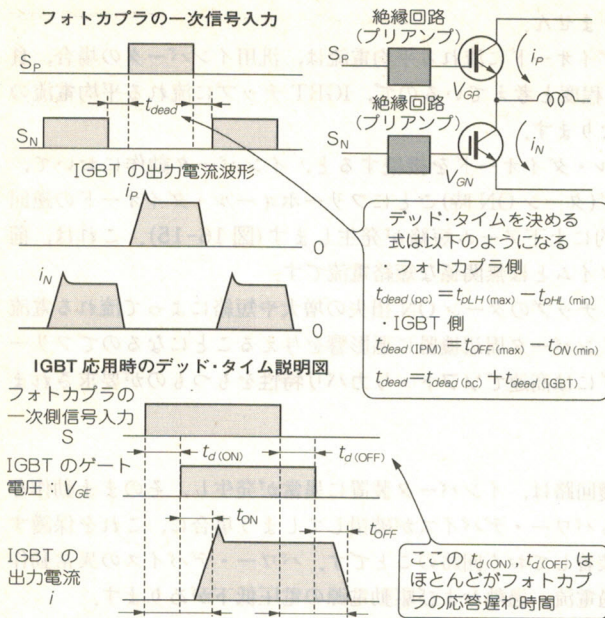
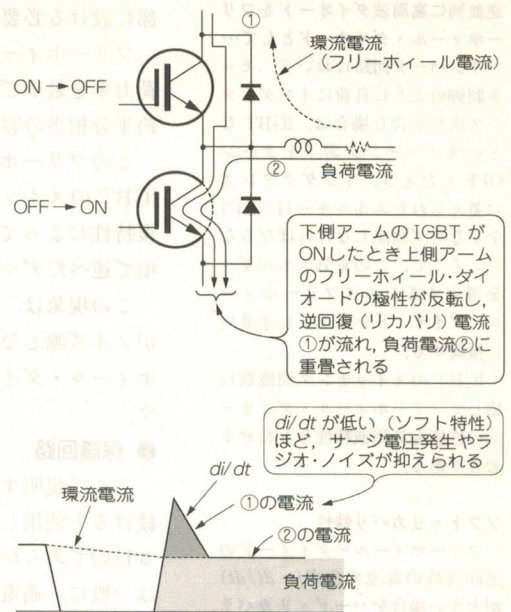
図 16-14 にデッド・タイムの説明図を示します．この休止時間は図 16-13 に

**三相正弦波に変換**

PWM 信号は，搬送波(通常のこぎり波形状)と出力電流波形の相似波形を比較器(コンパレータ)で合成して生成する．したがって，このようにしてできた PWM 信号を各パワー素子に入力することにより，主回路の出力部には正弦波状の電流波形が得られる．

**上下アーム短絡防止時間**

上アーム，下アームはそれぞれ P 側スイッチ，N 側スイッチのことで，この両者が同時に ON しないように設けられた休止期間のこと．

〈図 16-14〉デッド・タイムの説明

〈図 16-15〉フリーホィール・ダイオードの逆回復特性

図示したように，各相ごとに生成されたPWM信号を反転させて，二つの**上下アーム信号**に分けるときに設定するようになっています．

上下アームに分配される信号に設定するデッド・タイム $t_{dead}$ は次式によって求めることができます．

$t_{dead}$ ≧最大ターンOFF時間－最小ターンON時間

最大ターンOFF時間：フォトカプラ，駆動回路の遅れ時間

　およびIGBTのターンOFF時間の総和の最大値

最小ターンON時間：フォトカプラ，駆動回路の遅れ時間

　およびIGBTのターンON時間の総和の最小値

一般に，バイポーラ・トランジスタなどの比較的低速スイッチング・パワー・デバイスの場合，$t_{dead}$ は 10 μ～20 μs 程度に設定しますが，IGBTでは 2 μ～5 μs とかなり短くできます．**PWM制御のキャリア周波数が高いほどデッド・タイムは短く**しなければなりません．

このデッド・タイムを短縮するためには，絶縁回路，おもにフォトカプラやパワー・デバイスのスイッチング時間の改善が必要になります．フォトカプラは，活性部動作をさせたり，負荷電流を小さくすることで高速スイッチングが可能となるので，回路設計を行うときに**飽和動作**をしない工夫が必要です．

パワー・デバイスのスイッチング速度を向上させる方法として，IGBTやMOS FETではゲート抵抗を極力小さくすることが考えられます．

## ● フリーホィール・ダイオードの必要性

フリーホィール・ダイオードは，負荷が**純抵抗**の場合，還流するエネルギーがないため不要です．しかし、容量性や誘導性負荷の場合，ONしているスイッチとは逆方向に負荷電流が流れるモードがあり，スイッチング素子(たとえばIGBT)単体ではこの逆方向電流を流し得る機能をもたないので，スイッチング素子に**逆並列に高周波用ダイオードをフリーホィール・ダイオードとして接続**する必要があります．インバータ用として設計されたパワー・モジュールの場合，

**上下アーム信号**
　P側パワー素子およびN側パワー素子にそれぞれ入力される信号．基本的に上下アームの各パワー素子に対して，たがいにコンプリメンタリな信号となる．

**PWM制御のキャリア周波数が高いほどデッド・タイムは短く**
　キャリア周波数が高くなると，各信号のパルス幅は短くなるので，デッド・タイムのように制御できない時間幅の占める割合が大きくなり，出力電流波形に大きなひずみが生じる．したがって，このデッド・タイムをできるだけ短くしなければならない．

**飽和動作**
　フォトカプラの二次側受光トランジスタの応答速度は，その動作領域によって異なる．基本的に飽和領域と能動領域の二つの動作領域が存在し，応答性は能動領域での動作のほうが優れている．したがって，高周波スイッチング用途にフォトカプラを使用する場合，飽和領域での動作を避けるのがよい方法．

**純抵抗**
　インダクタンス分を含まない抵抗のこと．

適正な性能をもつフリーホィール・ダイオードがすでに内蔵されているため，外部に設ける必要はありません．

フリーホィール・ダイオードに流れる平均電流は，汎用インバータの場合，負荷力率を最小でも0.8程度と考えているので，IGBTチップに流れる平均電流の約半分相当の容量になります．

このフリーホィール・ダイオードを接続すると，インバータ動作において，IGBTのスイッチング（ターンON時）ごとにフリーホィール・ダイオードの逆回復特性によって瞬間的に上下アーム短絡が発生します（図16-15）．これは，前項で述べたデッド・タイムとは無関係な短絡電流です．

この現象は，IGBTチップのターンON損失の増大や短絡によって流れる電流がノイズ源となってインバータ周辺機器に悪影響を与えることになるのでフリーホィール・ダイオードには高速で**ソフト・リカバリ特性**をもつものが要求されます．

## ● 保護回路

ここで説明する保護回路は，インバータ装置に異常が発生し，そのまま動作を続けると使用しているパワー・デバイスが破損してしまう場合に，これを保護する目的であらかじめ装着しておく回路のことです．パワー・デバイスの異常動作は一般に，過電圧，過電流，過熱および駆動電源の電圧低下があります．

これらの保護システムは，それぞれの異常を検知する**検知回路**とパワー・チップ（たとえばIGBTチップ）の保護回路で構成されています．保護の方法としては，信号を**自己ゲート遮断**（しゃ）で行う方法がもっとも多く採用されています．このような検出方法，保護回路の詳細については，第8章で説明しています．

## ● 汎用インバータ回路における熱設計例

モータ制御用三相インバータにIPMを使用したときの熱設計について説明します．まず，図16-16に示すIPMを使用したインバータ回路における**チップ当たりの電力損失**を計算します．それぞれの電力損失を計算する場合，三相インバータでは簡易計算式が使用できます（第6章参照）．

### ▶ 1チップ当たりのIGBTの電力損失

IGBTの電力損失は飽和損失（定常損失）とスイッチング損失に分けて，つぎの簡易式で計算できます．

$$飽和損失(P_{AV(\mathrm{sat})}) = I_{Cp} \times V_{CE(\mathrm{sat})} \times \left(\frac{1}{8} + \frac{D}{3\pi}\cos\theta\right)$$

$$スイッチング損失(P_{AV(\mathrm{SW})}) = E_{SW} \times f \times \frac{1}{\pi}$$

$I_{Cp}$：インバータ出力電流のピーク値

$V_{CE(\mathrm{sat})}$：$I_{Cp}$のときの飽和電圧

〈図16-16〉三相モータ（5.5kW，AC200V）制御用インバータの電力損失

**逆並列に高周波ダイオードをフリーホィール・ダイオードとして…**

インバータ回路において，モータ制御のように負荷にインダクタンス成分を含む場合は，IGBTなどのスイッチング素子をターンOFFしたとき，インダクタンスに蓄えられたエネルギー（$1/2Li^2$）をかならず放出しなければならない．そこで，この電気エネルギーを還流するためにフリーホィール・ダイオードをIGBTに逆並列に接続する．

IGBTのスイッチング周波数に応じてフリーホィール・ダイオードの性能も高周波特性をもたせる必要がある．

**ソフト・リカバリ特性**

フリーホィール・ダイオードの逆回復時の電流変化率（$-di/dt$）が大きい場合をハード・リカバリ特性，小さい場合をソフト・リカバリ特性と呼んでいる．具体的な数値で規定はされていない．この特性はサージ電圧に影響を与える．

**検知回路**

過電流，過電圧および過熱などの異常値を検出するための回路．

**自己ゲート遮断**

自己ターンOFF素子を保護する方法の一つとして異常現象が発生した場合に瞬時にゲート入力にOFF信号を入れて遮断する方法がある．

**チップ当たりの電力損失**

三相インバータ回路では，6個のパワー・チップが内蔵されているが，各チップの電力損失はほぼ同じであるので，一つのチップのみ電力損失を算出することで合計損失をみることができる．

$D$：入力信号のデューティ

$E_{SW}$：1パルス当たりのスイッチング・エネルギー

$f$：スイッチング周波数(キャリア周波数)

$$P_{AV(\mathrm{sat})}=47\ \mathrm{A}\times1.5\ \mathrm{V}\times\left(\frac{1}{8}+\frac{1}{3\pi}\times0.8\right)$$

$$=14.8(\mathrm{W})$$

$$P_{AV(\mathrm{SW})}=4.45(\mathrm{mJ}/パルス)\times10\times10^3\ \mathrm{Hz}\times\frac{1}{\pi}$$

$$=14.2(\mathrm{W})$$

[$E_{SW}$は特性カーブとしてデータシートより算出する]

したがって，IGBT 1チップの総合損失 $P_{total}$は，

$$P_{total(\mathrm{IGBT})}=P_{AV(\mathrm{sat})}+P_{AV(\mathrm{SW})}$$

$$=29.0(\mathrm{W})$$

▶ 1チップ当たりのフリーホィール・ダイオードの電力損失

IGBTと同様，フリーホィール・ダイオードの電力損失も次の**簡易式**で計算できます．

$$飽和損失(P_{AV(\mathrm{F})})=I_{Cp}\times V_F\left(\frac{1}{8}-\frac{D}{3\pi}\cos\theta\right)$$

$$リカバリ損失(P_{AV(r)})=\frac{1}{8}\times(I_{rr}\times V_{CC}\times t_{rr}\times f)$$

$I_{rr}$：リカバリ電流

$t_{rr}$：リカバリ時間

$$P_{AV(\mathrm{F})}=47\ \mathrm{A}\times1.8\ \mathrm{V}\times\left(\frac{1}{8}-\frac{1}{3\pi}\times0.8\right)$$

$$=3.4(\mathrm{W})$$

$$P_{AV(r)}=\frac{1}{8}\times50\ \mathrm{A}\times300\ \mathrm{V}\times0.13\ \mu\mathrm{s}\times10\times10^3\ \mathrm{Hz}$$

$$=2.4(\mathrm{W})$$

$$P_{total(D)}=P_{AV(F)}\pm P_{AV(r)}$$

$$=5.8(\mathrm{W})$$

▶ チップ温度計算

以上の電力損失からフリーホィール・ダイオードの電力損失よりIGBTのそれが数倍大きいので，IGBTのチップ温度で制限されます．そこでIGBTのチップ温度上昇($\varDelta T_{j-c}$)は次式で算出されます．

$$\varDelta T_{j-c}=R_{th(j-c)}\times P_{total(\mathrm{IGBT})}$$

$$=0.4(℃/\mathrm{W})\times29.0(\mathrm{W})$$

$$=11.6(℃)$$

したがって，IPMではケース温度 $T_C$は約100℃で保護が働くので，動作時の最高チップ温度 $T_{j(\max)}$は，

$$T_{j(\max)}=100℃+11.6(℃)$$

$$=111.6(℃)$$

となり使用可能な温度となります．

▶ 冷却装置(ヒート・シンク)の選定法

つぎに，このインバータ装置に必要な**冷却装置**について，以下のような計算により熱抵抗値を選びます．

周囲温度 $T_a$を50℃と設定した場合，冷却装置の熱抵抗 $R_{th(f-a)}$は，

**簡易式**

電力損失をできるだけ誤差を少なくして計算するために簡易式がよく用いられる．

**冷却装置**

パワー・デバイスで発生した熱を効率よく放熱するために用いられる冷却フィン．ヒート・シンクともいう．

**サージ電圧**
パワー・デバイスをスイッチングしたときに回路配線に存在するインダクタンス($Ls$)と $di/dt$ で発生する $L_s \times di/dt$ のサージ電圧がパワー・デバイスの耐圧を越えると素子破壊を引き起こす．

**パルス状のノイズ電圧**
正常な電圧波形に重畳されて入ってくるサージ電圧．

**ノイズ吸収用コンデンサ**
ノイズ電圧は非常にパルス幅の短いサージ電圧であり，これを吸収するためにフィルム・コンデンサなどの高周波対応のコンデンサがフィルタとして使用される．

**バリスタ**
サージ電圧を吸収する半導体素子の一種．

**ライン・フィルタ**
入力電源に重畳されたサージ電圧を抑制する目的で入力回路に挿入されるフィルタ．通常はコイル(インダクタ)とコンデンサで構成される．

$$R_{th(f-a)}=\frac{T_c-T_a-\{P_{total(\mathrm{IGBT})}+P_{total(\mathrm{D})}\}\times R_{th(c-f)}}{\{P_{total(\mathrm{IGBT})}+P_{total(\mathrm{D})}\}\times 6}$$

$$=\frac{100-50-(29.0+5.8)\times 0.19}{(29.0+5.8)\times 6}$$

$$\fallingdotseq 0.21(℃/\mathrm{W})$$

$R_{th(c-f)}$：素子-冷却器間の接触熱抵抗

となり，この値以下の熱抵抗をもつ冷却装置が必要となります．

● **IPM のインバータへの実装例**

図 16-17 に IPM のインバータへの応用回路例を示します．

▶交流入力電源

前述のように IPM は電流を高速でスイッチングする素子ですから，スイッチング時にノイズを発生します．AC 電源には，**サージ電圧**やスイッチ開閉などで発生する**パルス状のノイズ電圧**が重畳されます．また瞬停，サグなどの電圧変動も起きます．

これらが重畳した外来ノイズにより，制御 IC が誤動作したり，素子の耐圧以上では破壊に至ることもあります．この外来ノイズを除去するために，各 AC ラインには**ノイズ吸収用のコンデンサ**を挿入し，入力側で外来ノイズをバイパスさせるようにします．

このコンデンサには周波数特性のよいフィルム・コンデンサを使用します．さらに，**バリスタ**などのサージ・アブソーバで高電圧を，**ライン・フィルタ**でパルス・ノイズを抑制することもあります．

〈図 16-17〉IPM のインバータ装置への応用回路

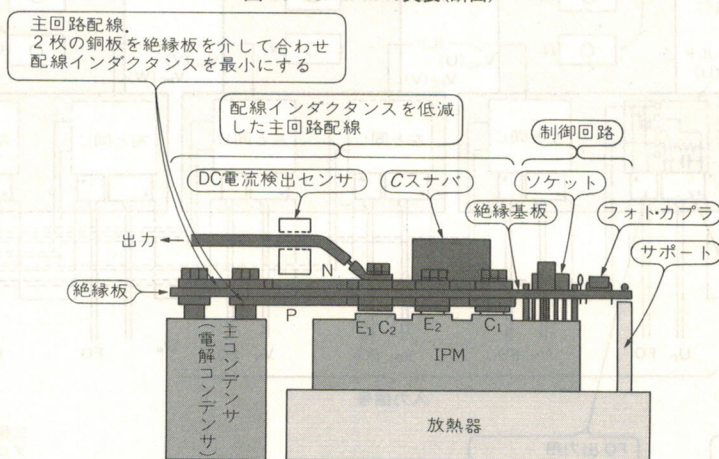
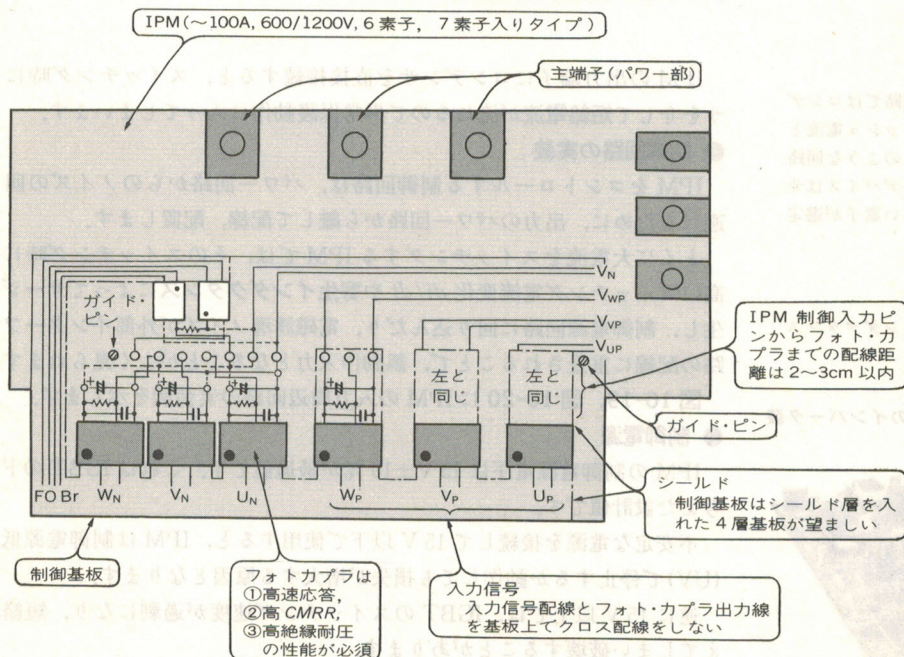
つぎに，AC電源(単相または三相)をダイオード・モジュールで整流し，電解コンデンサで平滑します．一般的に，1000 μF/kW程度のものが使われます．このとき，図16-18のように，電解コンデンサとIPMは近接して配置します．パターン長が長いと，そのインダクタンス成分が増加して，IPMをスイッチングさせたときに発生するサージ電圧を電解コンデンサで吸収できなくなります．

▶出力回路部

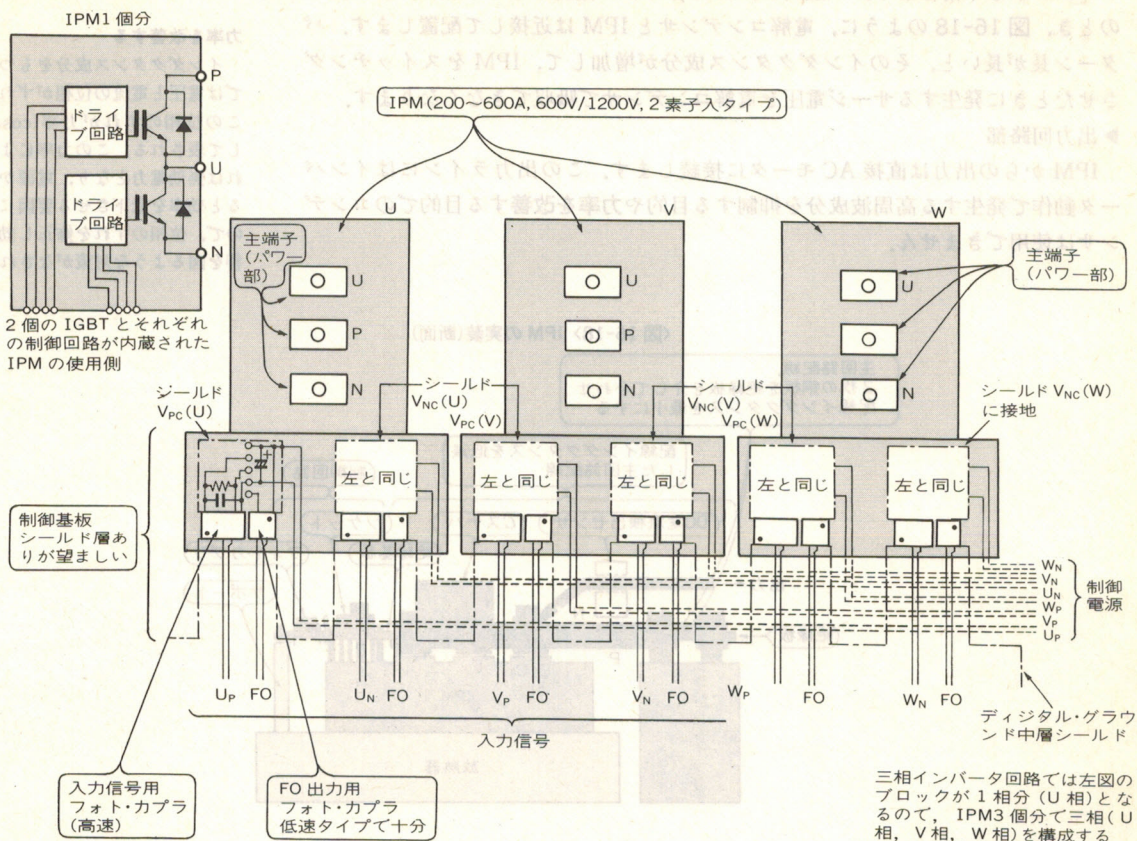
IPMからの出力は直接ACモータに接続します．この出力ラインにはインバータ動作で発生する高周波成分を抑制する目的や**力率を改善**する目的でのコンデンサは使用できません．

**力率を改善する**

インダクタンス成分をもつ負荷では電圧と電流の位相がずれる．この位相のずれが力率(cosφ)として表される．この力率によるずれは無効電力となり，電源からみると効率を低下させる要因になるので，位相のずれを修正し効率改善を図るような対策がなされる．

〈図16-18〉IPMの実装(断面)

〈図16-19〉IPMの入力周辺回路の実装例(小容量IPM)

〈図 16-20〉 IPM の入力周辺回路の実装例（大容量 IPM）

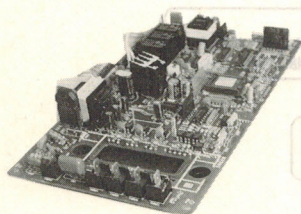
IPM1 個分
P
U
N
ドライブ回路
ドライブ回路
2 個の IGBT とそれぞれの制御回路が内蔵された IPM の使用例

IPM（200〜600A, 600V/1200V, 2 素子入タイプ）
U　V　W
主端子（パワー部）
主端子（パワー部）
シールド $V_{PC}$(U)
シールド $V_{NC}$(U)
$V_{PC}$(V)
シールド $V_{NC}$(V)
$V_{PC}$(W)
シールド $V_{NC}$(W) に接地
左と同じ
制御基板 シールド層ありが望ましい
$W_N$ $V_N$ $U_N$ $W_P$ $V_P$ $U_P$ 制御電源
$U_P$ FO　$U_N$ FO　$V_P$ FO　$V_N$ FO　$W_P$ FO　$W_N$ FO
入力信号
ディジタル・グラウンド中層シールド
入力信号用フォト・カプラ（高速）
FO 出力用フォト・カプラ 低速タイプで十分
三相インバータ回路では左図のブロックが 1 相分（U 相）となるので，IPM3 個分で三相（U 相，V 相，W 相）を構成する

**短絡電流**

コンデンサ入力回路ではコンデンサの充電電流がラッシュ電流として流れるため，このような回路に使用するパワー・デバイスはサージ電流耐量の大きい素子が選定される．

**寄生インダクタンス**

配線に存在するインダクタンス成分のこと．

〈写真 16-1〉 IPM のインバータ装置への実装例

IPM の出力端子にコンデンサを直接接続すると，スイッチング時にコンデンサを介して**短絡電流**が流れるので異常保護動作に入ってしまいます．

## ● 制御回路の実装

IPM をコントロールする制御回路は，パワー回路からのノイズの回り込みを避けるために，出力のパワー回路から離して配線，配置します．

とくに大電流をスイッチングする IPM では，そのスイッチング時に発生する高いスイッチング電流変化 $di/dt$ や**寄生インダクタンス**によってサージ電圧が発生し，制御電源回路に回り込んだり，電磁誘導ノイズが外部インターフェース回路の配線に重畳されることで，誤動作入力となることがよく見られます．

図 16-19，図 16-20 に IPM の入力周辺回路の実装例を示します．

## ● 制御電源

IPM の制御電源電圧は 15 V±10 %が最適値です．これは IGBT のドライブを考えた設計値です．

不安定な電源を接続して 15 V 以下で使用すると，IPM は制御電源低下の保護（UV）で停止するか動作しても損失が増大する原因となります．

逆に 15 V 以上では，IGBT のスイッチング速度が過剰になり，短絡耐量を越えてしまい破壊することがあります．

**写真 16-1** に IPM のインバータ装置への実装例を示します．

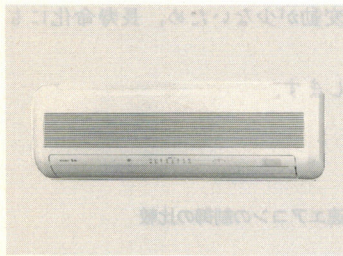
第17章　IGBTの駆動回路，保護回路，自己診断回路が内蔵された

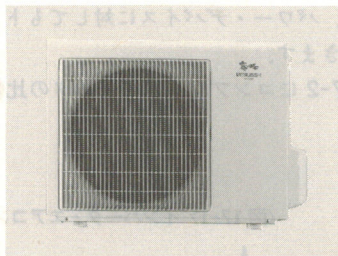
# IPMのエアコン制御機への応用

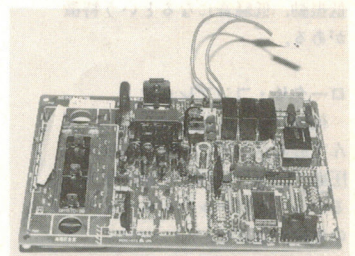
森　敏

最近，エアコンは各家庭1台の時代から各部屋1台の時代へと突入し，季節による変動はあるものの順調な販売量の伸びを示しています．今や国内の民生機器市場においては，これまで最大のマーケットであったカラーテレビを凌ぐまでの市場規模に成長しています．

このように，ルーム・エアコンが市場を拡大した背景には，地球環境保護からくる省エネルギーの考え方と，住環境の快適性の追求があります．これを達成するためのキー・テクノロジーが**インバータの技術**です(**写真17-1**，**写真17-2**)．

**インバータの技術**
インバータは直流を交流に変換するための電力変換装置．インバータ・エアコンの場合，周波数を30〜120 Hz程度に変換し，起動時に120 Hzの高速回転で急速冷房や暖房を行う．室温が安定すると，30 Hzまで落とし，省エネルギーの効果が得られる．

〈写真17-1〉インバータ・エアコン

(a) 室内機

(b) 室外機

〈写真17-2〉インバータ・エアコンのパワー基板

## エアコン用インバータの現状

現在ルーム・エアコムンの国内総需要は年間700万台を越え，とくに冷房と暖房ができる**ヒート・ポンプ型冷暖エアコン**の需要が伸びており，すでに80％がヒート・ポンプ型になっています．エアコンは，従来の冷房だけのクーラーというイメージから，暖房機を含むエア・コンデショナとしての人気が定着してきたことを示しています．

この冷暖エアコンの伸びとともにインバータ・エアコンの需要が著しく増加しており，すでにルーム·エアコンの約70％を占めるようになっています．日本は世界で生産されているインバータの，数量的には最大の市場になっています．

インバータ・エアコンは，部屋の温度や外気温に応じて**コンプレッサ**(圧縮機)の回転数を変化させ，空調能力を変えることができます．このため，従来のコンプレッサ・モータをON/OFF制御で動かすタイプにくらべ，省エネルギーや快適性の面で向上が図れます．

ヒート・ポンプ・エアコンは**冷媒**を介して，冷房時は室内の熱を室外へ排出し，逆に暖房時には室外より熱を奪い取って室内を暖めるものです．そのため，エアコンの空調能力は外気温度に大きく影響されます．従来のエアコンではコンプレッサの回転数が一定なため，暖房時に外気温度が低い場合はコンプレッサの回転数を上げられないため，熱交換能力が低下し室内温度が上がらなかったり，暖房を始めた時はできるだけ素早く室内温度を上げて快適な状態にする心要があるの

**ヒート・ポンプ型冷暖エアコン**
1台で冷房も暖房もできるオール・シーズン用のエアコンには，ヒート・ポンプが用いられている．一般に熱エネルギーは温度の高いところから低いところへ移動する．しかし，ヒート・ポンプは低温部のエネルギーを高温部へ移動する手段．室外の熱を汲み上げ(移動させて)暖房したり，逆に強制的に汲み出して冷やせば冷房となる．

**コンプレッサ**
圧縮機のこと．コンプレッサのピストンで冷媒を圧縮する．ピストン，ロータリ，スクロールなどのタイプがあり，モータの回転でこれらを動作する．

**冷媒**
冷媒とは蒸発しやすい液化ガスのこと．これまで冷媒としてフロン・ガス(R-22)が使用されてきた．

で，そのためにはじめから大きな能力を必要とします．

また，従来のON/OFF制御のエアコンは，室温が設定温度に達するとコンプレッサ・モータを停止し，設定温度からはずれてくるとコンプレッサを再起動するという操り返しの運転パターンで室温を一定に保持しようとします．このような断続運転による温度変化は若干不快感が伴います．さらにコンプレッサ・モータは起動時に**大きな起動電流**が流れるため，電力損失も大きくなります．

このような従来の一定速エアコンとインバータ·エアコンの制御の比較を図17-1に示します．

コンプレッサ・モータの回転数は電源周波数により決まるので，東日本の50 Hz地区と西日本の60 Hz地区とではエアコンの能力に差が出ます．しかし，インバータ化によって，これらの能力差の解消が図れます．また，製造者にとっては，50 Hz/60 Hz用の作り分けや在庫の調整も不要となるメリットもあります．

最近，エアコンに対する市場ニーズの拡大に応えるため，**スクロール・コンプレッサ**を使用したものも登場しています．スクロール・タイプは従来の**ロータリ・コンプレッサ**にくらべ，吸入，圧縮，吐出の各工程が並行して連続的に行われるため，トルクの変動が小さく，低振動で，また低騒音になるという特徴があります．パワー・デバイスに対してもトルクの変動が少ないため，長寿命化にも貢献できます．

図17-2にコンプレッサ・モータの比較を示します．

**大きな起動電流**

コンプレッサ・モータを起動したときに，定常に流れる電流の2～3倍の電流が短時間(数サイクル～数十サイクル)流れる．この電流を起動電流という．

**スクロール・コンプレッサ**

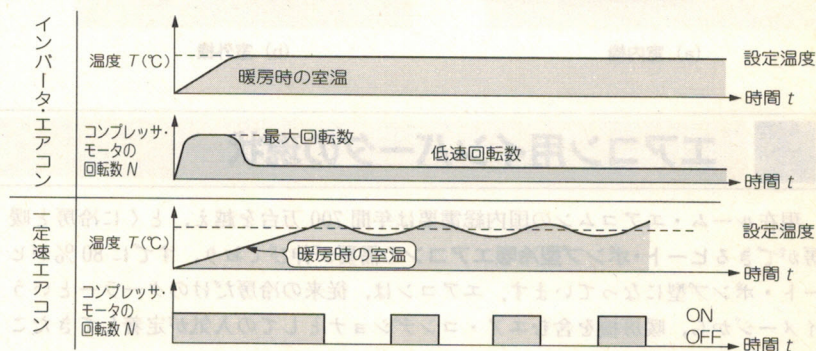
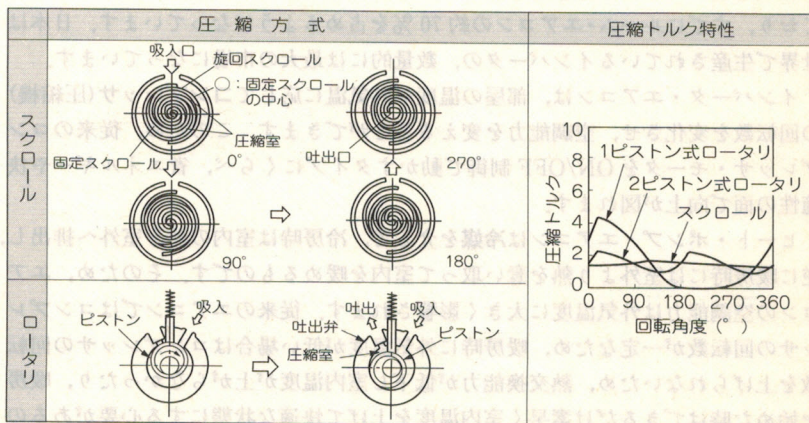
回転部をうず型にした新しいタイプのコンプレッサ．吸入，圧縮，吐出の各行程を平行して連続的に行うため，トルクの変動が小さく，低振動，低騒音になるという特徴がある．

**ロータリ・コンプレッサ**

従来のピストン型にくらべ，進んだ形のコンプレッサで，吸入，圧縮，吐出の各行程が順次行われるが，スクロールにくらべトルクの変動が大きい．

**赤外線センサ・システム**

赤外線はラジオの電波や可視光線，紫外線，X線などと同じ電磁波の一種で，波長が0.75～400 μmの光線をいう．赤外線は物質に吸収されると直ちに熱エネルギーに変換されるという特徴があり，人の検出などのセンサとしての応用がある．

〈図17-1〉インバータ・エアコンと一定速エアコンの制御の比較

〈図17-2〉コンプレッサ・モータの比較

さらに最近では赤外線センサ・システムを導入することにより，人の位置，動き，人数，部屋の大きさ，壁面や床の温度などを検出して，エアコンの制御に利用するようなものも開発されています．インバータ・エアコンはこのような情報を正確に制御し，能力を可変することにより，快適性を増しています．

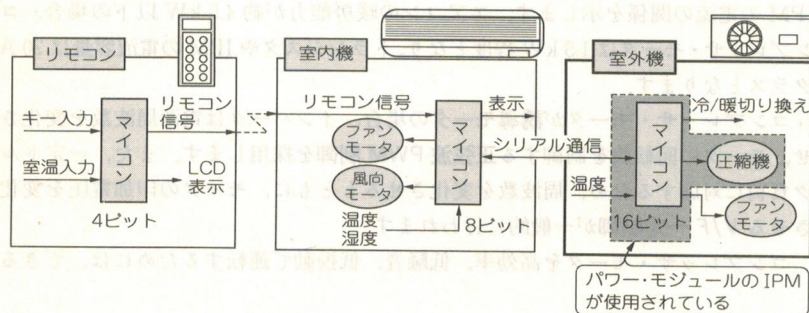
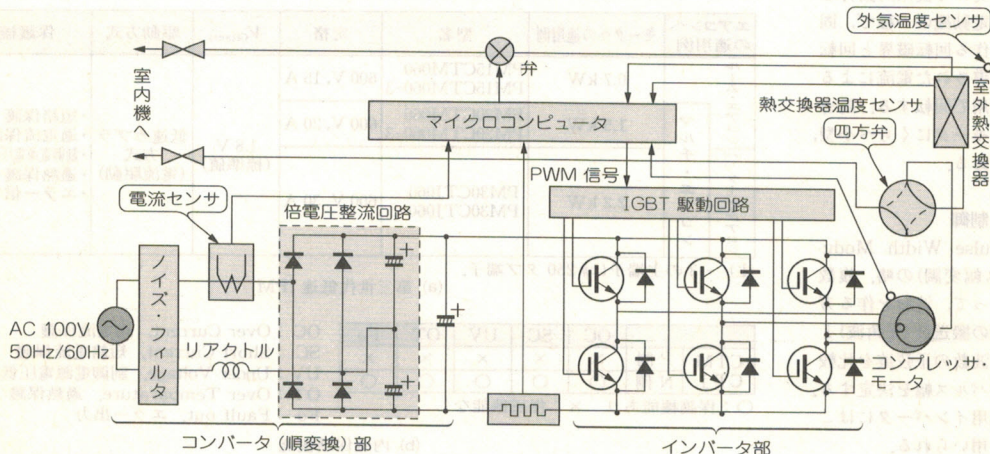
## インバータ・エアコンの構成

### ●インバータ・エアコンの構成

図17-3に一般的なインバータ・エアコンのシステム構成を示します．

インバータ・エアコンでは，リモコン，室内機，室外機ともにワンチップ・マイコンが搭載され，エアコン制御の基本となっています．室外機にコンプレッサ・モータが収納されているため，コンプレッサ・モータをインバータ制御するためのパワー・デバイス(トランジスタ・モジュール，IPM：Intelligent Power Module など)も室外機に収納されています．

また，室外機に使用されるマイコンはPWM制御を行うため，16ビット・マイコンが一般的に使用されています．室外機のマイコンは，外気温度や熱交換機温度，コンプレッサ温度，パワー・デバイスの温度，モータ電流，パワー・モジュールの電流を情報源としてインバータ制御を行っています．室内と室外の間は，通信線を介してデータ伝送を行っており，室内の情報を基に室外マイコン側で運転

〈図17-3〉インバータ・エアコンのシステム構成

〈図17-4〉インバータ・エアコンのインバータ回路

#### 四方弁

ヒート・ポンプの冷房と暖房時の冷媒の流れの方向を切り換える機器．

#### 単相 100 V，単相 200 V，三相 200 V

現在，国内で市販されているエアコンの入力は，家庭に入ってくる電力の系統によってそれぞれ単相100 V，単相200 V，三相200 Vがある．単相100 Vがもっとも一般的であるが，インバータ・エアコンに使用する場合，エアコンの効率を上げるため，倍電圧整流で200 V入力と等価になるようにして使う．

#### リアクトルやノイズ・フィルタ

高周波のラジオ・ノイズを抑制するためリアクトルやノイズ・フィルタを使用する．リアクトルは回路にリアクタンスを導入するための装置で，鉄芯上に多数の巻き線を施したもので，電流の立ち上がりを和らげる．ノイズ・フィルタはコイルやコンデンサなどで，ローパス・フィルタを構成し，高周波のノイズのみを遮断する装置．

#### モータ容量

エアコンの冷暖房能力に応じてモータの大きさを変える必要がある．ふつうルーム・エアコンでは1～2 HP(0.75 kW～1.5 kW)．ビルや商店などの大規模な空調システムに使われるパッケージ・エアコンでは3～5 HP程度のものが使われる．

#### 誘導モータ

交流電力を受けて機械的動力を出力する交流電動機の一種で，固定子巻き線を作る回転磁界と回転子巻き線に誘導された電流による磁界の相互作用で回転する．誘導モータは直流モータにくらべ小型，堅牢，安価である．

#### 正弦波 PWM 制御

PWMはPulse Width Modulation(パルス幅変調)の略．複数のパルスによって，波形を作る方法で，変調用の搬送波(三角波)とインバータ周波数の正弦波を比較することで，パルス幅を決定する．エアコンや汎用インバータにはこの方法がよく用いられる．

データを整理し，インバータの駆動信号の発生と室外ファンの制御，**四方弁**の制御を行っています．

図17-4にインバータ・エアコンの室外機のインバータ回路を示します．

### ● コンバータ部

まず，コンバータ部(順変換部)は商用電源の系統によって，**単相 100 V，単相 200 V，三相 200 V**があり，それぞれのコンバータ部の構成は異なります，ここではもっとも普及している単相100 Vについて説明します．この場合，図17-4に示すように，ダイオード・ブリッジと電解コンデンサ2個で倍電圧整流回路を構成しています．

この倍電圧整流回路の目的はDC電圧を高くしてコンプレッサ・モータの電圧利用率を良くすることと，コンプレッサ・モータの電流を半減することにより，整流ダイオードおよびインバータ部のパワー・トランジスタ(またはIGBT)の電流を抑え，損失を小さくするためです．

また，コンバータ部の入口にはインバータ部からの高調波や高周波ノイズ抑制のため**リアクトルやノイズ・フィルタ**が接続されています．

### ● インバータ部

インバータ部には6個のバイポーラ・トランジスタ(またはIGBT)と6個のフリーホィール・ダイオードとを，1個のパッケージとして三相インバータ結線でモジュール化した(トランジスタ・モジュールやIGBTと，駆動回路，保護回路および診断回路をモジュール化した)IPMが用いられます．

エアコンの冷暖房能力やモータの出力により，モジュールの電流容量は異なります．**表17-1**に第3世代のエアコン用低速IPMを例にとり，**モータ容量**とIPMの電流の関係を示します．エアコンの暖房能力が約4.5 kW以下の場合，コンプレッサ・モータは1.5 kW程度となり，トランジスタやIPMの電流容量は20 Aクラスとなります．

コンプレッサ・モータが**誘導モータ**の場合，インバータは電源周波数を変化させ，モータの回転数を制御する**正弦波 PWM 制御**を採用します．また，一定トルク負荷に対応するため，周波数を変化させるとともに，モータの印加電圧を変化させる ***V/F* 一定制御**が一般的に行われます．

コンプレッサ・モータを高効率，低騒音，低振動で運転するためには，できる

〈表17-1〉第3世代のエアコン用低速IPM

<table>
<tr><th colspan="2">エアコンへの適用例</th><th>モータへの適用例</th><th>型名</th><th>定格</th><th>$V_{CE(sat)}$</th><th>駆動方式</th><th>保護機能</th></tr>
<tr><td rowspan="2">ルーム・エアコン</td><td></td><td>0.7 kW</td><td>PM15CTM060<br>PM15CTM060-3</td><td>600 V，15 A</td><td rowspan="3">1.8 V<br>(標準値)</td><td rowspan="3">低速カプラ方式<br>(電流駆動)</td><td rowspan="3">・短絡保護<br>・過電流保護<br>・制御電源電圧低下保護<br>・過熱保護<br>・エラー信号出力</td></tr>
<tr><td rowspan="2">マルチ・エアコン</td><td>1.5 kW</td><td>PM20CTM060<br>PM20CTM060-3</td><td>600 V，20 A</td></tr>
<tr><td>パッケージ・エアコン</td><td>2.2 kW</td><td>PM30CTJ060<br>PM30CTJ060-3</td><td>600 V，30 A</td></tr>
</table>

注）－3の主端子は#250タブ端子．

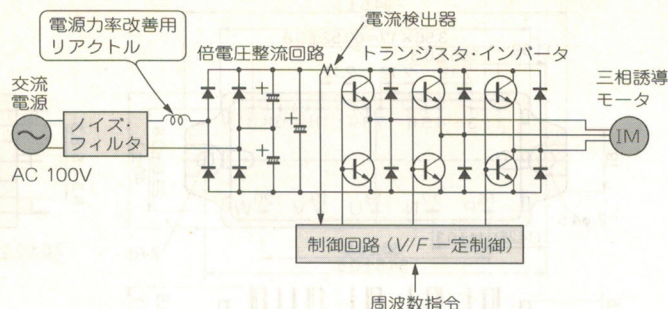
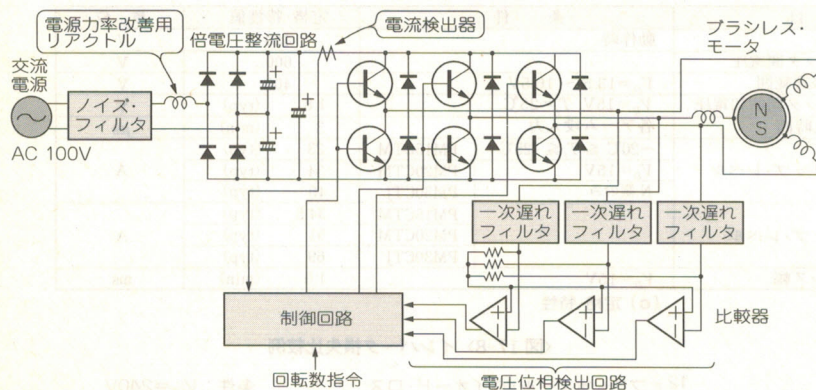
(a) 第三世代低速IPM

| | | OC | SC | UV | OT | Fo |
|---|---|---|---|---|---|---|
| CTM | P側 | × | × | × | × | × |
| CTJ | N側 | ○ | ○ | ○ | ○ | ○ |

○：保護機能あり　×：保護機能なし

OC：Over Current．過電流保護
SC：Short Current．短絡電流保護
UV：Under Voltage．制御電源電圧低下保護
OT：Over Temparature．過熱保護
Fo：Fault out．エラー出力

(b) 内蔵保護機能

〈図 17-5〉ルーム・エアコン用インバータ回路(誘導電動機の場合)

〈図 17-6〉ルーム・エアコン用インバータ回路(ブラシレス DC モータの場合)

限り正弦波に近い電流で運転することが必要です．これには**キャリア周波数**を高周波にすることが不可決となります．しかしコンプレッサ・モータからの漏れ電流の増加，マイコンの高速化，パワー・デバイスのスイッチング損失の増加などの問題があり，現状では3k～4kHz程度で動作しています．

さらに，コンプレッサ・モータの運転効率を上げるため，**DCブラシレス・モータ**を採用し，モータへの印加電圧を変化させて回転数を制御するエアコンが最近増加しています．DCブラシレス・モータの場合，ロータの磁極位置を検出して適切なタイミングで回転磁界を与える必要があります．これには**ホール・センサ**などで磁極位置の検出を行うのが普通ですが，コンプレッサ・モータの場合には，高圧，高温下での信頼性が期待できないため，ホール・センサは使用せず，モータ巻線に発生する誘起電圧を検出して位置検出を行っています．

この信号をマイコンに入力し回転数を演算し，必要な印加電圧が得られるようなPWM信号を出すことにより回転数を制御しています．

誘導モータとDCブラシレス・モータの場合のインバータの回路構成をそれぞれ図17-5，図17-6に示します．

## インバータ・エアコン用パワー・デバイス

従来，インバータ・エアコン用パワー・デバイスとしてはトランジスタ・モジュールが一般的に使用されていました．最近，半導体技術の進歩にともない，パワー・デバイスも高機能，高性能化が進み，インバータ・エアコン用として，短絡電流，過電流，制御電源の低下および，過熱保護などの保護機能と高速で低損失の

**V/F 一定制御**

誘導電動機の一次周波数制御の方法としてもっともよく使われる方法．モータの端子電圧 $V$ と周波数 $F$ との比を一定に保つ $V/F$ 一定制御では周波数の低下とともに最大トルクが減少する．

**キャリア周波数**

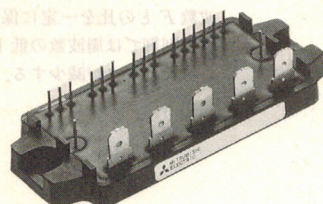
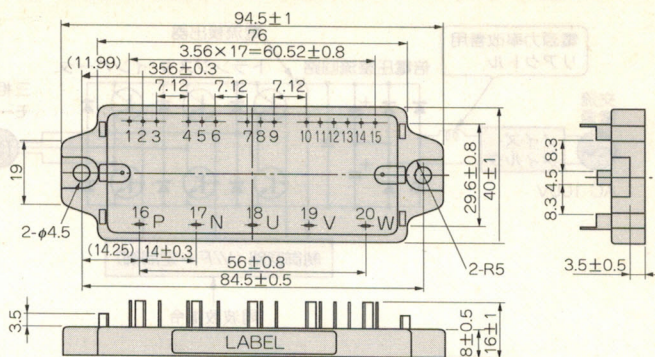
PWM制御を行うときの搬送波の周波数をいう．エアコンの場合，キャリア周波数は3kHz程度であり，キャリア周波数を高くすれば，誘導機の駆動でトルク駆動を低減でき，また騒音も15kHz以上になると人間の可聴範囲を越えて無騒音になる．ただ，IGBTなどのパワー・デバイスのスイッチング損失が増加する．

**DCブラシレス・モータ**

DCモータの整流ブラシの役目を電子的に置き換えたモータをいい，無整流子モータともいう．無整流子のため，整流ノイズが消え，長寿命，高速回転が可能になる．整流子とブラシの役目をサイリスタやトランジスタとホール・センサが受けもつ．

**ホール・センサ**

ホール効果を利用して磁束計をはじめ各種の計測器に応用されている．インバータでは非接触の電流検出に応用されている．

〈図 17-7〉インバータ・エアコン用 IPM(PM20CTM060)の例

(a) 外観

(b) 外形図 (PM20CTM060)

| 記　号 | 項　目 | 条　件 | | 定格・特性値 | | 単　位 |
|---|---|---|---|---|---|---|
| $V_{CC}$ | 電源電圧 | 動作時 | | 450 | | V |
| $V_{CES}$ | コレクタ-エミッタ間電圧 | | | 600 | | V |
| $V_{CC\,(prot)}$ | 電源電圧自己保護範囲 | $V_D$=13.5～16.5V | | 400 | | V |
| $V_{CE\,(sat)}$ | コレクタ-エミッタ間飽和電圧 | $V_D$=15V, $T_j$=25℃ | | 1.8 | (typ) | V |
| $t_{dead}$ | 上下アーム休止時間 | 各アーム段入力 | | 3 | (min) | μs |
| OC | 過電流保護トリップ・レベル | −20℃ ≦ $T_j$ ≦ 125℃ | PM15CTM | 23 | (typ) | A |
| | | $V_D$=15V | PM20CTM | 34 | (typ) | |
| | | N 側のみ | PM30CTJ | 46 | (typ) | |
| SC | 短絡保護トリップ・レベル | | PM15CTM | 34.5 | (typ) | A |
| | | | PM20CTM | 51 | (typ) | |
| | | | PM30CTJ | 69 | (typ) | |
| $t_{FO}$ | エラー出力パルス幅 | $V_D$=15V | | 1.0 | (min) | ms |

(c) 定格・特性

〈図 17-8〉インバータ損失比較例

**IGBT を使用した IPM** が採用されるようになりました.

エアコン用の IPM は，IGBT を主スイッチング素子として採用しています．IGBT も改善が進み，最近では従来のトランジスタ・モジュールにくらべ約 30％ものインバータ損失の低減を実現しています(図 17-7).

図 17-8 に示すように，IGBT は飽和電圧がバイポーラ・トランジスタより大きくなりますが，スイッチング損失は 3 kHz 程度の低周波でも大幅に減少し，低損失が図れています．このときの飽和電圧は，図 17-7 の表に示すように，1.8 V(typ)で，普通の IGBT(第 3 世代)よりも 0.3 V 程度小さな値となっています.

また，エアコンのように負荷がコンプレッサ・モータに限られており，回路的に**地短事故**が発生するケースがほとんどない場合は，保護機能は N 側だけに設け，内部機能の簡素化を実現し，設計の簡素化を図っています.

また，過電流保護の温度依存性を改善するなど，さらに保護機能も充実したため，信頼性の向上も期待できます.

**IGBT を使用した IPM**

IGBT の特徴を最大限に引き出すように専用 IGBT チップ，専用 IC，および専用パッケージで構成されたインテリジェントなパワー・モジュール.

**インバータ損失**

IGBT や IPM などのパワー・デバイスをインバータに使用したときの条件で発生する損失．定常損失，スイッチング損失およびフリーホィール・ダイオードの損失などが含まれる.

**地絡事故**

送配電線が地面などグラウンドに接続される事故．地絡時の接地抵抗にもよるが，通常大電流が流れ，インバータ内のパワー・デバイスを破壊させる場合がある.

〈図17-9〉インバータ・エアコンにIPMを応用した回路例

いっぽう，図17-9に示すように，IPMを使用すると比較的安価な**低速フォトカプラ**で入力インターフェース回路が構成できることで，システムの低コスト化に貢献しています．

以上のように，エアコン用IPMは，パワー・デバイスに駆動回路，保護回路，自己診断回路が内蔵されており，マイコンとのコミュニケーションをうまくとることで，今までにない高信頼性を実現しています．また，セットの小型化，部品数の削減による設計の簡素化，組み立て工数の簡素化，購買手続きの簡素化におよぶ種々の効果がすでに実現されており，今後もIPM化が進むものと期待されています．

**低速フォトカプラ**

高速フォトカプラは受光側の応答スピードが速いフォト・ダイオードを使用したものをいい，低速はそれ以外のフォト・トランジスタを使用したものをいう．

● 本書に関するご質問について――文章，数式等の記述上で不明な点についてのご質問は，必ず往復はがきか返信用封筒を同封した封書にてお願いいたします．ご質問は著者に回送し直接回答していただきますので，多少時間がかかります．また，本書の範囲を超えるご質問には応じられませんので，ご了承ください．


トランジスタ技術 SPECIAL No.54

© CQ出版㈱ 1996

1996年 4月 1日　初版発行
1997年 12月 1日　第3版発行

編集人　山 形 孝 雄
発行人　蒲 生 良 治
発行所　CQ出版株式会社　〒170 東京都豊島区巣鴨 1-14-2
電　話　03-5395-2121(出版部)，03-5395-2141(販売部)
振　替　00100-7-10665

(定価は表四に表示してあります)

印刷・製本　三晃印刷株式会社

乱丁，落丁本はお取り替えいたします．

Printed in Japan